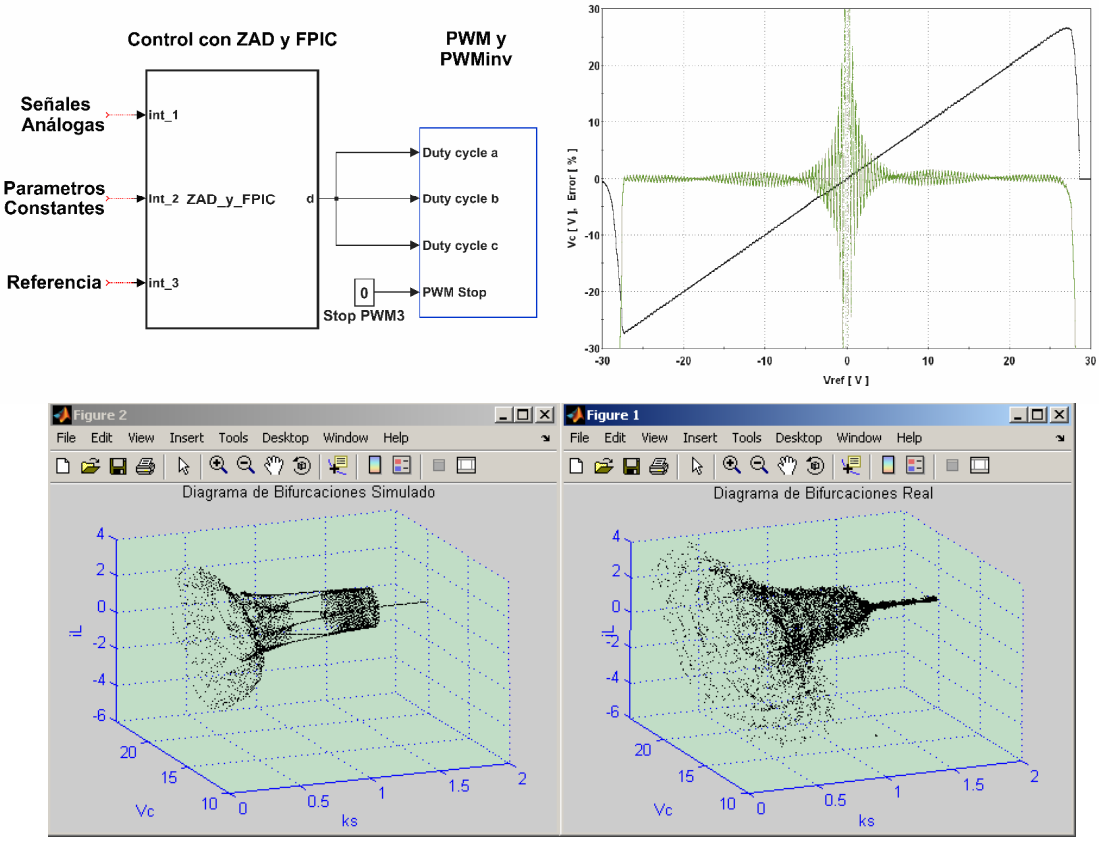
DESARROLLO DE SOFTWARE Y HARDWARE PARA MANEJO DE UN CONVERTIDOR DC-DC Y DC-AC CONTROLADO CON ZAD Y FPIC

Fredy Edimer Hoyos Velasco

Directora: Dra. Fabiola Angulo García

Codirector: John Alexander Taborda Giraldo



Maestría en Ingeniería – Automatización Industrial
Universidad Nacional de Colombia – Sede Manizales
Colombia

2009

Desarrollo de Software y Hardware para Manejo de un Convertidor DC-DC y DC-AC Controlado con ZAD y FPIC

Fredy Edimer Hoyos Velasco

TESIS DE MAESTRÍA

Universidad Nacional de Colombia

Sede Manizales

Programa de Maestría en Ingeniería

Automatización Industrial

Manizales, Colombia

Julio de 2009

Desarrollo de Software y Hardware para Manejo de un Convertidor DC-DC y DC-AC Controlado con ZAD y FPIC

Autor

Fredy Edimer Hoyos Velasco

Director: Dra: Fabiola Angulo García

Codirector: John Alexander Taborda Giraldo

Universidad Nacional de Colombia

Sede Manizales

Facultad de Ingeniería y Arquitectura

Departamento de Ingeniería Eléctrica, Electrónica y Computación

DIEEC Manizales, Colombia

Julio de 2009

Dedicatoria

A Dios y a San Gerardo María Mayela, por llevarme tan lejos y por hacer realidad todos mis sueños.

A mi Mamá, mi Papá y a toda mi familia por la que siento alegría al verlos

Agradecimientos

*A **Dios**, creador y dueño de todas las cosas.*

*A mi directora **Fabiola Angulo García**, quien con sus grades capacidades intelectuales hizo que todo vaya por buen camino y un especial agradecimiento por la ayudas económicas, que se consiguieron gracias a su preocupación por el bienestar de los demás.*

*A mi codirector **John Alexander Taborda Giraldo**, que estuvo siempre pendiente de los adelantos, por su paciencia y colaboración desde el comienzo hasta el final de la tesis.*

*A **Iván Darío Arango López**, que con su extrema habilidad, experiencia y colaboración, amplió mis conocimientos y estuvo a disposición para sacarme de dudas en cuanto a la implementación en tiempo real.*

*A mi Hermano **Carlos Ildefonso Hoyos Velasco**, Por darme las bases del conocimiento, por estar pendiente de lo que necesitaba en pregrado y posgrado, por escuchar mis ideas y lograr enrutarlas con las suyas logrando acercarnos más a la respuesta.*

*A **Alejandro Rincón Santamaría**, Por que es una persona extremadamente buena con los demás, tanto que si todos fuéramos como el esto sería el cielo.*

*A **Diana Carolina Hernadez Parra y Yamile Andrea Jaramillo Henao**, Por enseñarme a ser mejor cada día, por que gracias a ellas me he propuesto nuevas metas y quiero ser mejor para volver a encontrar personas valiosas como ellas.*

*A mis compañeros de grupo **Javier Revelo, Patricia, Sebastián Solis, Gloria Mercedes, Jorge Amador, Pablo Molina, Andres Coca, Juan Carlos Vargas, José Armando, Luis Enrique Avendaño, Fernando, Germán Bacca y Diego Devia**, Por compartir problemas y alegrías tantas veces, por ayudarnos en los problemas cotidianos de ingenieros, por super-arnos con tanta insistencia y por todos los favores que me han hecho.*

*A **Eduardo Antonio Cano Plata**, Por poner a nuestra disposición los equipos del laboratorio de Calidad de la Energía y*

por compartir sus grandes conocimientos en electrónica de potencia.

A ***Gerard Olivar Tost, Camilo Younes Velosa, Nicolas Toro, Ernesto Perez y Luis Fernando****, Por enseñarme nuevos conocimientos, sobre sistemas no lineales, darme las bases para escribir artículos y resolución de problemas de compatibilidad electromagnética.*

A todos los miembros de los GTAs PCI, ABCDynamics y GRED&P de la sede Manizales quienes con su colaboración, apoyo, sugerencias y correcciones oportunas, permitieron la culminación exitosa del proyecto.

A la Universidad Nacional de Colombia y a la DIMA por estimular el trabajo académico y contribuir a la formación profesional. A a ***César Arango Lemoine****, Coordinador del Departamento de Ingeniería Eléctrica, Electrónica y Computación de la Sede Manizales, por darme la oportunidad de ser profesor en la sede, pues era indispensable para la continuación de mis estudios.*

A mi Famila Hoyos Velasco, A Mi ***Papá Juan*** *por que con su entrega incondicional al trabajo, desde pequeño me enseñó a salir adelante y me mostró que esta vida hay que afrontarla como un verdadero hombre, a mi* ***Mamá Libia*** *la mas linda del planeta, quien con sus concejos de todos los días hace alegrar mi vida, a* ***Cristina*** *por ser la más chiquita de la casa y que es la que esta mas pendiente de mi apariencia a* ***Laureano*** *por que es un hermano digno y por lo general hace las cosa con cordura y fidelidad, a* ***Anayancy*** *por cuidarme desde niño y por dar fruto a los niños que mas quiero en esta vida (Jorge, Tati, nena y Adrianda) a* ***Alba*** *por enseñarme a comportarme y por darme a entender que las mujeres valen mucho y hay que tratarlas bien y a* ***Carlos Ildefonso*** *por ser mi ejemplo a seguir, por brindarme su ayuda en los momentos dificiles, por abrir la brecha y las oportunidades de estudio, por ser el ejemplo a seguir de mi familia y por que sin sus ganas, entrega e inteligencia nada de esto ocurriría.*

A todos ellos, a los profesores, compañeros, amigos y familiares, quienes de diversos modos han contribuido en la culminación y principio de nuevos sueños. Gracias a todos por permitirme alcanzar uno de ellos en estos momentos..... ***ser Magister en Automatización Industrial.***

.....A todos. Infinitas Gracias. ***Fredy Edimer Hoyos Velasco***

Índice general

Contenido II

Índice de figuras VI

Índice de tablas VII

Resumen VIII

Abstract IX

1. Introducción 1

1.1. Motivación 2

1.2. Estado del Arte 4

1.3. Organización del documento 7

2. Convertidor DC-DC y DC-AC) 9

2.1. Convertidor DC-DC y DC-AC 9

2.2. Modelado del sistema 11

2.3. Cálculo del ciclo de trabajo 15

2.3.1. Control con ZAD 15

2.3.2. Control con FPIC 16

2.3.3. Control con ZAD y FPIC 16

3. Implementación y *Hardware* 17

3.1. Desarrollo de *Hardware* 17

3.1.1. Fuentes de alimentación ($+E$ y $-E$) 18

3.1.2. Puente medio 18
3.1.3. Filtro LC 25

4. Implementación de *Software* **29**
4.1. Características del DSP1104 29
4.2. Partes que conforman la tarjeta *DS1104* 30
4.2.1. Master PPC 30
4.2.2. Unidad ADC 31
4.2.3. Unidad DAC 31
4.2.4. DS1104SL_DSP_PWM 32
4.2.5. DS1104SL_DSP_PWM3 33
4.3. *Software* desarrollado 35
4.3.1. Muestreo de señales análogas (v_c, i_L, iR y E) 35
4.3.2. Generación de señal de la referencia, su primera y segunda derivada 36
4.3.3. Control con ZAD y FPIC 37
4.3.4. Generación de señales PWMC y PWMCinv 39

5. Resultados con ZAD y FPIC para señales DC-DC **42**
5.1. Resultados sensando E y sin sensar E 42
5.1.1. Regulación 42
5.1.2. Perturbaciones 53
5.1.3. Diagramas de bifurcaciones variando el parámetros de control Ks . 74

6. Resultados con ZAD y FPIC para señales DC-AC **85**
6.1. Seguimiento de señales AC 85
6.2. Comportamiento ante cambios en la señal de referencia (v_{ref}) 88
6.3. Comportamiento ante perturbaciones en la carga 91

7. Conclusiones, observaciones y trabajo futuro **96**
7.1. Conclusiones generales 96
7.2. Observaciones generales 100
7.3. Trabajo futuro 102

Índice de figuras

2.1. Convertidor DC-DC y DC-AC 10
2.2. Señales PWM y PWMinv controladas mediante d 10
2.3. Circuito eléctrico en estudio 11
2.4. Señal de control $+u$ y $-u$ con pulso centrado 13
2.5. Tres estados de la señal de control por cada periodo T 14

3.1. *Hardware* y *software* usado para el control del convertidor 18
3.2. Alimentación del filtro LC 19
3.3. Puente medio 19
3.4. Señales PWM y PWMinv centradas 20
3.5. Configuración de los optoacopladores 21
3.6. Señales PWM y LIN 22
3.7. Salida en los optoacopladores y entrada para el *IR2110* 22
3.8. Conexión Típica del *driver IR2110* 23
3.9. Salida HO y LO del *drivers IR2110* 23
3.10. Gráfica de tiempos de conmutación del *driver IR2110* 24
3.11. Conexión del *driver* para el puente medio 25
3.12. Señales PWM y PWM de potencia 26
3.13. Filtro usado para obtener la señal modulada 26
3.14. Sensado de tensión y corriente 27
3.15. Apantallado de señales 28

4.1. Arquitectura y unidades principales de la tarjeta *DS1104* 30

4.2. Salidas PWM simétricas y asimétricas del bloque $DS1104SL_DSP_PWM$ 32
4.3. Ejemplo de conexión del bloque $DS1104SL_DSP_PWM$ 33
4.4. Ejemplo de conexión del bloque $DS1104SL_DSP_PWM3$ 34
4.5. Bosquejo general del sistema de control con ZAD y FPIC 36
4.6. Adquisición de señales a la entrada del DSP 37
4.7. Señales de referencia 38
4.8. Bloque de ejecución de los controladores (ZAD y FPIC) 39
4.9. Frecuencia de muestreo para cada kT 40
4.10. Generación de señal PWM 41
4.11. Salida en tiempo real del bloque PWM3 41
4.12. Salidas PWMC inicializado en alto y su invertido configurados con el bloque PWM3 41

5.1. Tensión a la salida en la carga 44
5.2. Estado transitorio de v_c 45
5.3. Error de regulación 46
5.4. Salidas adquiridas en osciloscópio 48
5.5. Tensión a la salida, Error y ciclo de trabajo para $K_s = 2$ 49
5.6. Tensión a la salida, Error y ciclo de trabajo para $K_s = 1{,}1$ 50
5.7. Retrato de fase (i_L, v_c) con $K_s = 1{,}1$ 51
5.8. PWM, v_c, i_L y iR sensadas en osciloscópio para $K_s = 1{,}1$ 52
5.9. Tensión a la salida, Error y ciclo de trabajo con $K_s = 0{,}4$ (zona de caos) . . 54
5.10. PWM, v_c, i_L y iR sensadas en osciloscópio para $K_s = 0{,}4$ 55
5.11. Retrato de fase (i_L,v_c) con $K_s = 0{,}4$ 56
5.12. Variación de carga en el tiempo 58
5.13. Comportamiento de v_c, iR y Error ante variaciones de carga en el tiempo . 59
5.14. Regulación para cambio de carga de $151{,}5\Omega$ a circuito abierto 60
5.15. Comportamiento de v_c ante variaciones en la carga 61
5.16. Error de tensión v_c ante variación en la carga 62
5.17. Corriente iR ante variación de carga 63

5.18. Respuesta ante variaciones en la referencia 64
5.19. Retrato de fase cuando se varia la referencia 65
5.20. Diagrama de bifurcaciones de v_c y Error ante variación de referencia 67
5.21. Diagrama de bifurcaciones de v_c y Error ante variación de referencia 68
5.22. Tensión la salida, Error y ciclo de trabajo para $K_s = 1{,}1$ 69
5.23. Tensión a la salida v_c y Error con E=27V 70
5.24. Tensión a la salida v_c y Error con E=25V 71
5.25. Salida v_c con E variable entre 21V y 33V 72
5.26. Error de v_c con E variable entre 21V y 33V 73
5.27. Diagrama de bifurciones de v_c contra el parámetro K_s 75
5.28. Diagrama de bifurciones de v_c contra el parámetro Ks en el rango de 0.7 a 2 76
5.29. Diagrama de bifurcaciones de v_c contra el parámetro K_s en osciloscópio . . 77
5.30. Diagrama de bifurcaciones de Error de v_c contra el parámetro K_s 78
5.31. Diagrama de bifurcaciones de i_L contra el parámetro K_s 79
5.32. Diagrama de bifurcaciones de iR contra el parámetro K_s 80
5.33. Diagrama de bifurcaciones de iR contra el parámetro K_s en el rango de 0.7 a 2 81
5.34. Diagrama de bifurcaciones de d contra el parámetro K_s 83
5.35. Diagrama de bifurcaciones de d contra el parámetro K_s en el rango de 0.7 a 2 84

6.1. PWMC, v_c e iR cuando $v_{ref} = 20sen(2\pi * 20t)$ 86
6.2. v_c, i_L e iR vistas en *ControlDesk*, cuando $v_{ref} = 20sen(2\pi * 20t)$ 87
6.3. v_c, d y $Error$ vistas en *ControlDesk*, cuando $v_{ref} = 20sen(2\pi * 20t)$ . . . 87
6.4. PWMC, v_c e iR cuando v_{ref} es una onda triangular 88
6.5. Cambio instantáneo en la amplitud de la señal a seguir pasando de 30V a 20V 89
6.6. Cambio instantáneo en la forma de onda de la señal a seguir pasando de sinusoidal a cuadrada 89
6.7. Cambio instantáneo de la señal a seguir pasando de triangular a sinusoidal . 90
6.8. Cambio de instantáneo de frecuencia en la señal de referencia pasando de 10Hz a 20Hz 91

6.9. v_c e iR cambiando la referencia de $v_{ref} = 10sen(2\pi * 50t)\ V$ a $v_{ref} = 20 + 10sen(2\pi * 50t)\ V$ 91
6.10. v_c e iR cambiando la referencia de $v_{ref} = -20 + 10sen(2\pi * 50t)\ V$ a $v_{ref} = 20 + 10sen(2\pi * 50t)\ V$ 92
6.11. v_c e iR cambiando la v_{ref} cuando es triangular con *offset* 92
6.12. v_c e iR con cambio de carga de $R = 151{,}3\Omega$ a circuito abierto ($R \to \infty$) . . 93
6.13. v_c e iR con cambio de carga de $R = 151{,}3\Omega$ a circuito abierto ($R \to \infty$) . . 93
6.14. v_c e iR con cambio de carga de $R = 151{,}3\Omega$ a circuito abierto ($R \to \infty$) . . 94
6.15. v_c e iR con cambio de carga de $R = 256{,}3\Omega$ a $R = 151{,}3\Omega$ 94
6.16. v_c e iR con cambio de carga de $R = 256{,}3\Omega$ a $R = 151{,}3\Omega$ 95

7.1. Diagrama de bifurciones de v_c contra el parámetro K_s cuando $v_{ref} = 20$V y N=1 97
7.2. Diagrama de bifurcaciones de Error de v_c contra el parámetro K_s cuando $v_{ref} = 20$V y N=1 99
7.3. Perdida del límite de la estabilidad debido a que en la simulación $rL = 0$. 100
7.4. Control con ZAD y FPIC para el control de motores 102
7.5. Control con ZAD y FPIC para el control de motores trifásicos 103
7.6. Combinación de dos convertidores para regular señales a la salida y corregir el factor de potencia 103

Índice de cuadros

3.1. Tiempos de conmutación del *driver IR2110* 24

4.1. Pines para la conexión correcta de las salidas del bloque $DS1104SL_DSP_PWM3$ 34

5.1. Tabla de parámetros 43

6.1. Tabla de parámetros usados para seguimiento de señales 86

Resumen

En este trabajo se presentan los resultados teóricos y experimentales obtenidos de aplicar control digital implementado en una DSP usando las técnicas de control ZAD y FPIC a un convertidor DC-DC y DC-AC. Se modela el sistema, se aplican las técnicas de control para regular tensión a la salida a niveles DC y AC, se realizan comparaciones entre resultados simulados y reales y se realizan algunas perturbaciones con el fin de comprobar la robustez del sistema.

Abstract

In this work we present the simulation and experimental results of a DC-DC and a DC-AC converter, controlled by a DSP with the ZAD and the FPIC control techniques. We defined the dynamic model of the open loop and closed loop system, using the control techniques in order to regulate the output voltage for both DC and AC levels. Then we compared the simulation and experimental results, and introduced some disturbances, with the aim to test the robustness of the system.

Capítulo 1

Introducción

***Resumen**:*

Se muestra la motivación que se tiene en cuanto al por qué de la realización de este trabajo en la Maestría- Linea Automatización Industrial. La necesidad de llevar a la práctica los resultados teóricos y de simulación que se tienen a nivel local en los grupos de investigación PCI y ABCDynamics de la Universidad Nacional de Colombia sede Manizales. Se documentan los antecedentes de algunos reportes concernientes al tema a tratar encontrados en la literatura a nivel local y mundial. Se dan a conocer algunos de las principales aportes obtenidos en esta investigación y por último la organización del documento.

Muchas aplicaciones mundiales requieren que la tensión de alimentación sea lo más regulada y precisa posible [1] , pues de lo contrario los equipos pueden sufrir daños significativos en sus componentes internos, pérdidas de información y errores en los datos [2].

Un convertidor de potencia es un dispositivo que transforma la energía eléctrica que toma de la red, en otro tipo útil para una tarea en especial. Los convertidores de potencia son muy utilizados hoy en día pues gracias a estos se puede trabajar con más eficiencia, seguridad, fidelidad, confianza, bajo costo y menor tamaño [3]. Proporcionan un nivel de tensión regulada que permite trabajar en ambientes donde hay mala calidad de la energía. Además muchas cargas críticas como (soldadores eléctricos, equipos de telecomunicaciones, aparatos de electromedicina) los requieren para su funcionamiento [4]. Una de las cualidades más apetecidas en estos dispositivos es su eficiencia de desempeño. Esta eficiencia puede ser maximizada mediante el uso de dispositivos de conmutación correctamente implementados [5]. Se estima que el 90 % , de la energía eléctrica se procesa a través de convertidores de potencia antes de su uso final [6].

En la literatura estudiada y más precisamente en [7], [8], [9], [10] el convertidor es controlado medi-

ante un modulador de ancho de pulso PWM (Pulse Width Modulator), para el cual haciendo uso de una superficie de deslizamiento se logran dos objetivos: calcular el ciclo de trabajo (d) e introducir la señal de referencia. La superficie de deslizamiento se define como una dinámica de primer orden en el error, a la cual se obliga a tener promedio cero en cada periodo de muestreo. A esta técnica se la conoce con el nombre de ZAD (Zero Average Dynamics). Con esta técnica de control se garantiza robustez, bajo error de estado estacionario y frecuencia fija de conmutación [11].

1.1. Motivación

Es necesario la construcción de un prototipo experimental de un convertidor (DC-DC) y (DC-AC) controlado mediante la estrategia ZAD y FPIC (Control por Inducción al Punto Fijo), ya que en estudios de la sede Manizales ([11], [5], [12], [13], [14], [15], [16], [17], [18], [19], [20]), se ha trabajado teóricamente en modelamiento, análisis y simulación de convertidores de potencia, llegando a resultados muy alentadores tales como:

- Conocimiento del rango de operación satisfactorio para valores de los parámetros a través de bifurcaciones [11], [12].
- Caracterización, selección y ejecución de diferentes tipos de control aplicados al sistema logrando con estos regular la tensión de salida al valor deseado por el usuario [15], [21], [22], [23].
- Facilidad en cuanto al diseño e implementación del prototipo, puesto que mediante el control FPIC se puede trabajar en tiempo real con valores retardados [24], [12].
- A nivel teórico con miras a la implementación, en la Universidad se está dando continuidad al estudio de este convertidor para otras aplicaciones de mayor nivel [25], [26], [20], [18]. Por lo tanto es necesario empezar a implementar prototipos reales que corroboren los resultados adquiridos hasta el momento.

Los sistemas físicos con dinámicas no lineales presentan comportamientos diferentes, al efectuar variación en sus parámetros, alterar las condiciones de operación o por algún agente perturbante [21]. Aprovechado esto se parte de un estudio teórico y de bifurcaciones los cuales establecen a qué rango de valores se deben llevar los parámetros para el diseño, logrando así, establecer bajo

qué condiciones el sistema presenta cambios de estabilidad o de periodicidad (órbitas periódicas, cuasi-periódicas, caóticas) [12], y finalmente poder entregar la salida deseada.

Debido a que el sistema basado en ZAD presenta dinámicas ricas a medida que se varían los parámetros, se hace necesario determinar las condiciones de trabajo que permitan una operación adecuada y con el fin de estabilizar equilibrios inestables se implementará la técnica de control FPIC, la cual a nivel teórico y de simulaciones ha dado excelentes resultados en [11], [12].

Por lo tanto se propone la construcción de un convertidor de potencia controlado con la técnica de control ZAD y FPIC. Este dispositivo es capaz de entregar una tensión regulada y definida por el usuario, menor que la tensión de alimentación, para regular señales AC y DC a la salida. Para ello se sensa la tensión en el condensador (υ_c) , la corriente en el inductor (i_L) y el valor de la carga conectada (R), la cual para este caso de estudio será lineal y variante en el tiempo.

El prototipo desarrollado consta de dos partes principales que son: *hardware* y *software*. La primera desarrollada análogamente, está compuesta por: la tarjeta inversora, el filtro LC y la parte de adecuación y sensado de señales. La segunda, que es la parte digital, está desarrollada en la tarjeta de control y desarrollo DS1104, que es donde se implementan las técnicas de control ZAD y FPIC.

Los controladores son implementados en la plataforma simulink de Matlab y son descargados al DSP para trabajar en tiempo real. Se muestrean las señales de tensión en el condensador (υ_c), corriente en el inductor (i_L) y corriente en la carga (iR), a una frecuencia de 25kHz. Se configura la referencia usando bloques de simulink. Se ingresan a los controladores algunos parámetros constantes. Se ejecutan la técnicas de control y por último se configuran las señales PWMC (Modulador por ancho de pulso centrado) y PWMCinv (Modulador por ancho de pulso centrado invertido) a una frecuencia de 5kHz para cerrar el lazo de control.

Para señales en modo continuo se consigue regular tensión a la salida en la carga con un error inferior al 1 %, se obtienen diagramas de bifurcaciones para variación de parámetros y se regula muy bien ante variaciones en la carga. Para seguimiento de señales en modo alterno es posible obtener diferentes formas de onda (sinusoidal, cuadrada, triangular, rampa) variables en amplitud y frecuencia.

1.2. Estado del Arte

A finales de los años 80 muchos matemáticos y físicos hicieron extensos estudios enfocados al análisis matemático del caos. Muchos fenómenos raros ocurrieron realmente en electrónica de potencia los cuales se encontraron más por accidente que por diseño. La mayoría de investigadores preferían que tales comportamientos no se presenten en sus diseños, pues estos estaban encaminados para operación en estado estable. Es muy frecuente encontrar caos cuando un convertidor de potencia está trabajando con sobrecarga o a circuito abierto [27]. En 1989, Wood [28] hace estudios de caos en diferentes circuitos electrónicos, los cuales se muestran para mayor entendimiento en diagramas de fase en donde se aprecia cuando ocurre caos, y afirma que cuando aparece, las trayectorias no se repiten, que ante una pequeña variación en las condiciones iniciales y/o parámetros se presentan grandes diferencias en las trayectorias resultantes.

En 1989 Deane y Hamill [29] dan algunos conceptos fundamentales sobre teoría de caos, y los aplican en varios circuitos electrónicos para mostrar que muchos efectos extraños en ellos pueden ser explicados y entendidos. Además sus estudios están apoyados con algoritmos por computador puesto que no hay métodos analíticos generales para resolver ecuaciones diferenciales no lineales. Para el año 1990, Deane y Hamill [30] muestran resultados analíticos, numéricos y experimentales de un convertidor buck DC-DC de primer y segundo orden controlado a frecuencia constante PWM, en los cuales encontraron que para ciertos valores de los parámetros se presenta inestabilidad, fenómenos extraños, rutas al caos, doblamientos de periodo y subarmónicos. En 1996 Fossas y Olivar [31] examinan el regulador estudiado por Deane y Hamill en [30], observaron órbitas uno y dos periódicas a las cuales les hicieron estudios de sus múltiples características incluyendo dinámica caótica, apoyados con algoritmos numéricos para simulaciones de órbitas.

Puesto que el caos era indeseable en los sistemas, muchas investigaciones se enfocaron en tratar de controlarlo suprimiendo regímenes caóticos, ya sea por perturbaciones en la entrada o en los parámetros del sistema. Ott en [32] diseñó una técnica para controlar el caos conocida como OGY, en la cual se requiere la aplicación de pequeñas perturbaciones en uno de los parámetros accesibles de un sistema. Para conseguir la órbita periódica deseada y Piragas en 1992 [33], propone un méto-

do llamado TDAS (time-delayed autosynchronization), este tipo de control involucra la diferencia entre el estado actual y el estado retrasado de una orbita periódica inestable que se quiere estabilizar. Una variación (ETDAS) al anterior método fue propuesto por Socolar [34] en 1994. Usando una combinación lineal de las señales retardadas del sistema por múltiplos enteros de las órbitas periódicas inestables.

En 1999, Vlad, Lungu, Petreus y Farcas [35], complementan el estudio hecho por Fossas y Olivar en [31]. Controlan el caos de un convertidor buck. Analizan un método de control de caos en el cual un compensador conformado por un filtro lineal y una función polinómica, es adicionado para convertir oscilaciones caóticas, en unas con dependencia periódica del tiempo y se muestran resultados de la gran variedad de comportamientos que en el se presentan.

En el 2001, Fossas, Griño y Biel [7], proponen la técnica ZAD. Hacen uso de una superficie de deslizamiento que se obliga a que tenga promedio cero en cada iteración. Esta tiene en cuenta la señal de referencia, el valor real a la salida, y sus derivadas para luego proceder al calculo del ciclo de trabajo. Esta técnica conjuga ventajas tales como frecuencia fija, robustez y bajo error.

En el 2001, Biel, Fossas, Ramos y Sudria [8], realizan la implementación electrónica digital de un convertidor DC-AC con un algoritmo cuasi-deslizante, basado en (ZAD) con pulso al lado, programado en una FPGA (Field Programmable Gate Array) y una memoria externa EEPROM. El algoritmo cumple los requerimientos de frecuencia fija y robustez. Se obtienen resultados experimentales para cargas resistivas con errores inferiores al 1 % y distorsión armónica total (THD) evaluada para la tensión a la salida de 0.2 %. Con el fin de mirar la robustez del sistema se efectúan variaciones en la carga y se obtienen buenos resultados.

En el 2003, Ramos, Biel, Fossas y Guinjoan [9], proponen un algoritmo de control cuasi-deslizante basado en ZAD y PWMC, implementan las técnicas de control para un conversor buck por medio de una FPGA. Obtienen buen desempeño del sistemas para cargas lineales, variables en el tiempo y no lineales tales como rectificadores de onda completa y lámparas fluorescentes. Además se hace la implementación de dos tipos de control (control deslizante y PWM), para resaltar las características del algoritmo propuesto.

En 2004 Angulo [11], valida por medio de resultados numéricos y experimentales la técnica ZAD tanto para pulso al centro como pulso al lado. Propone un nuevo controlador FPIC que permite controlar sistemas caóticos y en particular lo aplica a un convertidor DC-DC y DC-AC. Lo compara con la estrategia de control TDAS exhibiendo mejores resultados el primero en cuanto a velocidad de convergencia y facilidad para la implementación con PWMCD (modulación de por ancho de pulso centrado con tiempo de atraso). Finalmente en [5] da confirmación experimental a los resultados teóricos, dando buenos resultados tanto para perturbaciones a la entrada como en la carga, para tareas de regulación y rastreo, mas sin embargo hay una leve diferencia entre el comportamiento del sistema real con el simulado.

En 2006 Taborda y Angulo [12], estudia analítica y numéricamente la existencia de bifurcaciones y caos para un convertidor buck operado con PWMC con y sin periodo de atraso controlado con ZAD. Logra estabilizar la órbita 1T-periódica para cualquier periodo de atraso usando FPIC y verificación por medio del calculo de los exponentes de Floquet. Estudió la evolución de las dinámicas transitorias a medida que se varían los parámetros de control del sistema y simuló numéricamente el comportamiento dinámico del sistema con tiempo de atraso mediante el análisis de la existencia de órbitas pT-periódicas.

En el 2006 [10] Biel, Cardoner y Fossas realiza la simulación del convertidor buck por medio del *software* PSIM, controlado desde una interfaz con un programa en código C, aplicando la técnica ZAD con PWMC y FPIC. Las señales de referencias a seguir son ondas triangulares y senoidales, se obtienen excelentes resultados en cuanto a la regulación de tensión y robustez, para varios tipos de cargas (resistivas, variables en el tiempo, nolineales y operación en circuito abierto).

En el 2007 [21], [22], [23], [36], [37] , Hoyos, Angulo y Olivar, presentan los resultados de estudiar el convertidor buck controlado en tensión por banda de histéresis constante tanto para el modelo con parámetros normales como para adimensionales. Los resultados teóricos se corroboran con simulaciones y con prototipos experimentales en principio para el convertidor buck controlado por rampa que dió paso al control por histéresis. Las reglas de control se implementaron con electrónica análoga.

En el 2008 [38], Angulo, Olivar, Taborda y Hoyos. Presentan resultados teóricos y experimen-

tales para conversión DC-DC usando un convertidor tipo buck controlado digitalmente mediante las técnicas ZAD y FPIC implementadas en un prototipo rápido de control.

1.3. Organización del documento

Debido a que a nivel de sede en [11], [5] y [12], se ha trabajado ampliamente en el estudio de este convertidor controlado con las técnicas de control ZAD y FPIC a nivel analítico y de simulación. Nace la necesidad de corroborar experimentalmente estos resultados con el diseño de un prototipo.

El trabajo esta divido por capítulos y los temas tratados en cada uno de ellos se muestra a continuación.

Capítulo 1. Se da una introducción y motivación del trabajo investigativo, se hace un recuento de investigaciones previas al trabajo aquí presentado y se da a conocer la organización del documento.

Capítulo 2. En este capítulo se presenta el sistema en estudio, se muestra el modelado matemático que lo describe usando parámetros dimensionales. Se obtienen expresiones analíticas discretas para la solución del sistema y se dan las expresiones para el calculo del ciclo de trabajo usando las técnicas de control ZAD y FPIC.

Capítulo 3. En este capítulo se muestra el *hardware* desarrollado y se describen cada una de las etapas que lo conforman, empezando por la fuente de alimentación de potencia, la etapas para manejo de señales PWM (baja, media y alta), se analiza una a una las partes que conforman la tarjeta inversora, se describe el filtro LC, la adecuación y sensado de las señales análogas.

Capítulo 4. En este capítulo se describe un poco la herramienta utilizada para la ejecución de las técnicas de control a nivel digital, se dan a conocer los bloque usados para adquisición de señales análogas y generación de señales PWM. Al final se presentan las etapas realizadas para la ejecución de las técnicas de control ZAD y FPIC a nivel real desde la plataforma simulink de Matlab.

Capítulo 5. Este capítulo esta dedicado a la presentación de los resultados obtenidos del prototipo experimental controlado con las técnicas de control ZAD y FPIC para el caso DC-DC. En la primera

parte se muestran los resultados cuando se regula una señal en modo continuo, para dos casos sensando y no sensando la tensión de alimentación (E). Se hacen diferentes pruebas tales como: cambios en la señal de referencia, variaciones instantáneas de carga, perturbaciones en la señal de alimentación y se obtienen diagramas de bifurcaciones para variación de parámetros.

Capítulo 6. Se muestran resultados para seguimiento de señales en modo alterno (conversión DC-AC) donde se efectúan variaciones como: tipo de señal a seguir (sinusoidal, cuadrada, triangular, rampa), cambios en amplitud, frecuencia y perturbaciones en la carga, para el caso en que se sensa la alimentación (E).

Capítulo 7. Se presentan las conclusiones generales obtenidas del trabajo investigativo y se proponen tareas futuras en cuanto a optimización del sistema, implementación de las técnicas de control para otras aplicaciones y en general desarrollos de *software* y *hardware* para mejorar la calidad de la energía eléctrica.

Capítulo 2

Convertidor DC-DC y DC-AC)

***Resumen**:*

En esta sección se da a conocer el convertidor en estudio, se muestra el modelo en forma dimensional con los parámetros reales. Se describe como actúan las técnicas de control ZAD y FPIC y se describen las ecuaciones necesarias para el calculo del ciclo de trabajo el cual depende de las variables del sistema, de la referencia y de los parámetros de control.

2.1. Convertidor DC-DC y DC-AC

El convertidor en estudio tiene la configuración mostrada en la figura (2.1). Está conformado por un suiche que hace la conmutación, un filtro LC y la carga a alimentar que es una carga resistiva pura (R). Con esta configuración se parte de una tensión DC no regulada (E) a la entrada y mediante modulación de ancho de pulsos PWMC a frecuencia constante de hasta 5 kHz, se conseguirá tener una salida regulada DC o AC, variable en frecuencia y en amplitud, según la aplicación que requiera el usuario y con la característica que la salida es menor en magnitud a la fuente de alimentación, debido a que es un convertidor reductor.

El suiche o conmutador estará ubicado en 1 ó 2 dependiendo de la señal de control como muestra la figura (2.2), en donde se aprecian las salidas: d, PWMC y PWMCinv. Estas señales de control son las encargadas de controlar el tiempo en que cada una de las fuentes estará conectada al filtro. La figura (2.3) muestra un esquema simplificado del convertidor, de el se toman las señales necesarias para efectuar las técnicas de control, ellas son: la corriente en el inductor (i_L), la tensión en el capacitor (υ_c) y la corriente en la carga (iR). Estas señales junto a la señal de referencia (υ_{ref}) se procesan digitalmente, usando la técnica de control ZAD y FPIC, para calcular el ciclo de trabajo (d). El ciclo de trabajo genera las señales de control (ver figura (2.2)) que efectúan la conmutación

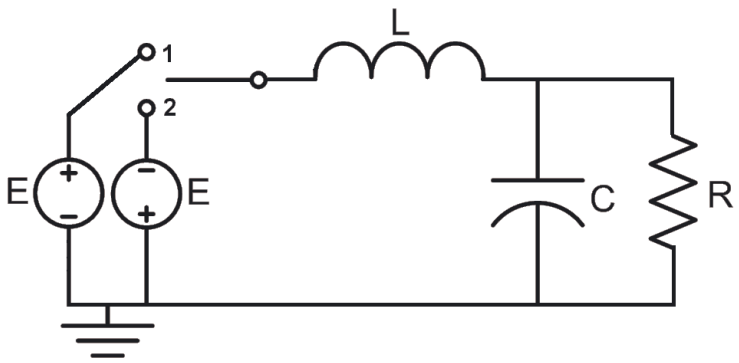


Figura 2.1: Convertidor DC-DC y DC-AC

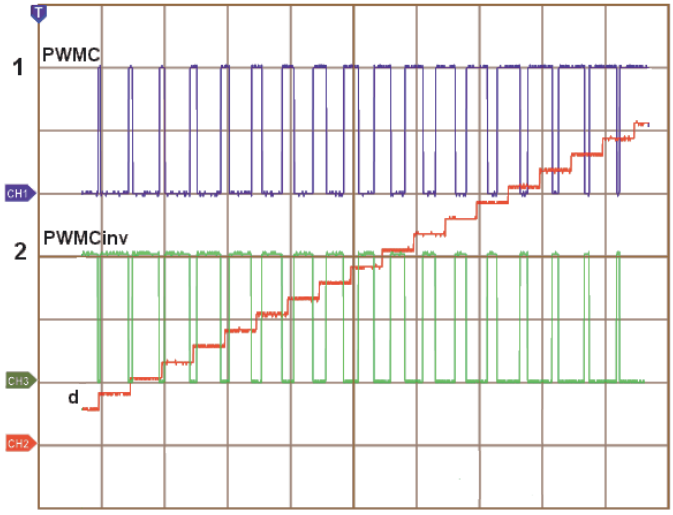


Figura 2.2: Señales PWM y PWMinv controladas mediante d

de los transistores de potencia, para activar $+E$ o $-E$ a la entrada del filtro para cerrar el lazo de control.

Si la señal de referencia es de tipo sinusoidal el convertidor se comportará como uno DC-AC, si es continua será DC-DC. En la figura (2.2) se observan las señales de control las cuales indican cuanto tiempo estará conectada la alimentación $+E$ o $-E$ al filtro. A la fracción del periodo T en que la fuente $+E$ está conectada recibe el nombre de ciclo de trabajo (d). La presencia del PWM genera una señal de control que permite modelar el sistema como uno de estructura variable, ya que con-

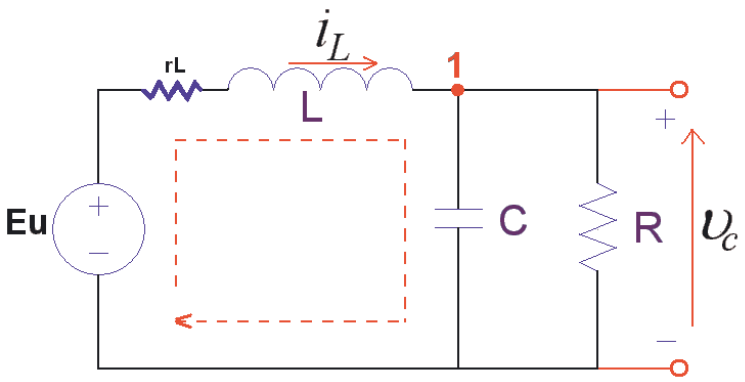


Figura 2.3: Circuito eléctrico en estudio

muta de una topología a otra, cada vez que cambia la señal de control. Este hecho permite introducir un controlador basado en modo de deslizamiento [11], [39] donde teniendo en cuenta la señal de referencia, la tensión sensada a la salida, la variación de la carga y haciendo algunas aproximaciones se calcula el ciclo de trabajo (d).

Luego se realimenta el sistema a través de pulsos de control a alta frecuencia, que activan $+E$ o $-E$ a la entrada para alimentar al convertidor, logrando disminuir cada vez más la diferencia entre la tensión real υ_c y el de referencia υ_{ref}. Entonces se define una superficie de deslizamiento $s(x)$ la cual tiene una dinámica de primer orden en el error, a la cual se obliga a tener promedio cero en cada periodo de muestreo con lo que se garantiza tener un voltaje regulado a la salida, robustez, frecuencia fija de conmutación y bajo error de estado estacionario.

2.2. Modelado del sistema

Para el circuito mostrado en la figura (2.3) se puede realizar el estudio considerando o no la resistencia interna del inductor r_L, de hecho en el trabajo realizado por [11] se trabajo sin considerarla y en el trabajo realizado en [12] se tuvo en cuenta la posible resistencia interna de la inductancia, en nuestro caso es necesario considerar esta resistencia puesto que es un prototipo experimental.

En la figura (2.3) haciendo sumatoria de corrientes en el nodo 1 e igualando la corriente que pasa

por la inductancia, con la corriente que fluye por el condensador y por la carga se obtiene:

$$i_L = C\frac{dv_c}{dt} + \frac{v_c}{R} \tag{2.1}$$

Luego haciendo sumatoria de tensiones en la malla, se equilibran la tensión entregada por la fuente (E) con el tensión en la inductancia, en la resistencia interna de la inductancia y en el capacitor v_c así:

$$Eu = L\frac{di_L}{dt} + v_c + r_L i_L \tag{2.2}$$

Con las ecuaciones anteriores se obtiene un modelo lineal en variables de estado del sistema como el siguiente:

$$\begin{bmatrix} \dot{v}_c \\ \dot{i}_L \end{bmatrix} = \begin{bmatrix} -\frac{1}{RC} & \frac{1}{C} \\ -\frac{1}{L} & -\frac{r_L}{L} \end{bmatrix} \begin{bmatrix} v_c \\ i_L \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{E}{L} \end{bmatrix} u \tag{2.3}$$

Donde las variables de estado son la tensión en el condensador (v_c) y la corriente en la inductancia (i_L). La variable de control (u) toma valores discretos +1 y -1 y para un mejor manejo de las ecuaciones el sistema se representa como en (2.4).

$$\begin{bmatrix} \dot{v}_c \\ \dot{i}_L \end{bmatrix} = \begin{bmatrix} a & h \\ m & p \end{bmatrix} \begin{bmatrix} v_c \\ i_L \end{bmatrix} + \begin{bmatrix} 0 \\ \frac{E}{L} \end{bmatrix} u \tag{2.4}$$

Donde $a = -\frac{1}{RC},\ \ h = \frac{1}{C},\ \ m = -\frac{1}{L},\ \ p = -\frac{r_L}{L}$.

Este sistema se puede representar como $\dot{x} = Ax + Bu$.

Dado que la señal de control u toma dos valores +1 y -1 (ver figura (4.9)), se presentan dos topologías diferentes en cada periodo de muestreo. Este sistema va a ser controlado mediante un modulador de ancho de pulso centrado (PWMC) en el que el sistema se puede modelar como (2.5).

$$\dot{x} = \begin{cases} Ax + B & con\ \ u = +1 \quad 0 \leqslant t \leqslant \frac{d}{2} \\ Ax - B\ \ con\ \ u = -1 \quad \frac{d}{2} < t < T - \frac{d}{2} \\ Ax + B \quad con\ \ u = +1 \quad T - \frac{d}{2} \leqslant t \leqslant T \end{cases} \tag{2.5}$$

Con el fin de que el promedio de la función $s(x)$ ecuación (2.6), llamada superficie de deslizamiento [40], sea cero en cada periodo de conmutación y la salida de tensión (v_c) siga la referencia (v_{ref}),

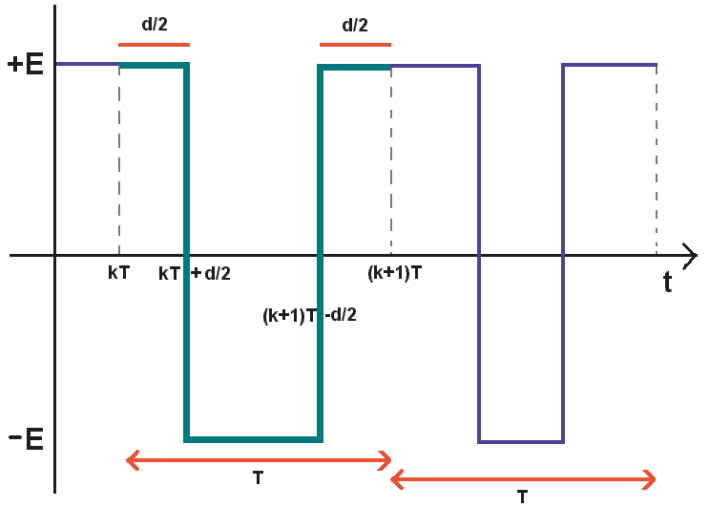


Figura 2.4: Señal de control $+u$ y $-u$ con pulso centrado

Fossas, Griño y Biel [7], propusieron la técnica de control ZAD, con la que se garantiza robustez, frecuencia fija de conmutación y bajo error. Resultados numéricos para PWMC en [12], [11], [10] y experimentales en [5], [8], [9], han demostrado el buen funcionamiento de esta técnica.

$$s(x) = (\upsilon_c - \upsilon_{ref}) + K_s(\dot{\upsilon}_c - \dot{\upsilon}_{ref}) \tag{2.6}$$

En (2.6), υ_c es la tensión real medida en la carga o en el capacitor, υ_{ref} es la tensión de referencia dada por el usuario y K_s es la constante de tiempo asociada a la dinámica de primer orden dada por la superficie de deslizamiento.

La solución de la ecuación de estado para el caso no homogéneo de un sistemas en espacio de estados como (2.7) es (2.8).

$$\dot{x} = Ax + Bu \tag{2.7}$$

$$x(t) = e^{At}x(0) + \int_0^t e^{A(t-\tau)}Bu(\tau)d\tau \tag{2.8}$$

Entonces se resuelve el sistema para los tres tramos como se muestra en la figura (2.5) en donde se observa la señal de control u para un solo periodo.

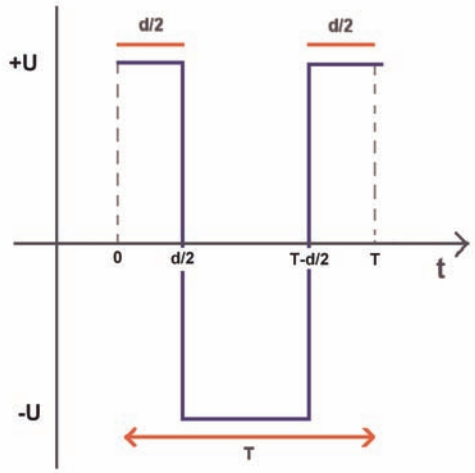


Figura 2.5: Tres estados de la señal de control por cada periodo T

Para el primer tramo $0 < t < d/2$ con $u = +1$, la solución en función del tiempo es:

$$x(t) = e^{At}x(0) - A^{-1}[\mathrm{I} - e^{At}]B \tag{2.9}$$

Y se calcula el valor inicial $x(d/2)$ que es la condición inicial para el segundo tramo.

$$x(d/2) = e^{A(d/2)}x(0) - A^{-1}[\mathrm{I} - e^{A(d/2)}]B \tag{2.10}$$

Para el segundo tramo $d/2 < t < T - d/2$ con $u = -1$, la solución en el tiempo es:

$$x(t) = e^{At}x(0) - A^{-1}[\mathrm{I} - e^{At}]B. \tag{2.11}$$

Y la condición inicial para el tercer tramo es:

$$x(T - d/2) = e^{A(T-d)}x(d/2) + A^{-1}[\mathrm{I} - e^{A(T-d)}]B \tag{2.12}$$

Y para el tercer tramo $(T - d/2) < t < T$ con $u = +1$, la solución en el tiempo es:

$$x(t) = e^{At}x(T - d/2) - A^{-1}[\mathrm{I} - e^{At}]B \tag{2.13}$$

La solución para $t = T$ es:

$$x(T) = e^{A(d/2)}x(T - d/2) - A^{-1}[\mathrm{I} - e^{A(d/2)}]B \tag{2.14}$$

Reemplazando (2.10) y (2.12) en (2.14), se obtiene la solución general del sistema así:

$$x(T) = e^{AT}x(0) + [-2e^{A(T-d/2)} + 2e^{A(d/2)} + e^{AT} - I]A^{-1}B \tag{2.15}$$

La solución para tiempos discretos múltiplos del valor T está dada por:

$$x((k+1)T) = e^{AT}x(kT) + [-2e^{A(T-d/2)} + 2e^{A(d/2)} + e^{AT} - I]A^{-1}B \tag{2.16}$$

Y con la anterior ecuación se resuelve el sistema lo que significa que ya conocemos los valores de ($x_1 = \upsilon_c$) y ($x_2 = i_L$) en el tiempo.

2.3. Cálculo del ciclo de trabajo

En la implementación de las técnicas de control ZAD y FPIC aplicadas al control del convertidor, es indispensable para su ejecución en tiempo real el calculo del ciclo de trabajo (d), que es el encargado de decidir cuanto tiempo del periodo de conmutación (T) el suiche va a estar prendido (d) y cuanto tiempo va a estar apagado ($T - d$). Por lo tanto es necesario tener un expresión para el calculo de (d) en la cual se tengan en cuenta las variables del circuito real, tales como valor de tensión en el condensador (υ_c), corriente en la inductancia (i_L) y valor de la carga (R).

Partiendo de la técnica ZAD y luego aplicando la técnica FPIC se va a controlar el sistema (2.4) mediante PWM.

2.3.1. Control con ZAD

El control con ZAD asegura que el promedio de la función ($s(x)$) (2.6) sea cero en cada periodo de conmutación. Haciendo suposiciones de linealidad a tramos en la superficie de deslizamiento ($s(x)$) [11]: se calcula el ciclo de trabajo con (2.19) de (2.17) y (2.18).

$$\int_{KT}^{(K+1)T} s(x(t))dt = 0 \tag{2.17}$$

$$\int_{0}^{T} s(x(t))dt = \int_{0}^{d/2} s(x(t))dt + \int_{d/2}^{T-d/2} s(x(t))dt + \int_{T-d/2}^{T} s(x(t))dt = 0 \tag{2.18}$$

$$d_zad(kT) = \frac{2s(x(kT)) + T\dot{s}_-(x(kT))}{\dot{s}_-(x(kT)) - \dot{s}_+(x(kT))} \tag{2.19}$$

Donde:

$$
\begin{aligned}
&s(x(kT) = (1 + aK_s)x_1(kT) + K_s h x_2(kT) - x_{1ref} - K_s \dot{x}_{1ref} \\
&\dot{s}_+(x(kT)) = (a + a^2 K_s + hK_s m)x_1(kT) + (h + ahK_s + hK_s p)x_2(kT) + hK_s \frac{E}{L} - \dot{x}_{1ref} - K_s \ddot{x}_{1ref} \\
&\dot{s}_-(x(kT)) = (a + a^2 K_s + hK_s m)x_1(kT) + (h + ahK_s + hK_s p)x_2(kT) - hK_s \frac{E}{L} - \dot{x}_{1ref} - K_s \ddot{x}_{1ref}
\end{aligned}
\tag{2.20}
$$

2.3.2. Control con FPIC

La técnica de control FPIC (Control por Inducción al Punto Fijo) diseñada por [24], [11], [7] es útil para sistemas autónomos y no autónomos, es especialmente usada para control de sistemas discretos. Esta se basa en el teorema de continuidad de los valores propios, sirve para estabilizar órbitas de periodo uno y superior en sistemas inestables y/o caóticos y no requiere de medición de variables de estado. Ella obliga a que el sistema evolucione al punto fijo por lo tanto es necesario tener conocimiento previo del punto de equilibrio de la señal de control.

Partiendo de la ecuación (2.19) con $x_1 = x_{1ref}$, $\dot{x}_1 = \dot{x}_{1ref}$ (para estado estacionario) y $\dot{x}_1 = ax_1 + hx_2$. Se calcula el ciclo de trabajo para estado estacionario dss con 2.21)

$$
dss = \frac{T\left[hK_s m x_{1ref} + aK_s \dot{x}_{1ref} + K_s p \dot{x}_{1ref} - aK_s p x_{1ref} - hK_s \frac{E}{L} - K_s \ddot{x}_{1ref}\right]}{-2hK_s \frac{E}{L}} \tag{2.21}
$$

2.3.3. Control con ZAD y FPIC

$$
d(kT) = \frac{d_zad(kT) + N * dss}{N+1} \tag{2.22}
$$

Con la ecuación (2.21) se controla el convertidor en tiempo real, usando la técnicas de control FPIC. Con (x_1), (x_2), los parámetros del filtro LC, K_s, la señal de referencia y la alimentación (E) se calcula: $s(x(kT))$, $\dot{s}_+(x(kT))$, $\dot{s}_-(x(kT))$ y dss. Luego ejecutando la ecuación (2.22) se calcula la variable de control (d) con ZAD y FPIC a una frecuencia de ($1/T$) kHz, para cerrar el lazo de control. Si el convertidor va a regular tensión a la salida para cargas variables, es necesario sensar e ingresar el valor de la resistencia de carga, para ello se toma la alternativa de sensar la corriente en la carga (iR) y la tensión en la misma para calcular el valor de resistencia que esta posee.

Capítulo 3

Implementación y *Hardware*

***Resumen**:*

En esta sección se muestra la arquitectura necesaria para la realización del hardware usado en el proyecto, el cual comprende las siguientes etapas: alimentación de potencia, optoacoplamiento de señales de control y de potencia, conmutación de interruptores, filtrado, sensado y adecuación de señales análogas necesarias para el control.

3.1. Desarrollo de *Hardware*

En la implementación de las técnicas de control ZAD y FPIC aplicadas al control del convertidor, se unieron en uno solo sistema varios bloques como muestra la figura (3.1). Este sistema consta de dos partes principales que son: *hardware* y *software*; la primera implementada con electrónica análoga compuesta por: sensado de señales, acondicionamiento, manejo de *drivers*, puente de conmutación y el filtro LC; y la segunda que es la parte digital es ejecutada en un DSP (DSP1104) que cumple las tareas de conversión análogo/digital adquisición de señales, ejecución de las técnicas de control, cálculo del ciclo de trabajo y generación de señales PWM, las cuales son enviadas al mundo exterior a nivel TTL para cerrar el lazo de control.

En la figura (3.1), se muestran con color azul los bloques llevados a cabo en el *DS1104* los cuales tienen formato digital. De color rojo claro se muestran los bloques que pertenecen al *hardware* del sistema en estudio. En adelante se describen detalladamente cada uno de los bloques de la parte análoga (*hardware*).

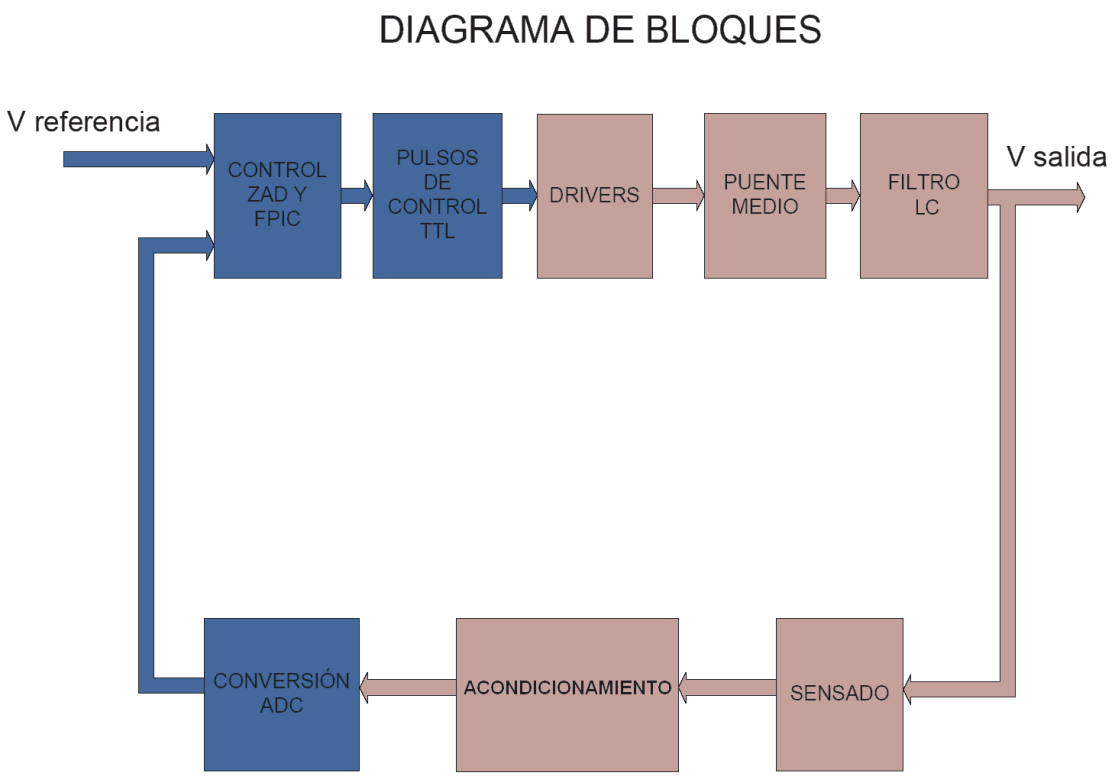


Figura 3.1: *Hardware* y *software* usado para el control del convertidor

3.1.1. Fuentes de alimentación ($+E$ y $-E$)

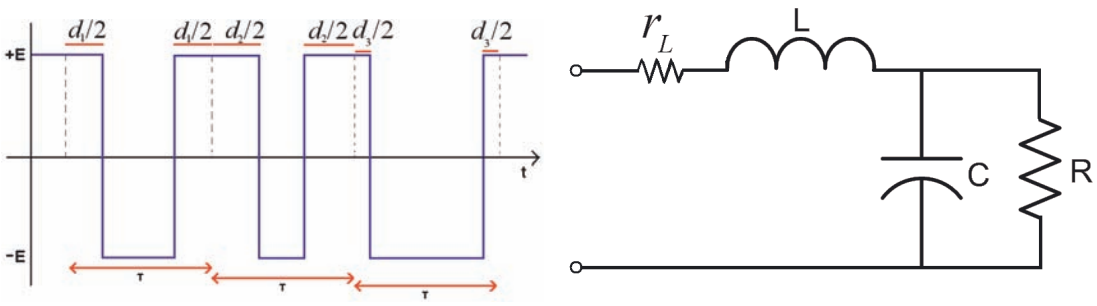
Las fuentes de alimentación de +E y -E son las encargadas de brindar la potencia necesaria para alimentar al convertidor, al filtro y a la carga conectada a este. Debido a que estas fuentes tienen un transformador a la entrada se consigue aislar el neutro del sistema en estudio de la tierra del sistema.

La fuente usada para la alimentación $+E$ y $-E$ es una fuente dual marca BK PRECISION referencia (1761) configurada para entregar +30V y -30V y que puede brindar como máximo 3A.

3.1.2. Puente medio

Nota: Diseñado por **Ivan Dario Arango López**. Este bloque es usado para alimentar al filtro LC con las entradas PWMC como se muestra en la figura (4.12) con señales de tensión $+E$ y $-E$ a mayor potencia con la característica que son señales PWM donde el ciclo de trabajo es variable y se

trabaja a frecuencia constante en este caso de 5 kHz ver figura (3.2(a)).



(a) Alimentación PWMC (b) Filtro LC

Figura 3.2: Alimentación del filtro LC

Para el montaje del puente medio se necesita tener dos fuentes de tensión de valor E como se muestra en la figura (3.3). Dado que las señales de control $+u$ y $-u$ son complementarias se evita que los transistores entren a conmutar a la vez evitándose que se presenten cortocircuitos, y así lograr el objetivo que es alimentar al filtro LC, con señales PWMC $+E$ y $-E$.

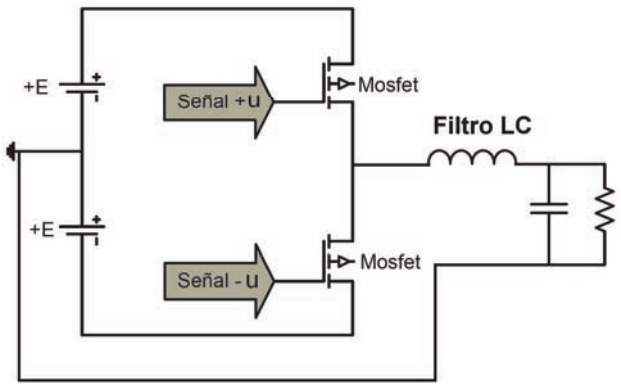
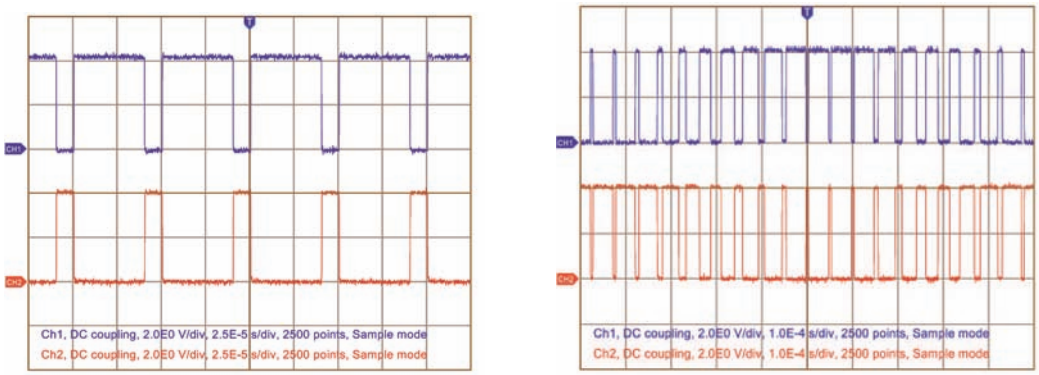


Figura 3.3: Puente medio

Este puente medio es controlado con las salidas digitales PWM a nivel de tensión TTL provenientes del *DS1104*. Las señales de control $+u$ y $-u$ en este caso son las salidas PWM y PWMinv. Ellas

son complementarias, esto significa que mientras la una está en alto la otra está en bajo. Mediante el bloque PWM3, descrito en el capítulo (4), se consigue obtener estas salidas a nivel real como se muestra en la figura (3.4). En esta figura se observan las salidas PWM y PWMinv a frecuencia constante de 5kHz, para el caso de la figura (3.4(a)) el ciclo de trabajo es constante y para la figura (3.4(b)) el ciclo de trabajo es $0{,}5 + 0{,}4sen(2\pi 1000t)$ que corresponde a una onda seno de amplitud 0.4 sumada con un *offset* de 0.5 y con frecuencia de 1000 Hz.



(a) Con ciclo de trabajo constante (b) Con ciclo de trabajo variable

Figura 3.4: Señales PWM y PWMinv centradas

Dado que las salidas PWM y PWMinv que se obtienen con el DSP tienen la misma tierra digital, es necesario desacoplar la parte digital de la parte de potencia. Para ello se usa la red que se muestra en la figura (3.5). El funcionamiento de este circuito es como sigue: la tarjeta *DS1104* brinda por sus salida digitales dos señales TTL PWM las cuales son complementarias, pues es necesario para alimentar con $+E$ y $-E$ al filtro sin que ocurran cortocircuitos.

Las señales de control $+u$ y $-u$ son señales PWM de ciclo de trabajo variable, de periodo constante y que para esta aplicación es de tipo centrado llamado simétrico. Estas además tienen la misma tierra de la fuente de 5V mostrada en la figura (3.5). Cuando se tiene la entrada PWM en alto (5V) el transistor (2N222) conduce, con lo cual el optoacoplador (J312) produce una tensión HIN (salida del optoacoplador superior) de 0V y cuando el PWM este en nivel bajo (0V) el transistor no conduce; por lo tanto el optoacoplador deja activado HIN en alto (13.6V). El PWMinv funciona de manera análoga.

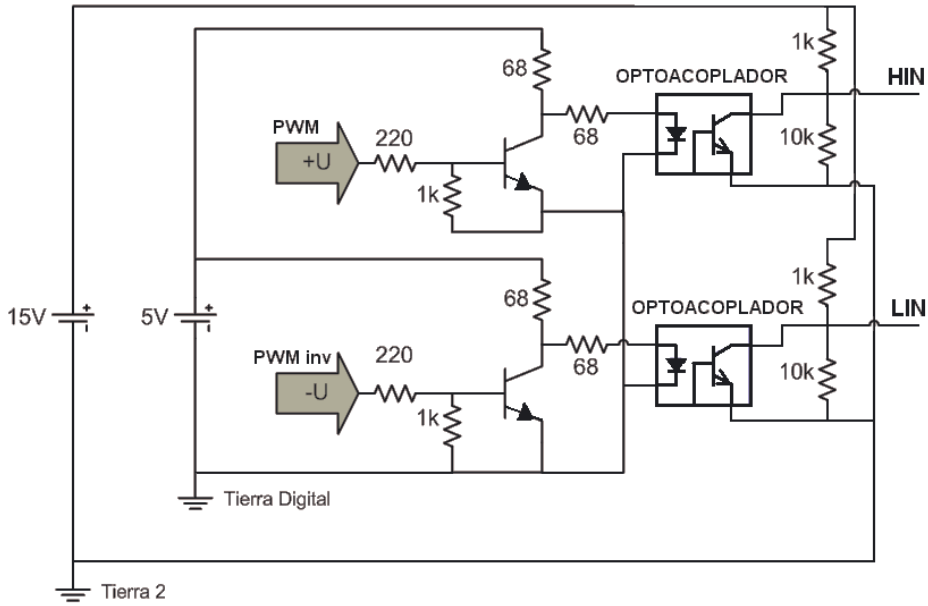
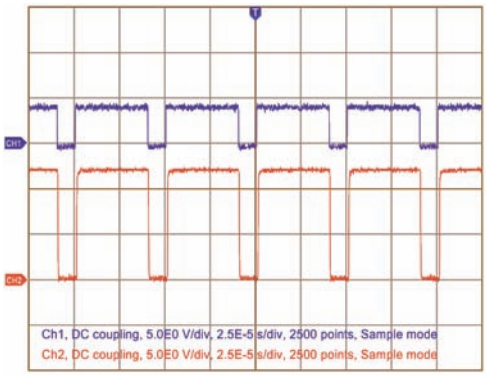


Figura 3.5: Configuración de los optoacopladores

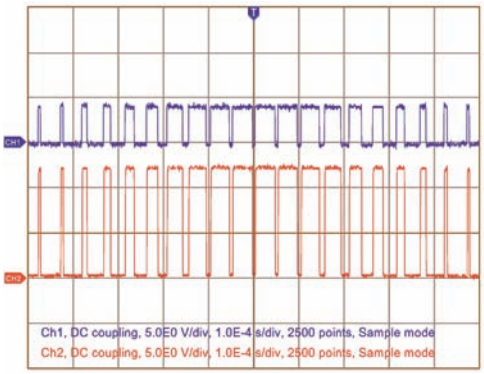
En general lo que se consigue con el circuito anterior es desacoplar la tierra digital de la de potencia para evitar daños en los equipos y además se elevan las señales PWM y PWMinv de 5V a 13.6V las cuales serán útiles para el manejo del *driver IR2110*.

En la figura (3.6) se muestran los resultados de funcionamiento de esta etapa. En (3.6(a)) se muestra las señales de salida PWM y LIN (salida del optoacoplador inferior) para un ciclo de trabajo constante y en (3.6(b)) se muestran las señales PWM y LIN para un ciclo de trabajo variable de forma sinusoidal. En ambos casos se puede ver que con esta etapa de optoacoplamiento se amplifican las señales PWM de 5V a 13.6V. Las salidas de los optoacopladores se muestra en la figura (3.7), estas son las entradas del *driver IR2110* que corresponde a la siguiente etapa.

Con el *driver IR2110* se realiza la polarización de los transistores *MOSFET* de tal manera que el filtro LC sea alimentado con +E y -E Voltios. Este integrado es el adecuado para esta aplicación de control a rápida velocidad de conmutación, en sus canales de salida se cuenta con dos señales de control entre (10V y 20V) desacopladas, las cuales son usadas para realizar el corte o saturación de los transistores de potencia. La conexión típica es la mostrada en la figura (3.8) tomada de [41], en ella se puede ver que con este fácilmente se puede controlar un puente medio formado por dos



(a) Salidas PWM y LIN para dc



(b) Salidas HIN y LIN para ac

Figura 3.6: Señales PWM y LIN

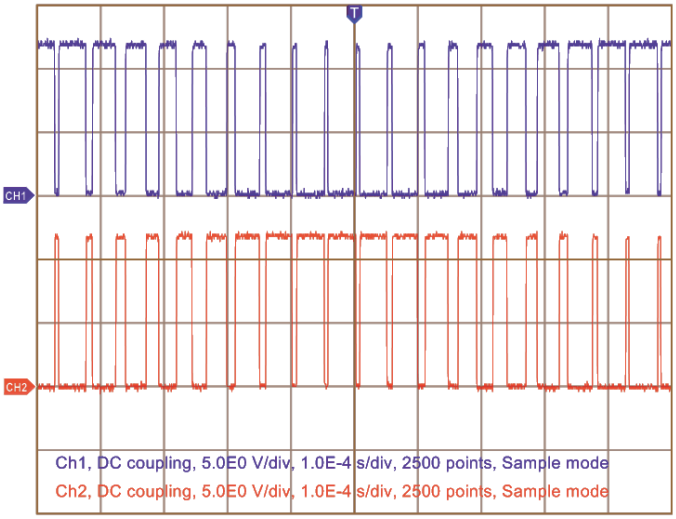


Figura 3.7: Salida en los optoacopladores y entrada para el *IR2110*

transistores (ver figura (3.3)) y que en este caso va a ser alimentado a menor tensión (30 V).

En la figura (3.8) HIN es la salida entregada por el primer optoacoplador mostrado en la figura (3.5) que representa la señal de control de nivel alto. Esta señal es acondicionada través del *driver IR2110* convirtiéndola en la señal de salida HO (salida superior de controlador *IR2110*) esta tiene una tierra independiente (Vs), que es con la que se realiza el encendido y el apagado del transistor superior de potencia usado para alimentar al filtro LC con una tensión $+E$. Con la señal complementaria LIN se logra controlar el encendido y el apagado del transistor de potencia inferior, que es el encargado de alimentar al filtro LC con $-E$. Este proceso ocurre a través del *IR2110* que desacopla las tierras

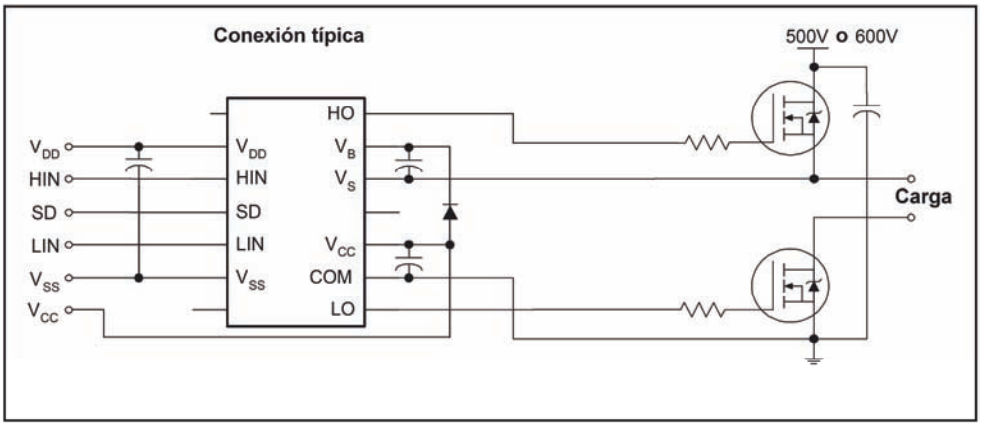


Figura 3.8: Conexión Típica del *driver IR2110*

de los dos canales de salida (HO y LO) ver figura (3.9) que son los encargados de polarizar los transistores *MOSFET*.

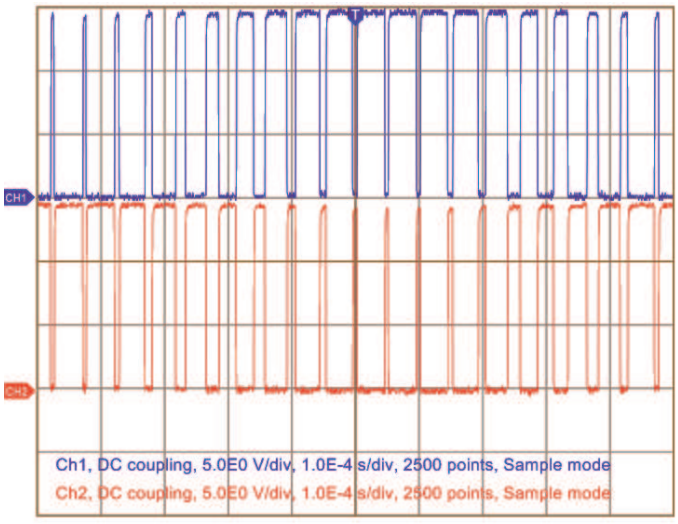


Figura 3.9: Salida HO y LO del *drivers IR2110*

Otra característica importante de este integrado es la característica de tiempo de conmutación y de

respuesta, mostrada en la figura (3.10) y en la tabla (3.1), tomadas de [41] con esto se puede ver que es muy rápido.

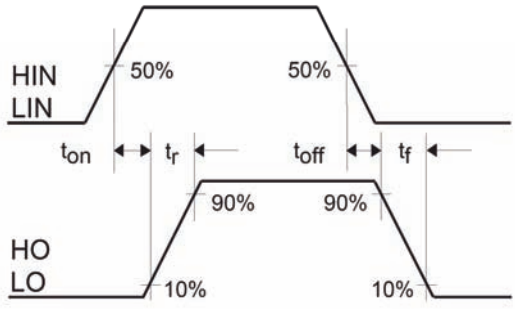


Figura 3.10: Gráfica de tiempos de conmutación del *driver IR2110*

Símbolo	Definición	Typ	Max	Unidades
ton	Retraso en encendido	120	150	ns
toff	Retraso en apagado	94	125	ns
tr	Tiempo de subida	25	35	ns
tf	Tiempo de apagado	17	25	ns

Tabla 3.1: Tiempos de conmutación del *driver IR2110*

En la gráfica (3.11) se muestra la segunda parte del diseño del puente medio, que parte de las entradas complementarias provenientes de los optoacopladores (HIN y LIN) y del SD (*shutdown*), que es el que permite el paso o la interrupción de las dos entradas (HIN y LIN). Estas entradas de control llegan al *drivers IR2110* y éste, gracias a las dos entradas de alimentación de 15 Voltios que tienen neutros diferentes y debido a su configuración interna, convierte estas dos entradas de control en dos salidas (HO y LO) con referencias diferentes (T2 y T3). Por último con las resistencias de 10 Ohms se consigue el encendido y apagado de los transistores *MOSFET* canal N.

En la flecha de color azul se encuentra la salida del puente medio, este entrega al filtro LC la alimentación +E y -E en forma PWM a una frecuencia de 5 kHz. Este puente puede ser alimentado con una tensión +E y -E de hasta 600 Voltios y manejar corrientes de hasta 30A ya que los transistores son los que limitan la tensión y la corriente a trabajar. Debido a que los optoacopladores utilizados

son de alta tecnología se puede trabajar hasta frecuencias de 30 kHz sin cometer errores notables. Si se trabaja a mayor frecuencia de conmutación estos generan error y se tendrá mayor error en cuanto a regulación.

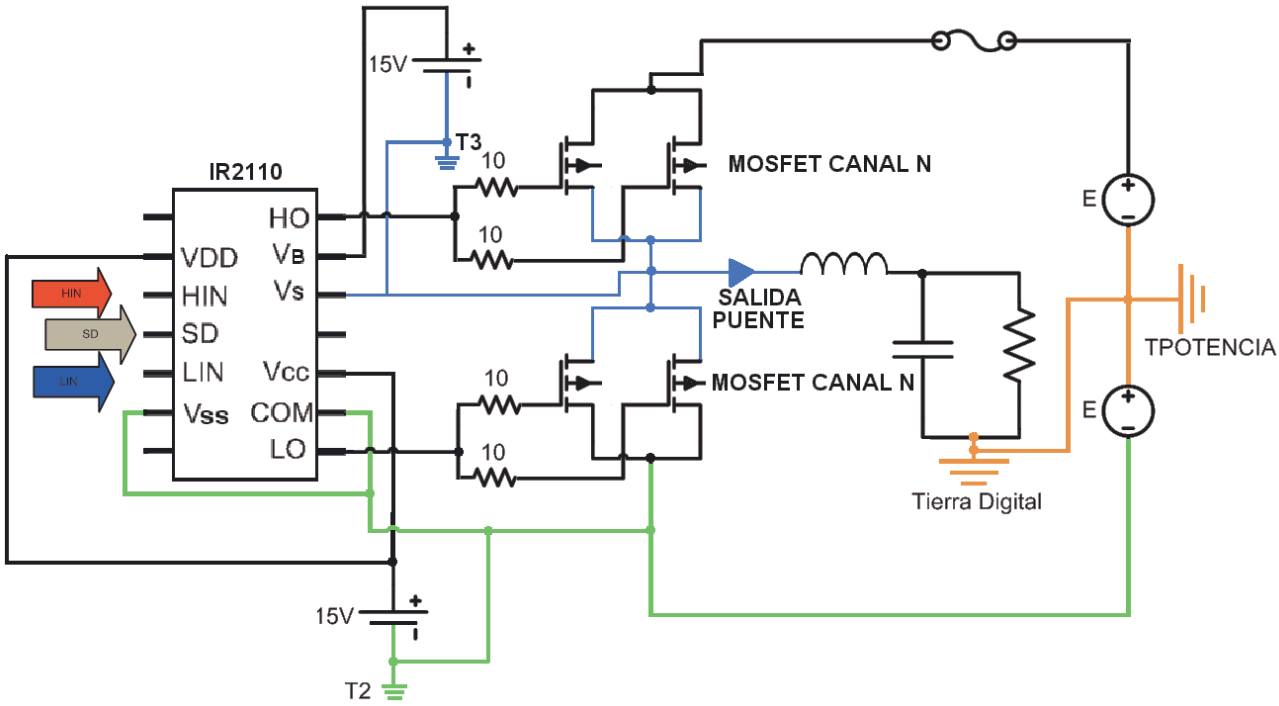
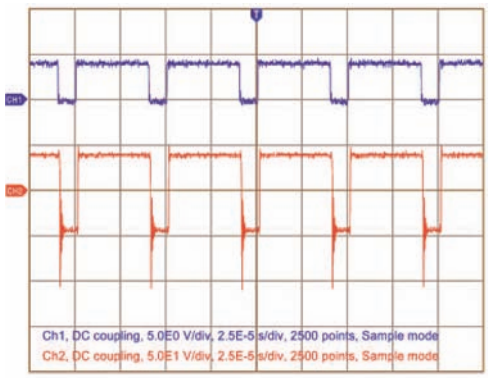


Figura 3.11: Conexión del *driver* para el puente medio

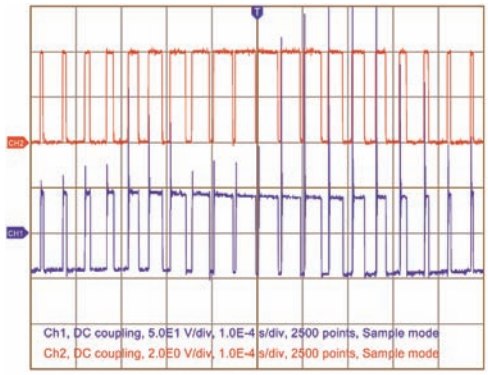
En la figura (3.12) se muestra el desempeño del puente medio, en (3.12(a)) se muestra la salida del PWM y PWM de potencia para ciclo de trabajo constante y en (3.12(b)) para ciclo de trabajo variable.

3.1.3. Filtro LC

En la figura (3.13) se muestra el filtro usado, el cual es un filtro LC. A este filtro le llegan señales PWM de alta frecuencia y gracias a la combinación LC se pueden obtener señales AC y DC regu-



(a) Salidas PWM y PWM de potencia para señal dc



(b) Salidas PWM y PWM de potencia para señal ac

Figura 3.12: Señales PWM y PWM de potencia

ladas a la salida.

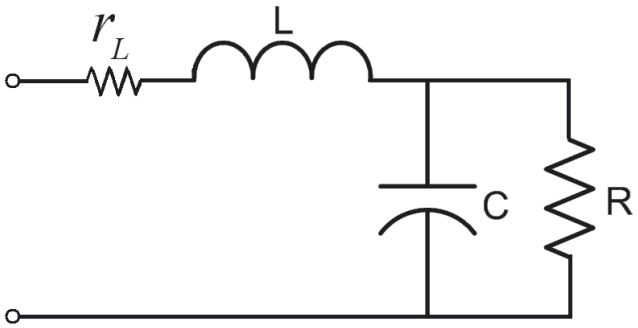


Figura 3.13: Filtro usado para obtener la señal modulada

Puesto que se está trabajando en el filtro LC señales PWM de +30V y -30V, se obtiene a la salida en la carga señales AC y DC de amplitud cercanas a estos valores. Por lo tanto para poder llevar estas señales al DSP y efectuar la acción de control se hizo la adecuación de estas señales como se muestra en la figura (3.14).

Para el sensado de tensión se usó un divisor resistivo en el que la señal de tensión a la salida está atenuada por la ganancia a_v esta tiene el valor que depende de los valores de los resistores ($R1_{VC}$ y $R2_{VC}$) así $a_v = \frac{R2_{VC}}{R2_{VC}+R1_{VC}}$. Es importante anotar que los valores de los resistores usados para el

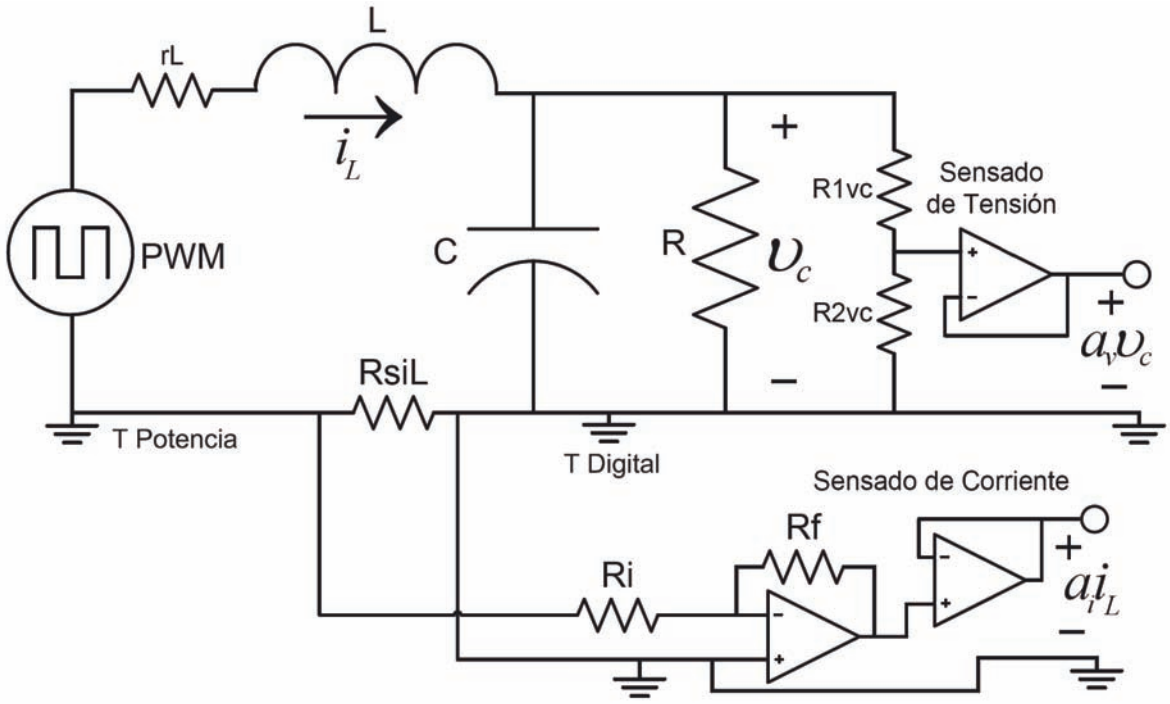


Figura 3.14: Sensado de tensión y corriente

sensado de tensión son de valor muy grande, en comparación con la resistencia de carga, para no alterar la dinámica del sistema. Además debido a que esta señal de tensión se lleva al DSP por una de sus entradas análogo/digital es necesario que el valor de tensión $a_v\upsilon_c$ no exceda el valor de ± 10 Voltios ya que es el rango máximo permitido por las entradas ADC del DSP. Para asegurar que no supere este valor se hace pasar la señal por un seguidor de tensión alimentado con ± 10V.

Para el sensado de corriente de utiliza un resistor en serie de 1Ω del cual se toma el valor de su caída de tensión como el valor de la corriente i_L. Se adecuó como se muestra en la figura (3.14) con el fin de quitarle el ruido radiado y conducido presente debido a la conmutación y se amplificó con un valor a_i de valor $a_i = \frac{Rf}{Ri}$ con el propósito de aumentar su valor, puesto que es muy pequeño.

Esta señales de tensión y corriente son llevadas mediante cable apantallado a las entrada ADCHx como se muestra en la figura (3.15) puesto que se encontró en la práctica que debido a la conmutación existía mucho ruido radiado y conducido que se suma a las señales reales.

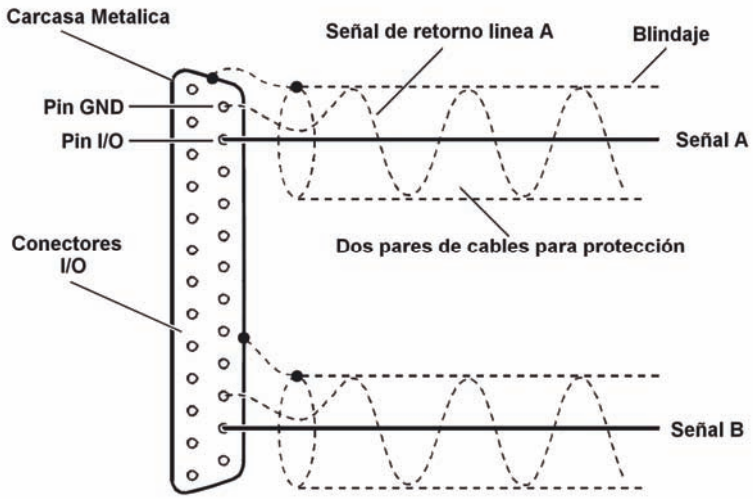


Figura 3.15: Apantallado de señales

Capítulo 4

Implementación de *Software*

***Resumen**:*

En esta sección se revisa al DSP (DS1104) usado para la ejecución de las técnicas de control ZAD y FPIC a nivel digital. Se muestra la configuración de sus entradas y salidas al mundo real. En general con esta herramienta se realiza la etapa de adquisición de señales, procesamiento, ejecución de las técnicas de control en tiempo real y formación de las salidas PWM y PWMinv, necesarios para el control del driver para la etapa de potencia. Se presenta el desarrollo del software para realizar el control digital para el convertidor. Las etapas desarrollas están orientadas a realizar la implementación de las técnicas de control ZAD y FPIC. La primera etapa consiste en la adquisición de las señales analógicas (υ_c), (i_L), (iR), (E); la segunda en ingresar la señal de referencia; la tercera en montaje de las técnicas de control y por último la generación de las señales PWM a un nivel TTL.

4.1. Características del DSP1104

A nivel mundial son muchas las instituciones y usuarios que usan las herramientas de desarrollo brindados por DSpace para la realización de sus proyectos e investigaciones. Usando la tarjeta de investigación y desarrollo *DS1104* en un computador, se mejora en gran medida el desarrollo de prototipos rápidos de control (RCP). Gracias a que posee un *hardware* en tiempo real basado sobre un microprocesador powerPC y con las interfaces I/O, esta tarjeta es útil para aplicaciones de control en varios campos en la Universidad y en la industria [42], [43], [44].

Debido a que los controladores a implementar necesitan realizar muchas operaciones matemáticas, que de modo análogo sería casi que imposible de implementar, se recurre a la utilización de esta tarjeta para la ejecución del control. El DSP1104 tiene una interfaz llamada *ControlDesk* para captura y visualización de las señales sensadas y procesadas en tiempo real. Esta fue la herramien-

ta usada para captura y almacenamiento de señales tomadas del convertidor. A continuación se dan a conocer las características del DSP (*DS1104*) y los bloques usados para la realización del proyecto.

4.2. Partes que conforman la tarjeta *DS1104*

En la figura (4.1) se presentan los componentes de la tarjeta *DS1104*.

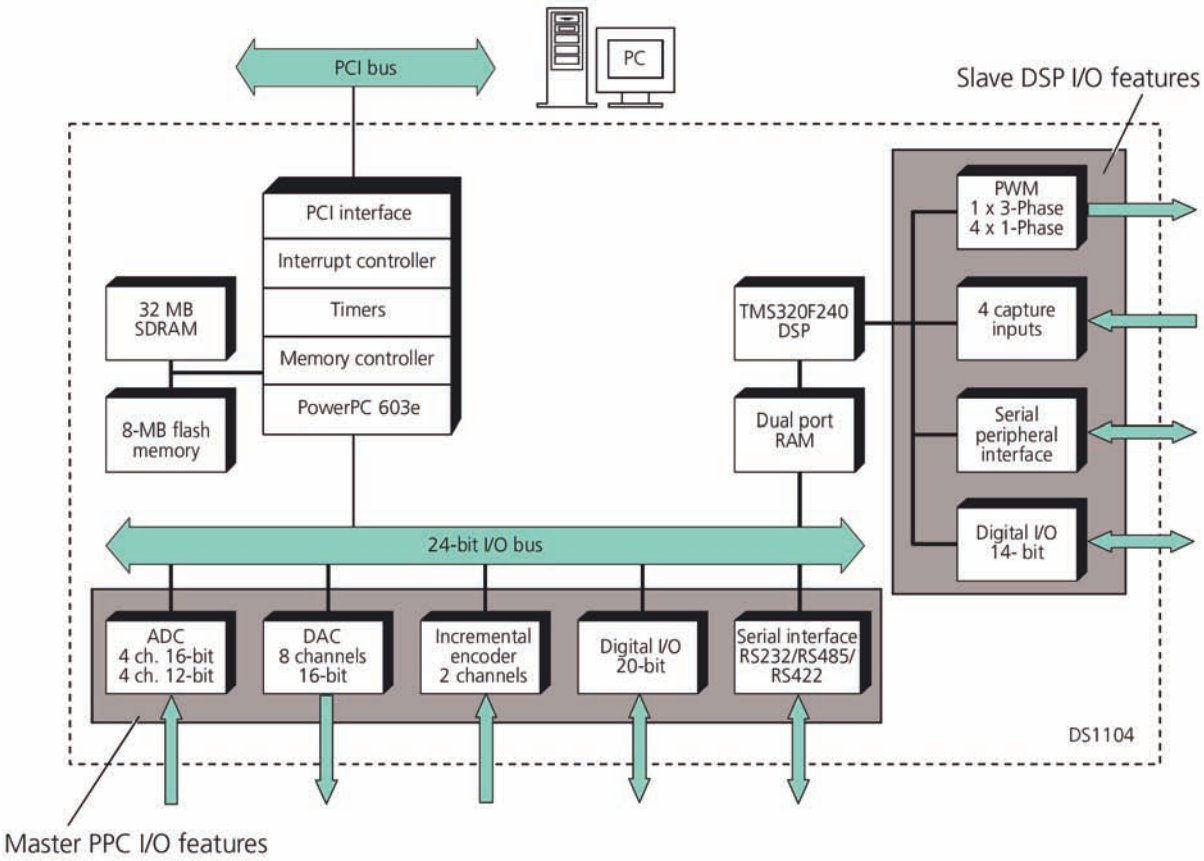


Figura 4.1: Arquitectura y unidades principales de la tarjeta *DS1104*

4.2.1. Master PPC

Es la unidad principal del *DS1104* que consiste en un procesador MPC8240. Éste contiene un microprocesador 603e (master PPC) en donde el usuario implementa sus modelos y el control que desea aplicar para ser ejecutados en tiempo real, opera a una velocidad de 250 MHz. Contiene 16-KByte

de cáche para datos y 16-KByte de cáche para instrucciones.

También brinda acceso a varias interrupciones de *hardware* o dispositivos de la tarjeta tales como cronómetros o dispositivos externos. Posee una memoria global de 32-MByte y una memoria *flash* de 8 Mbyte dividida en bloques de 2 MByte cada una.

4.2.2. Unidad ADC

Mediante las entradas análogas, el usuario puede llevar señales externas al interior de la tarjeta para ser procesadas en tiempo real, ya sea desde simulink (RTI) o desde código (RTLib). El master PPC tiene dos tipos de conversores A/D.

El primero de ellos es el DS1104MUX_ADC . Este tiene 4 canales (ADCH1 al ADCH4) y tiene las siguientes características: 16-bit de resolución, permite un rango de entrada en las señales de tensión de +/- 10V, +/- 5 mV de error de *offset*, +/- 0.25 % ganancia de error, una relación señal/ruido mayor a 80 dB(a 10kHz). Este bloque se encuentra en la librería (rtilib1104) de dSPACE que se agrega en simulink.

El segundo es el DS1104ADC_Cx tiene 4 canales (ADCH5 al ADCH8) y tiene las siguientes características: 12-bit de resolución, permite un rango de entrada en las señales de tensión de +/- 10V los cuales son escalados dentro de la tarjeta en el rango entre (-1 ... + 1), +/- 5 mV de error de *offset*, +/- 0.5 % ganancia de error, una relación señal/ruido mayor a 70 dB.

4.2.3. Unidad DAC

Con estas salidas digitales/análogas el usuario puede enviar señales procesadas desde el DSP al mundo exterior. Esto lo hace a través de el bloque DS1104DAC_Cx que tiene 8 canales (DACH1 ... DACH8). Estos canales tienen las siguientes características: 16-bit de resolución, permite un rango de salida en las señales de tensión de +/-10V , +/- 1 mV de error de *offset*, +/- 0.1 % ganancia de error y una relación señal/ruido mayor a 80 dB(a 10kHz).

4.2.4. DS1104SL_DSP_PWM

Con este bloque el cual se encuentra en la librería (rtilib1104/*DS1104* SLAVE DSP). Se pueden obtener a la salida del DSP cuatro señales PWM monofásicas diferentes con las siguientes características: son a frecuencia constante, son salidas TTL, tienen una tierra común que es la tierra del computador, estas pueden medirse con un osciloscópio en las salidas ST2PWM (CP18 Pin 5), SPWM7 (CP18 Pin 10), SPWM8 (CP18 Pin 29) o SPWM9 (CP18 Pin 11). Con este bloque se tienen dos alternativas para la generación de señales PWM: la primera que brinda salidas PWM simétricas (PWMC) con una frecuencia de PWM en el rango de 1.25 Hz a 5 MHz mostrada en la parte superior de la figura (4.2) y la otra donde las salidas son asimétricas (PWML) con una frecuencia de PWM en el rango de 2.5 Hz a 10 MHz como se muestra en la parte inferior de la figura (4.2).

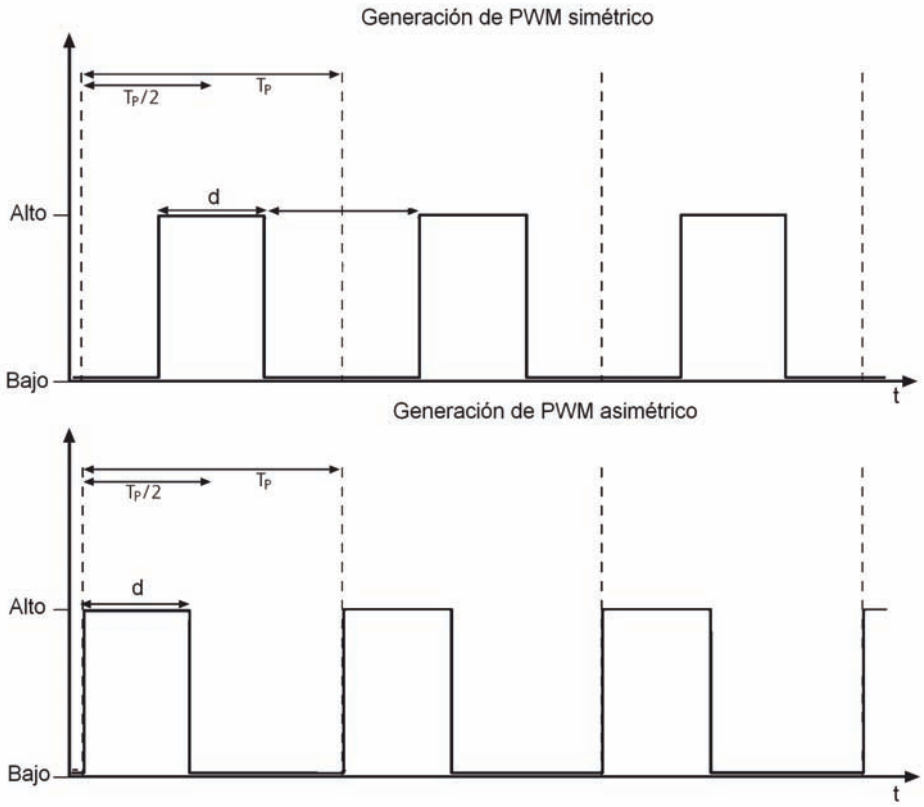


Figura 4.2: Salidas PWM simétricas y asimétricas del bloque $DS1104SL_DSP_PWM$

A cada una de las cuatro entradas PWM se le deben ingresar dos señales, la señal del ciclo de trabajo y la señal de parada, como se muestra en la figura (4.3). Debido a que el ciclo de trabajo debe tener

valores entre 0 y 1 entonces en la gráfica (ver figura (4.3)) se ha sumado un valor de *offset* de 0.5 para que los tres ciclos de trabajo que entran al bloque estén dentro del rango entre de 0 a 1. Puesto que se han colocado cuatro generadores con el fin de tener ciclos de trabajo variables.

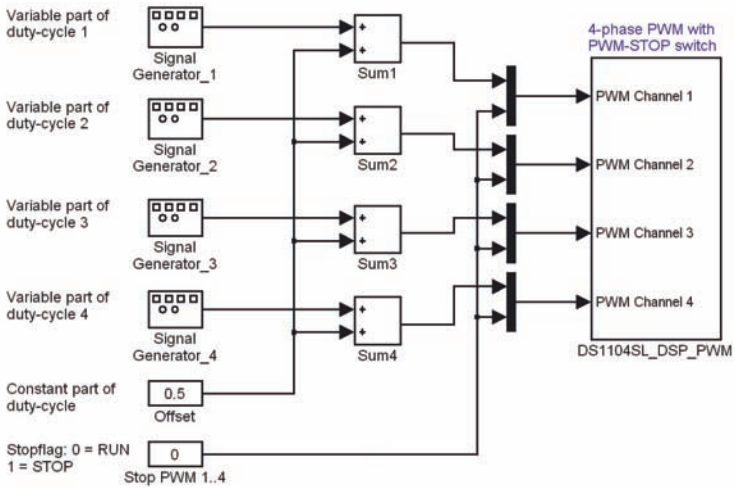


Figura 4.3: Ejemplo de conexión del bloque $DS1104SL_DSP_PWM$

4.2.5. DS1104SL_DSP_PWM3

La alimentación trifásica es utilizada en muchas aplicaciones, por ende el control de equipos trifásicos y la regulación de estas señales es muy importante. Mediante el PWM3 es posible el control de un puente trifásico controlado desde un nivel bajo de tensión, el cual actúa para realizar la conmutación de transistores de potencia u otros dispositivos electrónicos para poder alimentar a gran potencia cargas tales como motores DC, motores de inducción, motores paso a paso, entre otros.

Mediante el bloque que se encuentra en en la librería (rtilib1104/*DS1104* SLAVE DSP) ver figura (4.4). Se puede tener control sobre tres salidas monofásicas que conforman un PWM3, cada una de estas salidas monofásicas tiene una señal PWM y su señal invertida estas tienen un *deadband* con el que se protegen los elementos electrónicos ya que mediante este se da un lapso de tiempo entre el prendido y apagado para evitar cortocircuitos.

Como se ve en la figura (4.4) los tres ciclos de trabajo son independientes el uno del otro, pueden

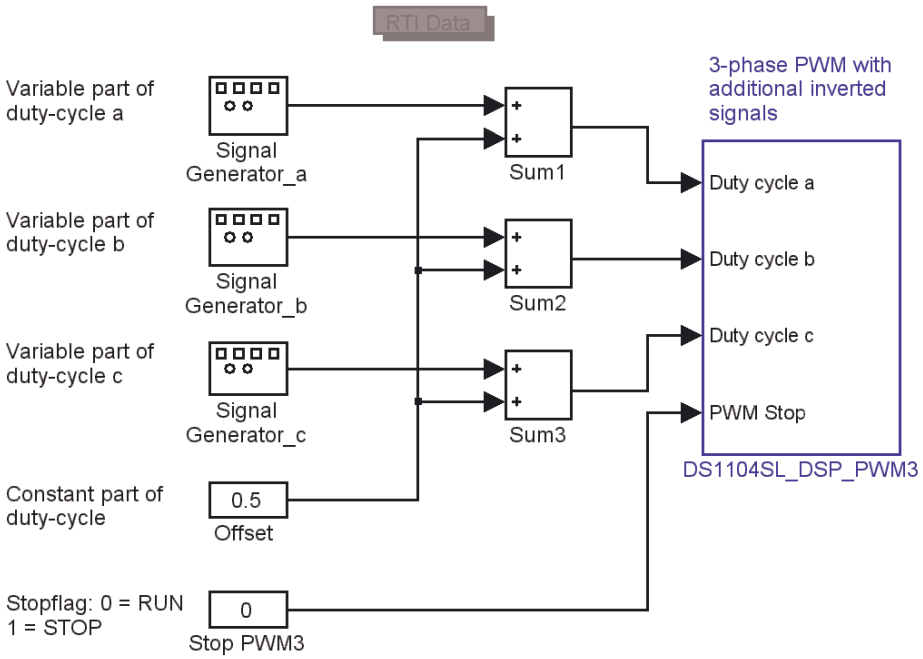


Figura 4.4: Ejemplo de conexión del bloque $DS1104SL_DSP_PWM3$

variar en el rango de 0 a 1, estos ingresan al bloque DS1104SL_DSP_PWM3 para generar a la salida tres señales PWM y sus respectivas señales invertidas; las señales PWM a la salida tienen la siguientes características: son PWMC o simétricas (centradas alrededor del periodo de conmutación), variables en frecuencia en los rangos de 1.25 Hz a 5 Mhz, son señales TTL, están protegidas por un *deadband*, puede ser controlado su modo de iniciación , el tiempo de parada entre otras características. Para realizar las conexiones correctas de los pines de salida se debe conectar como muestra la tabla (4.1).

PWM3/Fase	Señal PWM3	Pines de Salida (CP)	Señal PWM3inv	Pines de Salida (CP)
1	SPWM1	CP18 7	SPWM2	CP18 26
2	SPWM3	CP18 8	SPWM4	CP18 27
3	SPWM5	CP18 9	SPWM6	CP18 28

Tabla 4.1: Pines para la conexión correcta de las salidas del bloque $DS1104SL_DSP_PWM3$

4.3. *Software* desarrollado

En la implementación de las técnicas de control ZAD y FPIC para controlar el convertidor, es necesario configurar el algoritmo de control en alguna plataforma que brinde buenas características en cuanto a manejo de las señales con precisión, que tenga gran velocidad de muestreo y que sea computacionalmente efectiva, permitiendo así que el control a implementar pueda ejecutarse en tiempo real.

Por lo tanto para la implementación de estas técnicas de control se usa la tarjeta DSP1104 de la firma DSPACE. Este dispositivo se programa desde la plataforma simulink del Matlab donde se realizan los programas a implementar en la tarjeta y se tiene una interfaz de visualización que se puede programar dependiendo de la necesidad. Esta plataforma es llamada *ControlDesk*. En adelante se muestra una a una las etapas llevadas a cabo en simulink para configurar el sistema de control completo bosquejado en la figura (4.5).

4.3.1. Muestreo de señales análogas (υ_c, i_L, iR y E)

Para la implementación de las técnicas de control ZAD y FPIC es necesario conocer algunos valores de parámetros constantes tales como: L, C, rL, Fs, Fc, K_s y N. Además se deben conocer en tiempo real algunas variables del sistema como: tensión en el condensador (υ_c), tensión de alimentación (E), corriente de inductor (i_L) y el valor de la carga (R) la cual es lineal y puede estimarse usando la ley de Ohm υ_c/iR, por lo que es necesario sensar la corriente en la carga (iR).

Para la realización de esta primera etapa se usa el bloque DS1104MUX_ADC mostrado en la figura (4.6). Este bloque tiene internamente acceso a 4 canales multiplexados (ADCH1 ... ADCH4) para el muestreo de datos y cada uno tiene 16 bit de resolución. Para este caso se usa el canal ADCH1 para muestrear (υ_c), el ADCH2 para (i_L), el ADCH3 para (iR) y el ADCH4 para (E). En la figura (4.6) después del bloque **Demux** se hace una amplificación por 10 en las cuatro entradas, debido a que el bloque realiza una división interna por 10. Luego para poder tener las señales con sus valores reales hay que multiplicar por las ganancias av, ai,aR y aE que se usaron para el sensado de las señales.

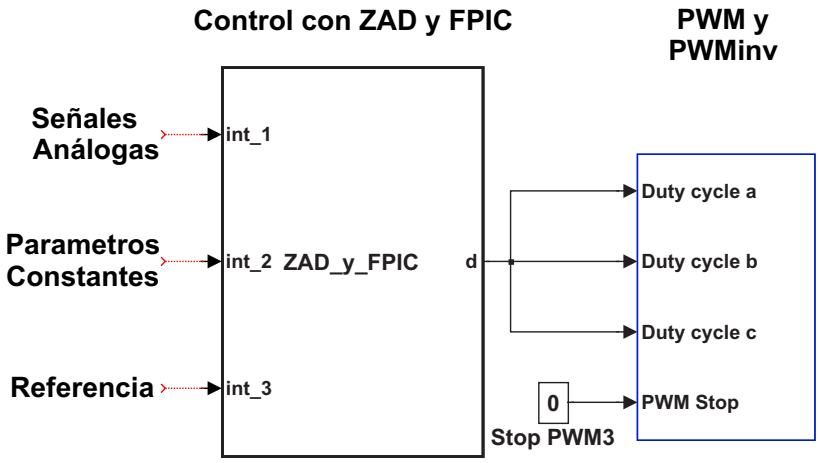


Figura 4.5: Bosquejo general del sistema de control con ZAD y FPIC

4.3.2. Generación de señal de la referencia, su primera y segunda derivada

Para ejecutar las técnicas de control es necesario tener la señal de referencia, pues el controlador necesita la señal que el usuario desea a la salida, con base a esto se programa en simulink el bloque mostrado en la figura (4.7). Este bloque introduce la señal de referencia, el cálculo de su primera y su segunda derivada.

Después de que el bloque es compilado en el DSP se puede operar desde el programa (*Control-Desk*) [45] y variar manualmente el valor de referencia en amplitud y frecuencia de la señal a seguir en el caso AC y a regular en el caso DC.

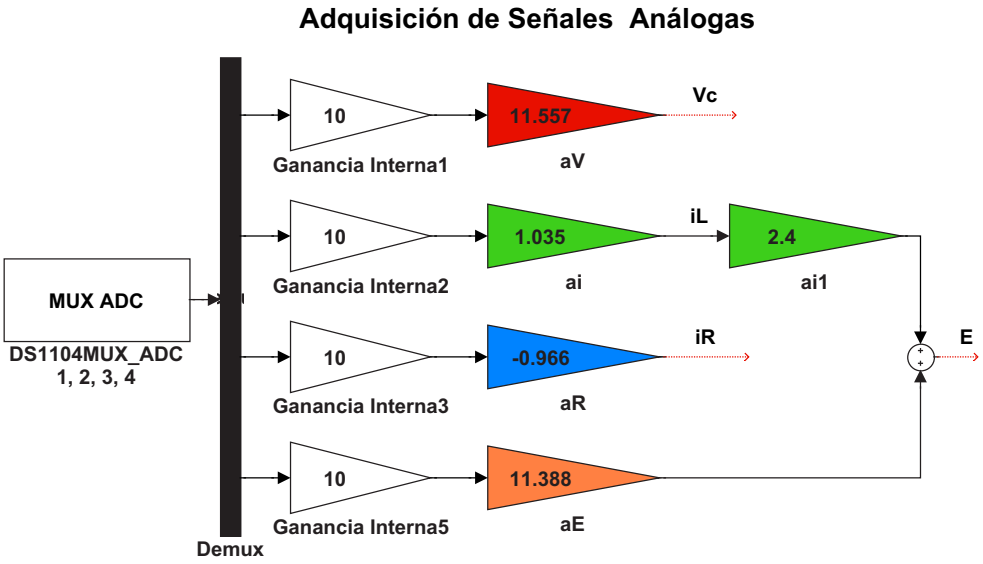


Figura 4.6: Adquisición de señales a la entrada del DSP

4.3.3. Control con ZAD y FPIC

La implementación de estas dos técnicas se realizó usando el bloque **Embedded MATLAB Function** de simulink. El bloque de control es mostrado en la figura (4.8), al cual le ingresan los valores de parámetros constantes y los adquiridos del sistema real, con los que se calcula el ciclo de trabajo implementando las ecuaciones (4.1),(4.2),(4.3) y (4.4).

$$
\begin{aligned}
S(x(kT) &= (1 + aK_s)x_1(kT) + K_s h x_2(kT) - x_{1ref} - K_s \dot{x}_{1ref} \\
\dot{S}_+(x(kT)) &= (a + a^2 K_s + hK_s m)x_1(kT) + (h + ahK_s + hK_s p)x_2(kT) + hK_s \frac{E}{L} - \dot{x}_{1ref} - k_s \ddot{x}_{1ref} \\
\dot{S}_-(x(kT)) &= (a + a^2 K_s + hK_s m)x_1(kT) + (h + ahK_s + hK_s p)x_2(kT) - hK_s \frac{E}{L} - \dot{x}_{1ref} - K_s \ddot{x}_{1ref}
\end{aligned}
\tag{4.1}
$$

$$
d_zad(kT) = \frac{2s(x(kT)) + T\dot{s}_-(x(kT))}{\dot{s}_-(x(kT)) - \dot{s}_+(x(kT))} \tag{4.2}
$$

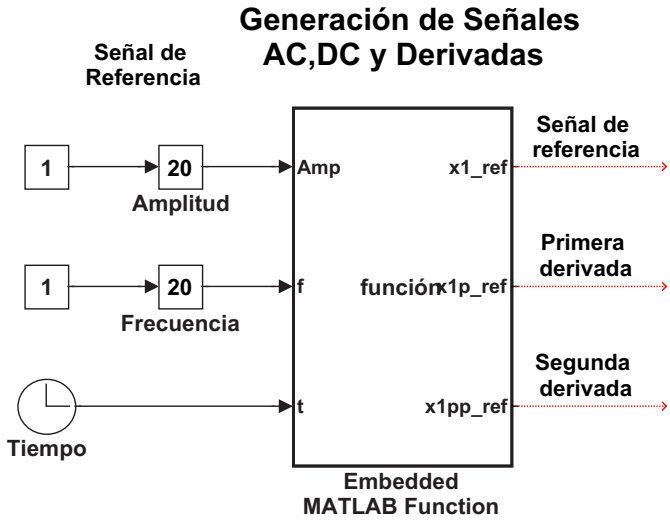


Figura 4.7: Señales de referencia

$$dss = \frac{T\left[hK_s m x_{1ref} + aK_s \dot{x}_{1ref} + K_s p \dot{x}_{1ref} - aK_s p x_{1ref} - hK_s \frac{E}{L} - K_s \ddot{x}_{1ref}\right]}{-2hK_s \frac{E}{L}} \tag{4.3}$$

$$d(kT) = \frac{d_zad(kT) + N * dss}{N+1} \tag{4.4}$$

En la práctica es necesario limitar el ciclo de trabajo que se obtiene al aplicar la ecuación (4.4) para valores por encima del periodo T o por debajo de cero, por lo tanto es necesario construir un limitador como se muestra en la ecuación (4.5), con lo cual se corrige este problema. Por último para poder enviar el ciclo de trabajo al bloque PWM es necesario hacer una amplificación como se muestra en la parte derecha de la figura (4.8 donde el ciclo d se satura en el rango de 0 y 1.

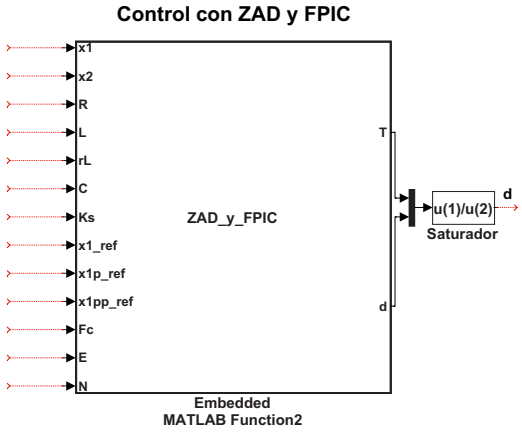


Figura 4.8: Bloque de ejecución de los controladores (ZAD y FPIC)

$$
\begin{aligned}
&\text{if}((\mathrm{d} > 0)\&(\mathrm{d} < \mathrm{T}))\\
&\mathrm{d} = \mathrm{d};\\
&\text{elseif}(\mathrm{d} >= \mathrm{T})\\
&\mathrm{d} = \mathrm{T};\\
&\text{else}\\
&\mathrm{d} = 0;\\
&\text{end};
\end{aligned}
\tag{4.5}
$$

Para la realización correcta de este controlador se necesita tener datos discretos de υ_c y i_L a la misma frecuencia de conmutación por lo tanto se debe hacer el muestreo en cada periodo kT como se muestra en la figura (4.9).

4.3.4. Generación de señales PWMC y PWMCinv

Con la configuración del PWM3D mostrado en la figura (4.10) se ingresa el mismo ciclo de trabajo a las tres entradas del PWM3D esto se hace con el fin de tener sólo una salida PWM y su señal PWM invertida (PWMinv).

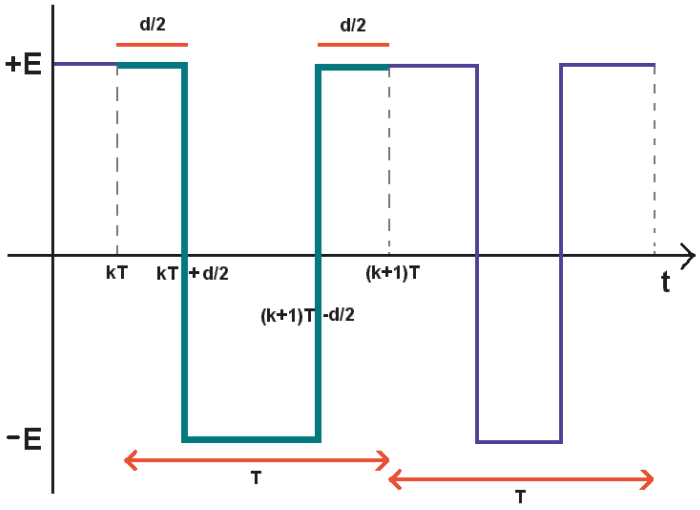


Figura 4.9: Frecuencia de muestreo para cada kT

Las salidas PWM y PWMinv tienen la siguientes características: son señales PWM complementarias, centradas, de frecuencia de conmutación constante en el rango de 1.25 Hz a 5 Mhz, son señales TTL, están protegidas por un tiempo muerto (*deadband*) para evitar que las dos estén en alto al tiempo, es controlable su modo de iniciación, su tiempo de parada entre otras características. En la gráfica (4.11) se muestran las señales PWMCinv (CH1) y PWMC (CH2) obtenidas a la salida de este bloque para un ciclo de trabajo sinusoidal.

En la figura (4.12) la señal del canal (CH1) es la salida PWMC la del canal (CH3) es la PWMCinv, en el canal (CH2) se traza el ciclo de trabajo que cambia linealmente con el tiempo.

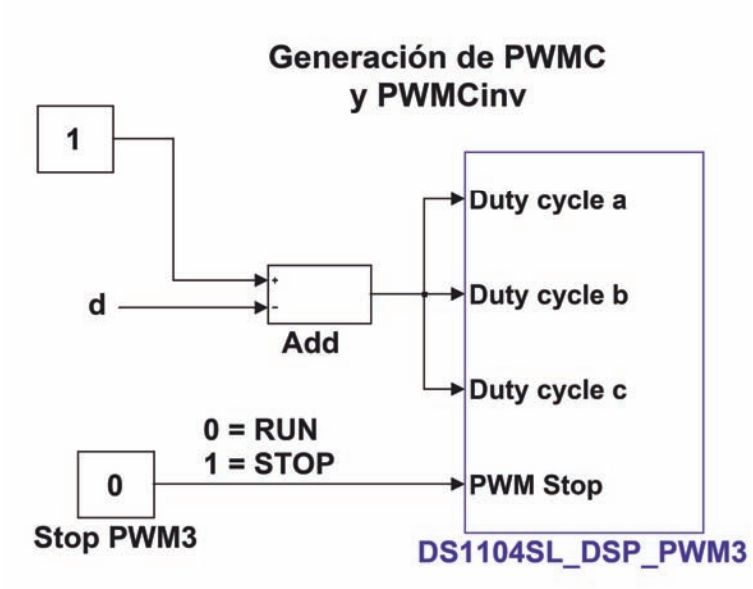


Figura 4.10: Generación de señal PWM

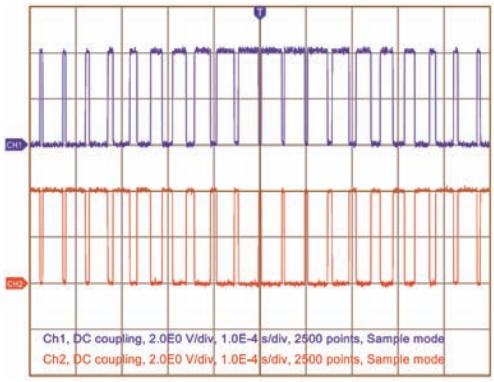
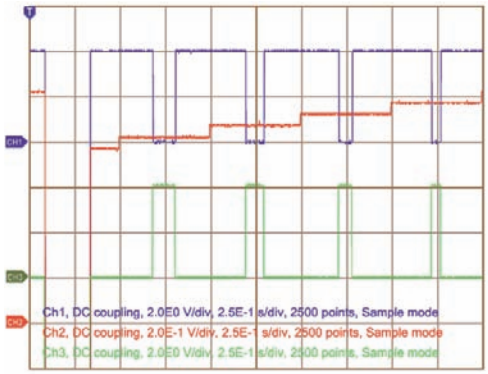
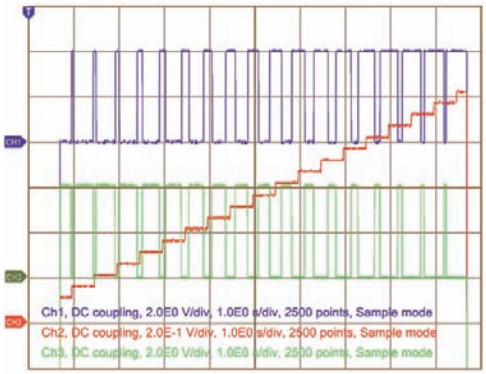


Figura 4.11: Salida en tiempo real del bloque PWM3



(a) Salida PWMC y PWMCinv controladas con d



(b) Salida PWMC, PWMCinv controladas con d

Figura 4.12: Salidas PWMC inicializado en alto y su invertido configurados con el bloque PWM3

Capítulo 5

Resultados con ZAD y FPIC para señales DC-DC

***Resumen**:*
En este capítulo se presentan los resultados obtenidos para el convertidor en estudio controlado con la técnica de control ZAD y FPIC, para regulación de señales en modo continuo. Para el caso en que se sensa la tensión de alimentación y cuando no se sensa esta valor, sino que se da un valor constante.

5.1. Resultados sensando E y sin sensar E

5.1.1. Regulación

Los resultados presentados a continuación son tomados de un prototipo experimental que consiste en un inversor monofásico como el descrito en el capítulo (3), alimentado con una fuente dual marca BK PRECISION referencia (1761) configurada para entregar ± 30 Voltios. Los resultados serán comparados cuando se sensa y cuando no se sensa la tensión de alimentación ($\pm E$). Los parámetros del convertidor y de los controladores son mostrados en la tabla 5.1.

Para el caso de regulación es muy importante que el valor del capacitor usado en el filtro sea de valor grande con el fin de que el rizado sea menor. Por lo tanto en regulación de señales DC-DC se utilizó el valor $C = 229\,\mu F$. En adelante se muestra el rendimiento de las técnicas de control con ZAD y FPIC aplicadas al convertidor cuando se esta sensando la tensión de alimentación ($\pm E$) y cuando no.

En la gráfica mostrada en la figura (5.1(a)) se muestra como regula el convertidor cuando la señal a

Parámetro	Descripción	Valor
R	Resistencia de Carga	$151{,}3\Omega$
C	Capacitancia	$229\mu f$
L	Inductancia	$3{,}945mH$
rL	Resistencia interna	4Ω
E	Tensión de entrada	$\pm$30V (Fuente dual)
Fc	Frecuencia de conmutación	5 kHz
Fs	Frecuencia de muestreo	25 kHz
N	Parametro de control con FPIC	1

Tabla 5.1: Tabla de parámetros

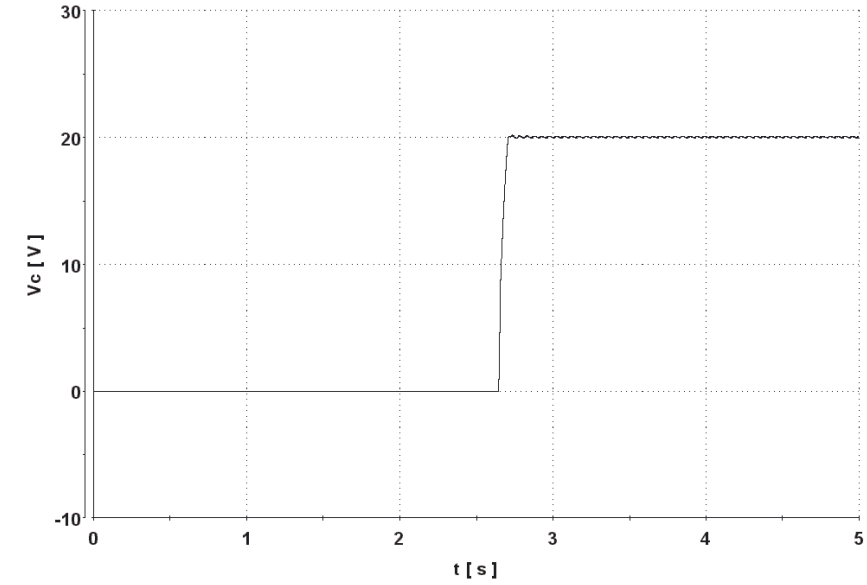
regular es de 20V y el parámetro de control $K_s = 2$.

Para la figura (5.2(a))) el interruptor de potencia es encendido en el instante $t = 2{,}645s$, permanece en estado estado transitorio hasta $t = 2{,}735s$ momento en el cual el sistema alcanza el estado estacionario (ver figura (5.2(a))). Se observa que no hay sobreimpulso y que las técnicas de control actúan muy rápido a la hora de controlar la señal υ_c.

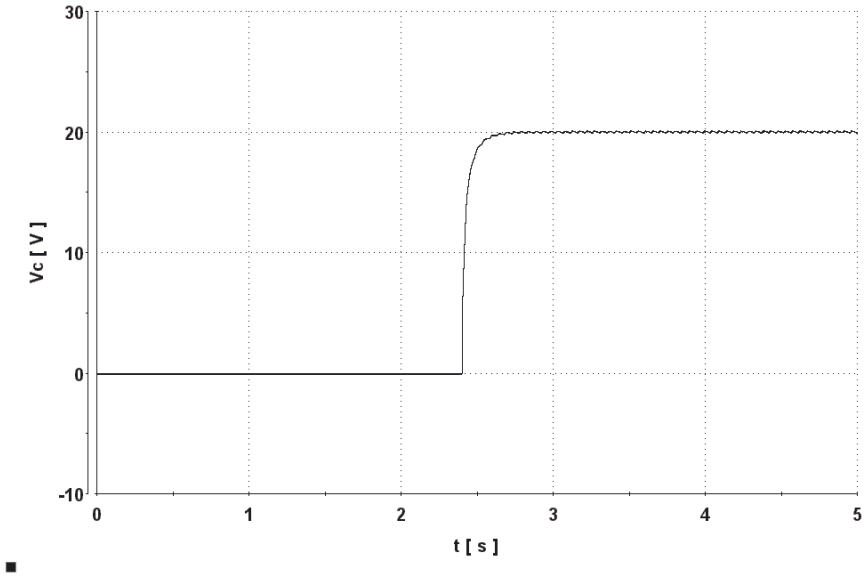
En la gráfica (5.3(a)) se muestra el error que se obtiene al seguir la señal de 20 Voltios calculado con ecuación (5.1). Se puede ver que el error en estado transitorio es muy grande y que en estado estacionario es bajo (menor al 1 %) y que se presentan errores un poco mayores en algunos instantes de tiempo los cuáles son debidos a la conmutación. Ver en la parte superior de la figura (5.4(a)) donde se presentan sobreimpulsos de conmutación.

$$Error\,\% = \frac{\upsilon_c - \upsilon_{ref}}{\upsilon_{ref}} * 100\,\% \tag{5.1}$$

La gráfica (5.4(a)) es tomada con el osciloscópio Tektronix TDS2014, cuando el sistema opera en estado estacionario. En el canal CH3 del osciloscópio se observa que el tensión a la salida en la carga está regulado a 20V; notese que este canal tiene una ganancia de 5V/div. En el canal CH2 con una ganancia de 50V/div, se muestra el tensión PWM +E y -E correspondiente a las tensiones de alimentación. Con el canal CH4 se sensa la corriente en la inductancia; este canal tiene una ganancia

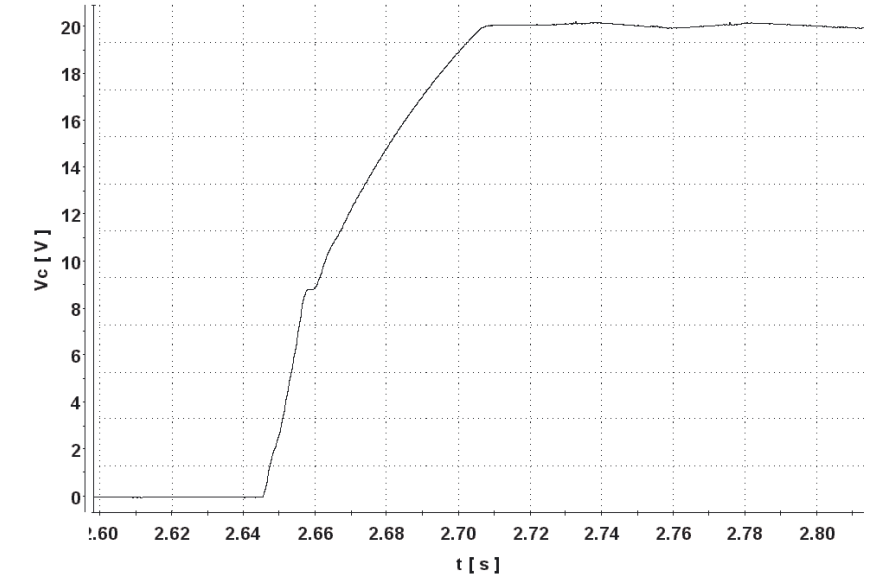


(a) Sensando E

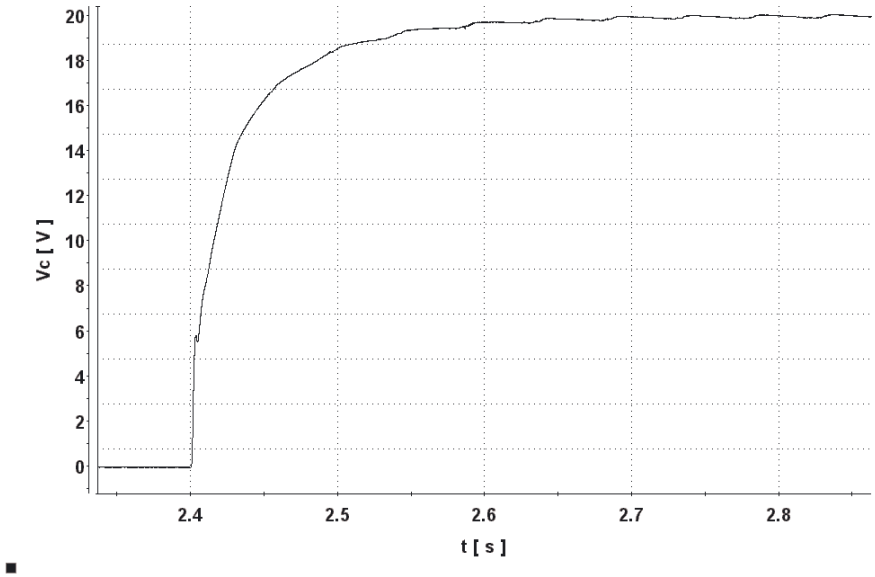


(b) Sin sensar E

Figura 5.1: Tensión a la salida en la carga

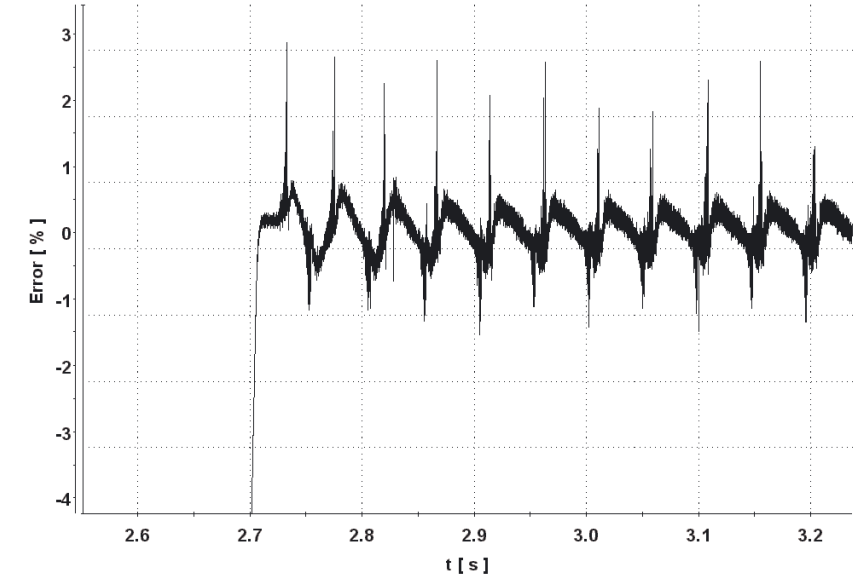


(a) Sensando E

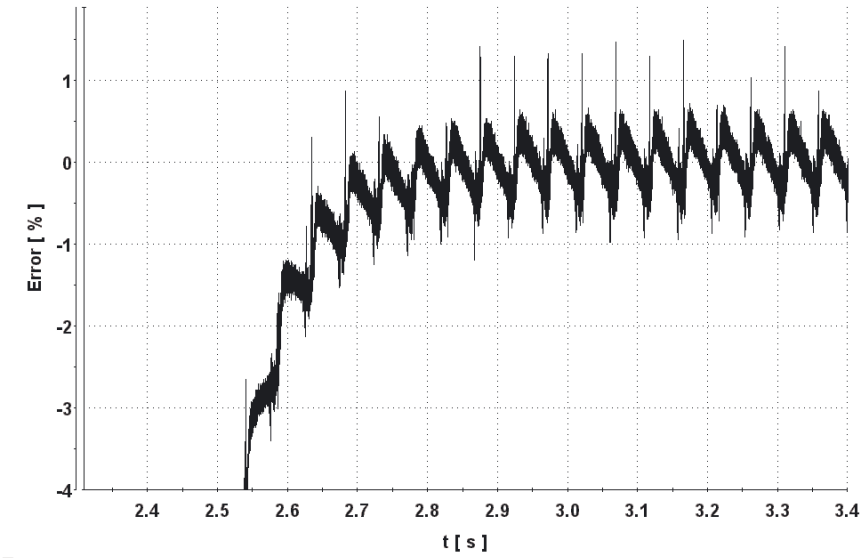


(b) Sin sensar E

Figura 5.2: Estado transitorio de υ_c



(a) Sensando E



(b) Sin sensar E

Figura 5.3: Error de regulación

de 500mV/div. Por último en el canal 1 se tiene la corriente en la carga que es aproximadamente de 130mA, puesto que la impedancia de carga es de 151.3Ω.

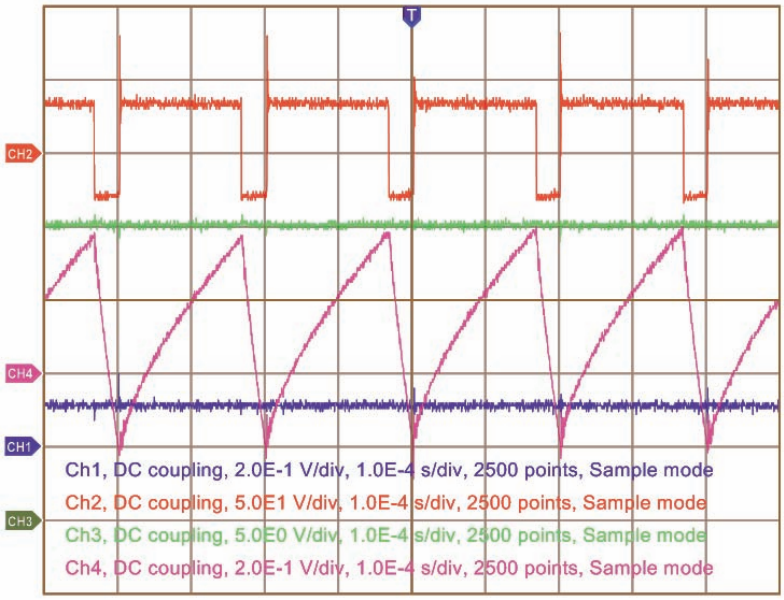
Las gráficas mostradas en las figuras (5.1(b)), (5.2(b)), (5.3(b)) y (5.4(b)) son los resultados obtenidos cuando no se está sensando la tensión de entrada E sino simplemente se ingresa el valor medio de esta $E = 30$. En este caso el interruptor de potencia es encendido en el instante $t = 2{,}4s$, la tensión a la salida permanece en estado transitorio hasta $t = 2{,}8s$ donde alcanza el estado estable. Comparando los resultados se concluye que sensando E el control actúa más rápido, por lo tanto la salida tiene menos tiempo de establecimiento y para el estado estable el error permanece igual (menor al 1 %).

La gráfica (5.5(a)) resume el comportamiento del convertidor ante una referencia dada por el usuario de 20 Voltios cuando el parámetro $K_s = 2$. Esta zona corresponde al estado estable donde el convertidor regula con errores bajos en tensión, de aproximadamente $\pm$0.5 % y el ciclo de trabajo fluctúa entre 0.82 y 0.85.

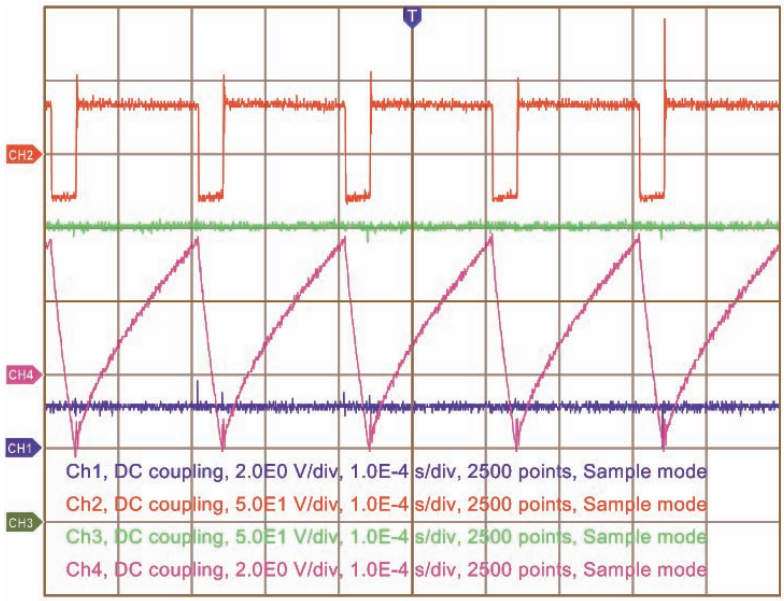
Para el caso donde no se sensa E se obtuvo la gráfica (5.5(b)) en esta se puede ver con más claridad que para estas condiciones el error de regulación en estado estable permanece igual y el ciclo de trabajo fluctúa entre 0.82 y 0.85.

Como se ha reportado ampliamente en la literatura [11], [12], [5], [7], [8], que K_s es un parámetro de bifurcación. En la figura (5.6(a)) se trabaja con un valor de $K_s = 1{,}1$ que corresponde a un estado cercano al punto de inicio del comportamiento caótico. En esta zona se pierde un poco la estabilidad y el sistema regula con un error mayor. En la figura (5.7(a)) se muestra el retrato de fase i_L contra (υ_c) para estas condiciones. En la figura (5.8(a)) se muestran las salidas de PWM, υ_c, i_L y iR vistas con el osciloscópio. Se puede observar que la variable más afectada es la corriente en inductor (i_L), pues posee una señal portadora de 833.3 Hz que se suma con la corriente de estado estable. La tensión a la salida (υ_c) presenta una pequeña oscilación y el PWM presenta la misma señal portadora de (i_L).

Para el caso donde no se tiene sensado el valor de E (ver gráficas (5.6(b)), (5.7(b)), (5.8(b))), se puede observar que para $K_s = 1{,}1$ el sistema se comporta muy parecido a cuando $K_s = 2$, en

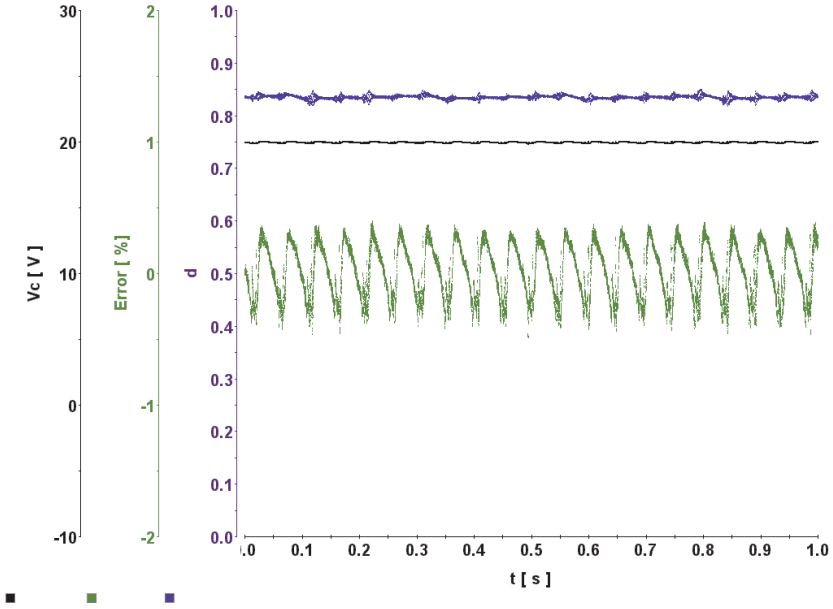


(a) Sensando E

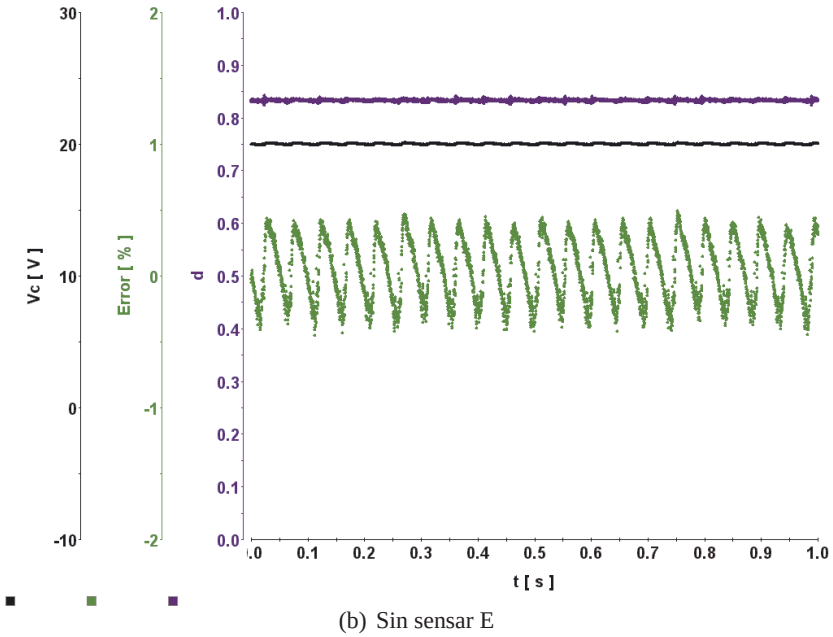


(b) Sin sensar E

Figura 5.4: Salidas adquiridas en osciloscópio



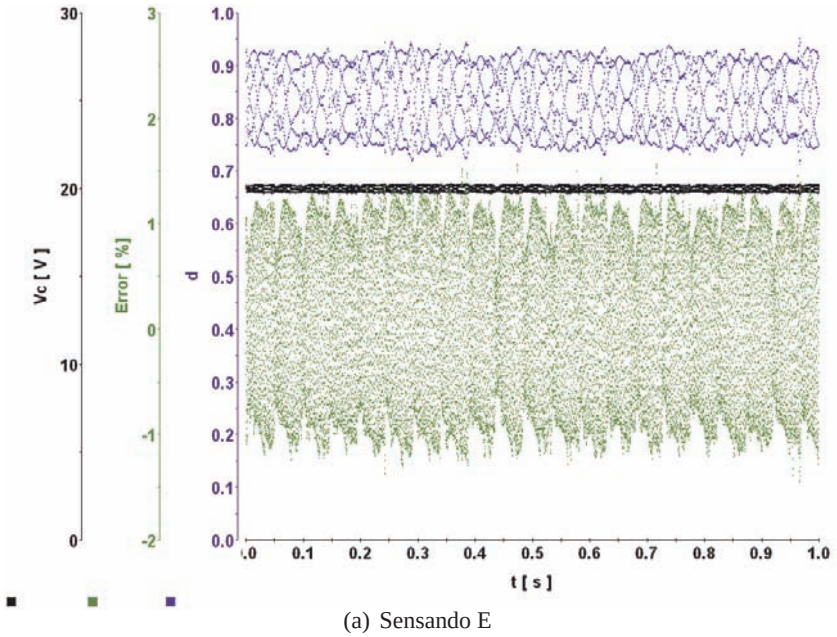
(a) Sensando E



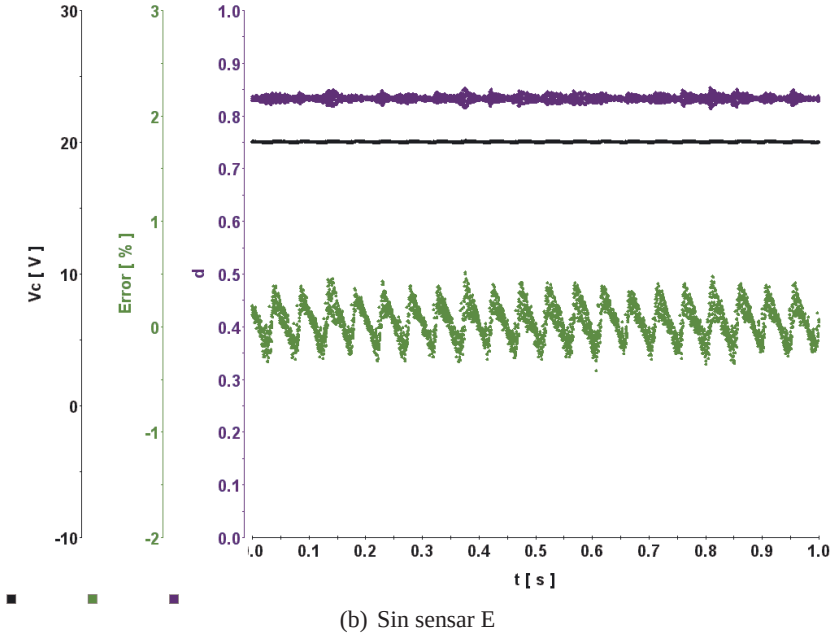
(b) Sin sensar E

Figura 5.5: Tensión a la salida, Error y ciclo de trabajo para $K_s = 2$

donde la tensión es estable y el error presente es inferior al $\pm 5\,\%$. Se concluye que para $K_s = 1{,}1$ el sistema responde diferente para las dos condiciones (sensando E y no sensanso E).



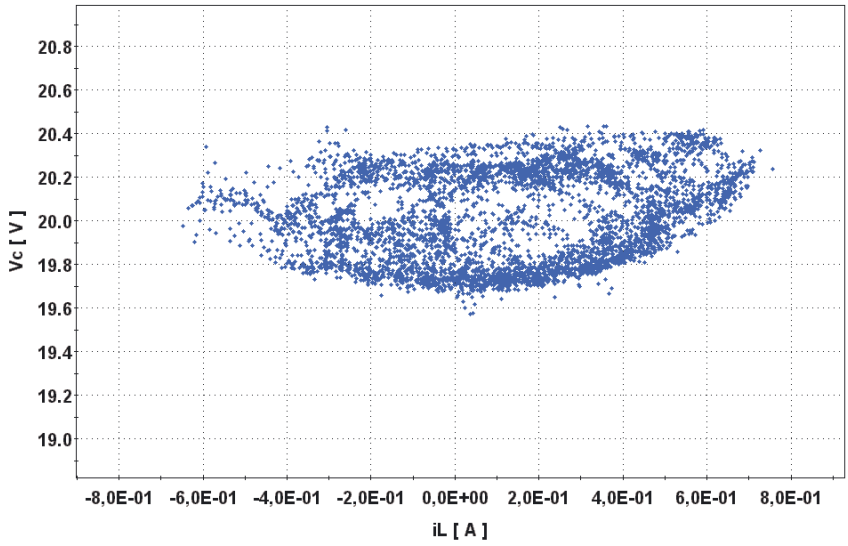
(a) Sensando E



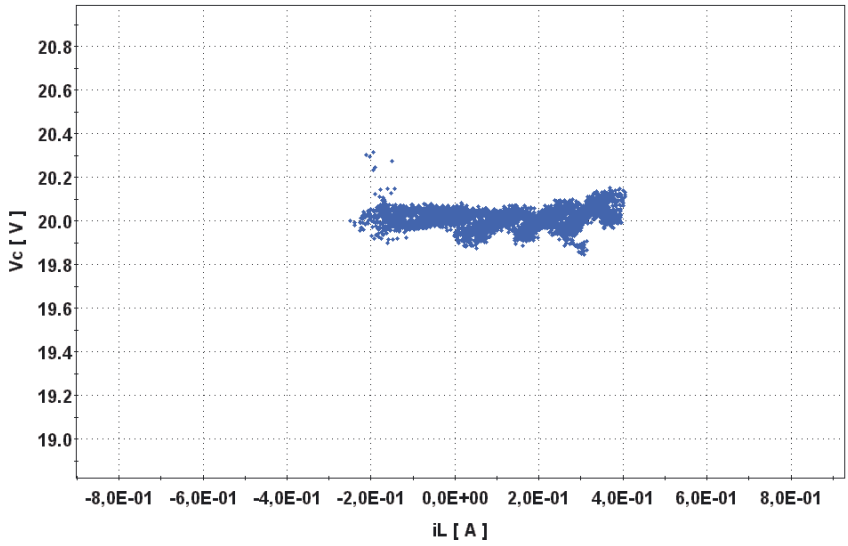
(b) Sin sensar E

Figura 5.6: Tensión a la salida, Error y ciclo de trabajo para $K_s = 1{,}1$

Cuando el valor de K_s disminuye aún más se incrementa la inestabilidad. Esto se muestra en la

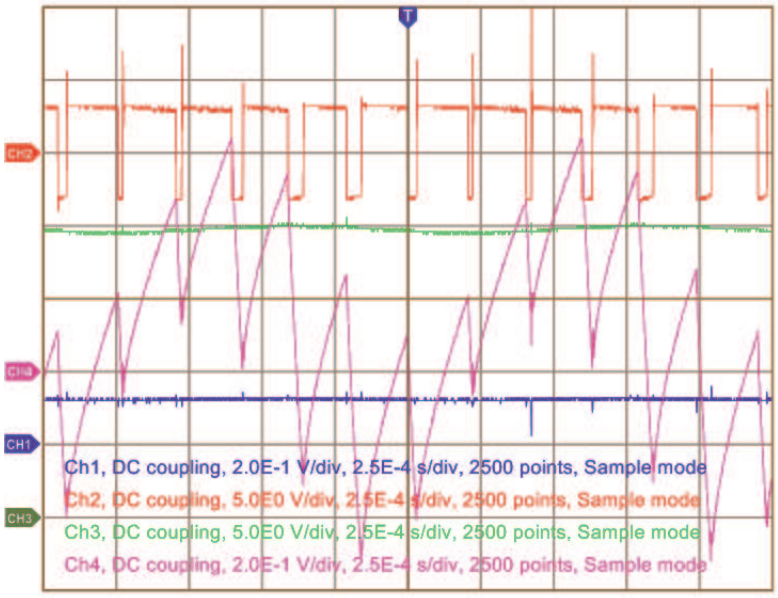


(a) Sensando E

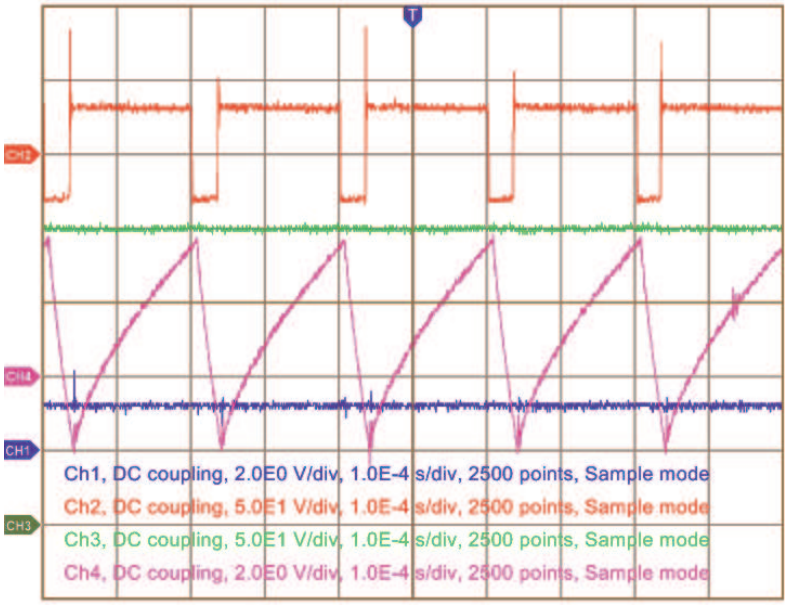


(b) Sin sensar E

Figura 5.7: Retrato de fase (i_L, υ_c) con $K_s = 1{,}1$



(a) Sensando E



(b) Sin sensar E

Figura 5.8: PWM, v_c, i_L y iR sensadas en osciloscópio para $K_s = 1{,}1$

figura (5.9(a)) donde se ha colocado el parámetro $K_s = 0{,}4$. Se puede ver que el error de tensión se incrementa a valores que varían de -9 % hasta +4 %. Se observa además que el ciclo de trabajo se satura en su gran mayoría y tiene un rango de variación entre 0.4 y 1. En cuanto a la tensión a la salida en la carga, se puede ver claramente que se pierde la regulación, lo cual sería no deseado para el usuario.

La figura (5.10(a)), corresponde al valor de $K_s = 0{,}4$ se muestra en la parte superior (canal CH2) la entrada PWM de alimentación del filtro, ésta es de +30V y -30V. También se muestra la salida de tensión en el condensador (canal CH3), que varía entre 18.15 y 20.7 V que es en este caso caótica. Después está la corriente en el inductor (canal CH4), que como se puede apreciar, tiene un amplio rango de variación entre -1.55 A hasta 1.46 A y por último se muestra la corriente en la carga (canal CH1) que varia entre 0.116 A hasta un valor máximo de 0.163 A.

Debido a que estamos en zona de caos se puede apreciar en la figura (5.11(a)) que evidentemente se presentan muchas oscilaciones, que corresponde a dinámicas no periódicas presentes en las variables de salida del convertidor.

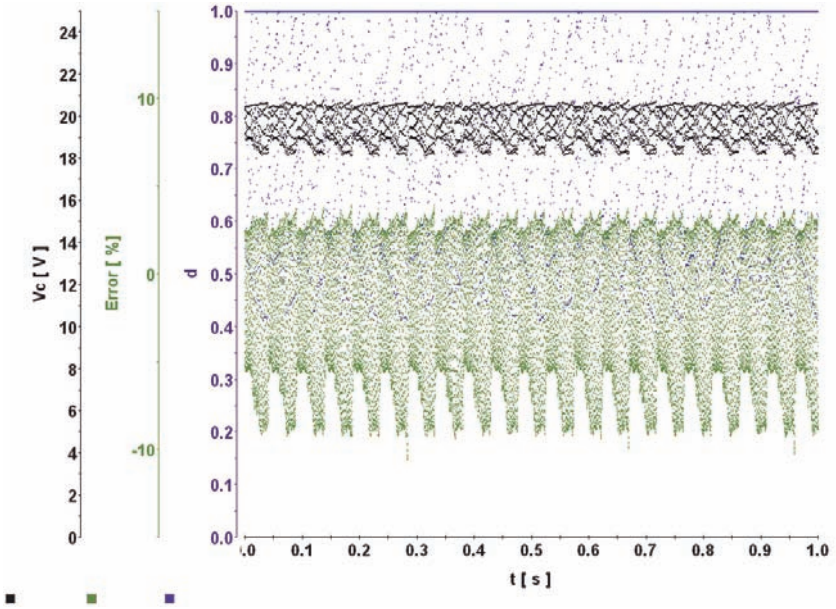
Las gráficas ((5.9(b)), (5.10(b)) y (5.11(b))) son tomadas cuando el parámetro de control $K_s = 0{,}4$ y no se sensa el valor de la tensión de alimentación. Se puede afirmar que el sistema presenta dinámicas muy parecidas, pero el error de regulación es un poco más grande entre -13 % y +4 % y se puede observar que tanto la corriente i_L como la tensión υ_c tienen mayor amplitud.

5.1.2. Perturbaciones

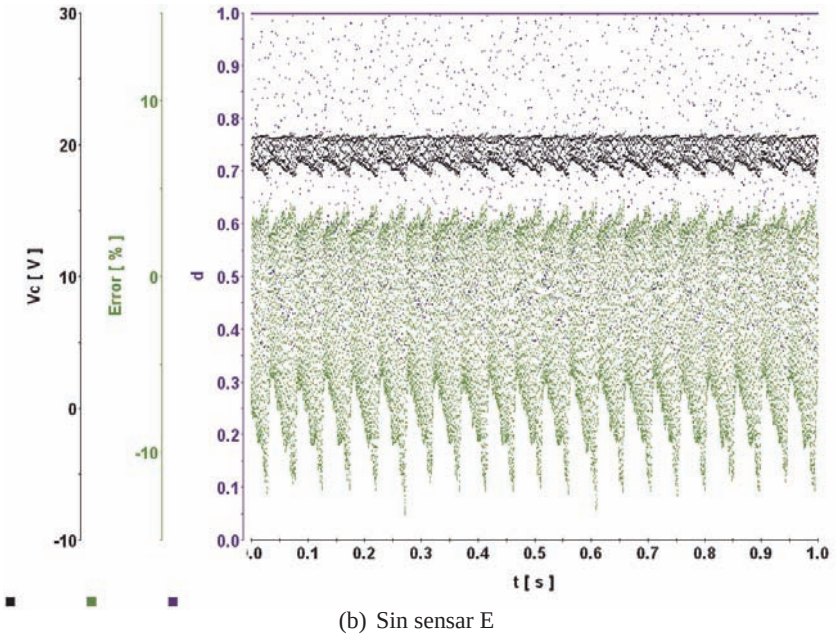
Perturbaciones en la carga

Es muy importante analizar la respuesta del convertidor en estudio y los controladores ante variaciones en la carga. Por lo tanto se realizan algunas variaciones en esta para comprobar como se comporta la tensión a la salida.

Para las siguientes dos pruebas se trabaja con los parámetros de la tabla 5.1, la tensión de referencia es 20V y el parámetro $K_s = 2$.

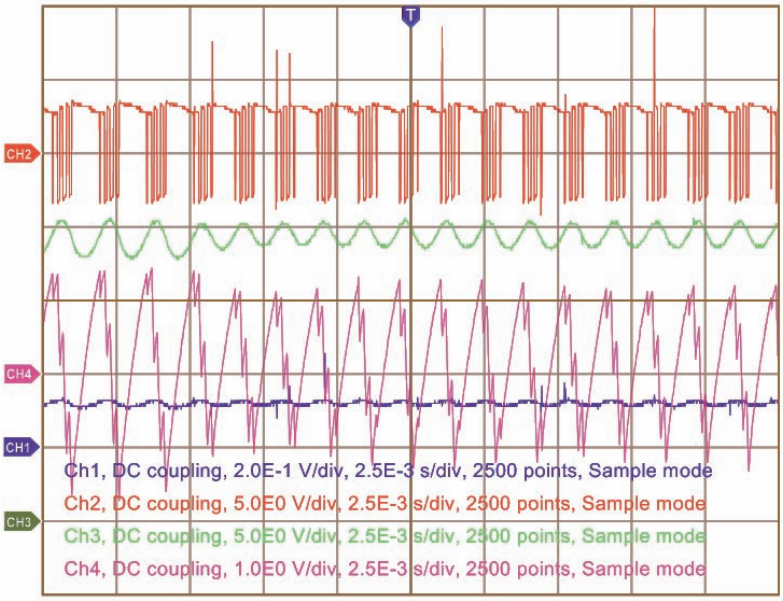


(a) Sensando E

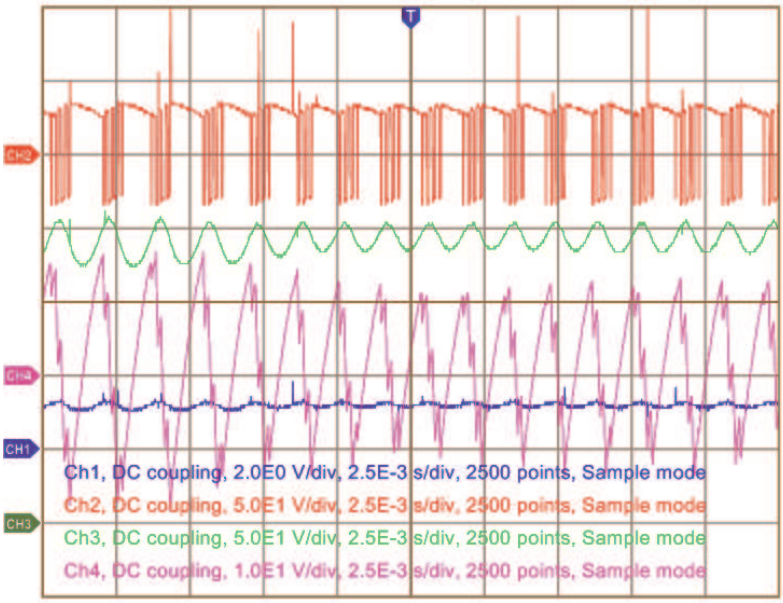


(b) Sin sensar E

Figura 5.9: Tensión a la salida, Error y ciclo de trabajo con $K_s = 0{,}4$ (zona de caos)

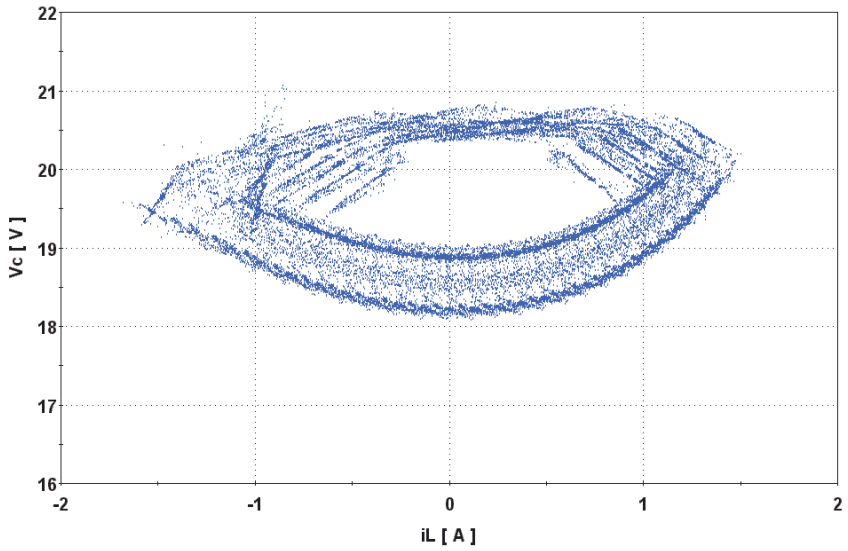


(a) Sensando E

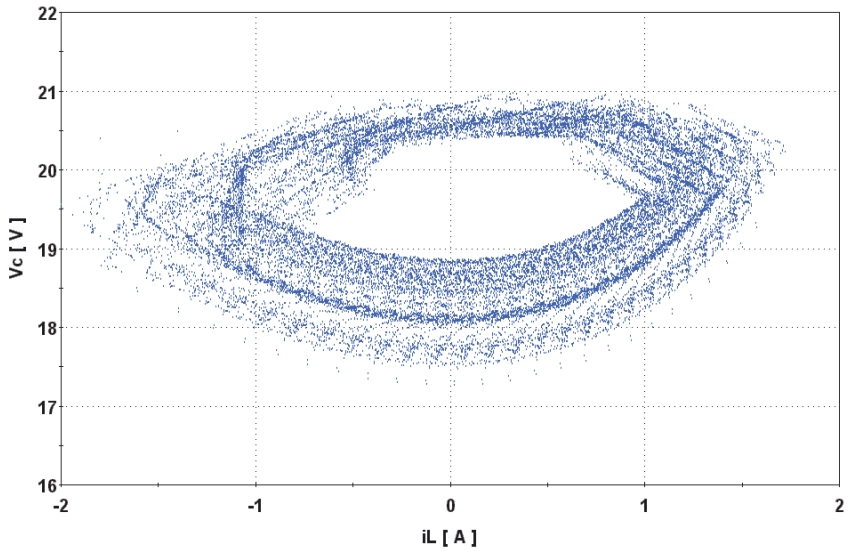


(b) Sin sensar E

Figura 5.10: PWM, v_c, i_L y iR sensadas en osciloscópio para $K_s = 0{,}4$



(a) Sensando E



(b) Sin sensar E

Figura 5.11: Retrato de fase (i_L,v_c) con $K_s = 0{,}4$

La primera prueba consiste en conectar tres cargas diferentes a la salida del convertidor a través del tiempo como se muestra en la figura (5.12(a)). Desde el instante $t = 0s$ hasta el instante $t = 0{,}6614s$ la carga tiene un valor aproximado de 329Ω. Desde $t = 0{,}6614s$ hasta $t = 2{,}7218s$ la carga tiene un valor aproximado de 242Ω. Desde $t = 2{,}7218s$ hasta $t = 5s$ la carga tiene un valor aproximado de $151{,}5\Omega$. La tensión a la salida v_c, la corriente en la carga iR y el error ante estas condiciones son mostrados en la figura (5.13(a)). Se puede concluir que en los tres casos el error está en la franja de -0.4 % a +0.6 % y que no se ven transitorios perjudiciales en las variables sensadas.

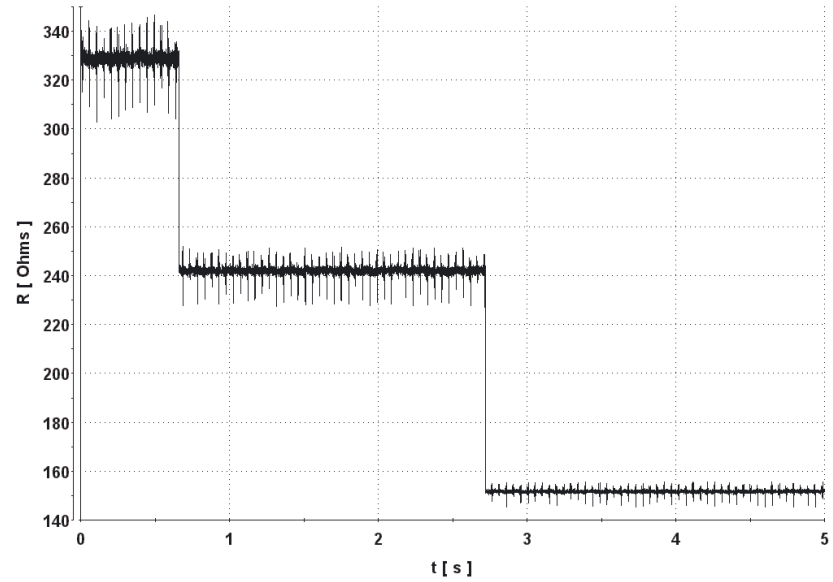
La segunda prueba realizada consiste en observar cómo regula el convertidor para condiciones de circuito abierto, en la gráfica (5.14(a)) se muestra la tensión a la salida v_c, la corriente iR y el error de v_c, para el caso donde la resistencia de carga tiene el valor de $151{,}5\Omega$ en el tiempo $t = 0s$ hasta $t = 2{,}4436s$ y se deja en circuito abierto para el tiempo $t = 2{,}4436s$ hasta $t = 5s$. De estas medidas se puede concluir que para condiciones de circuito abierto el convertidor sigue regulando con errores que fluctúan entre -0.2 % y 0.8 %.

Para la tercera prueba se realizan variaciones en la carga de forma lineal entre 150Ω y 350Ω. En la gráfica (5.15(a)) se muestra el comportamiento de la tensión a la salida (v_c) cuando se varía linealmente la resistencia de carga desde 150Ω hasta 340Ω. En la gráfica (5.16(a)) se muestra el error de tensión producto de esta variación y en la gráfica (5.17(a)) se muestra la corriente en la carga.

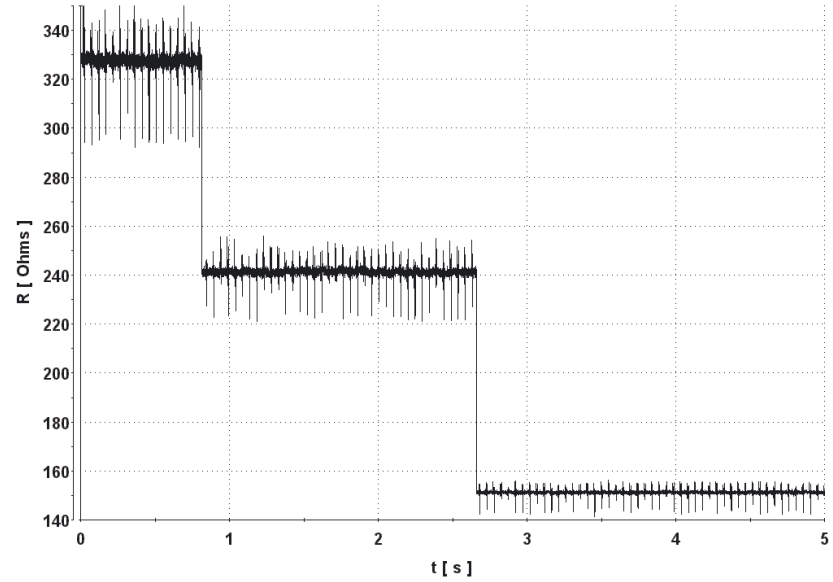
Para el caso donde no se sensa la tensión de alimentación ($\pm E$). Se obtienen las gráficas mostradas en las figuras ((5.12(b)), (5.13(b)), (5.14(b)),(5.15(b)),(5.16(b)),(5.17(b))). Se concluye que el comportamiento es prácticamente igual al caso donde si se sensa la alimentación ($\pm E$) para las tres pruebas anteriores.

Perturbaciones en señal de referencia

En esta sección se prueba como responde el convertidor controlado con ZAD y FPIC ante variaciones instantáneas de la referencia dejando el parámetro $K_s = 2$. Para esto se hace un cambio en la señal de referencia como se muestra en la figura (5.18(a)). Se comienza con una referencia de 20V luego a disminuye a 10V, 0V (Se realiza para ilustrar el comportamiento del sistema), -10V y por último se deja en -20V, se observa que para la referencia 0V el error se sale del rango puesto que es

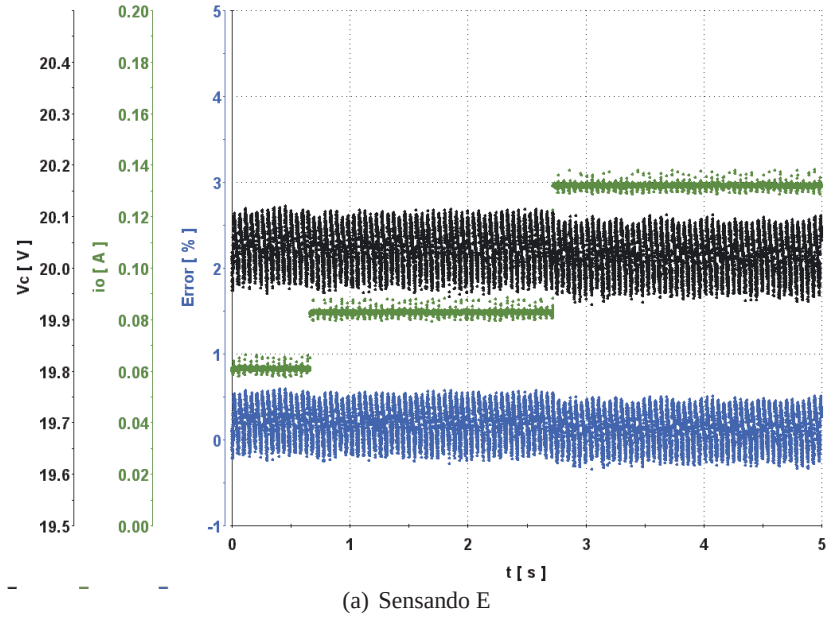


(a) Sensando E

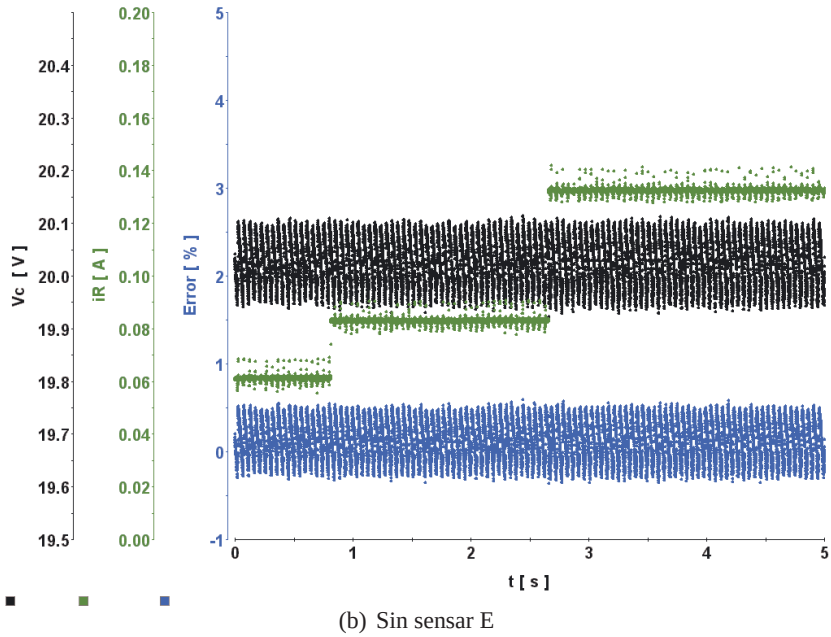


(b) Sin sensar E

Figura 5.12: Variación de carga en el tiempo

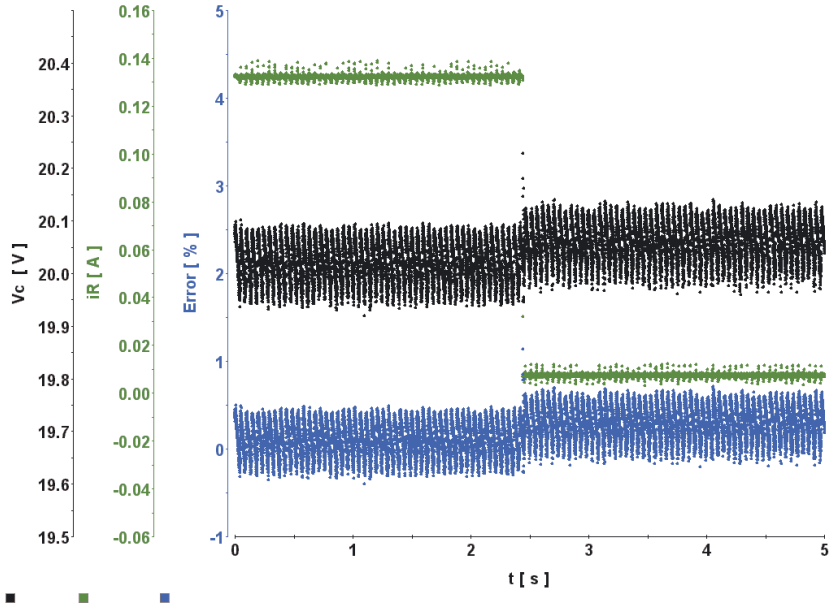


(a) Sensando E

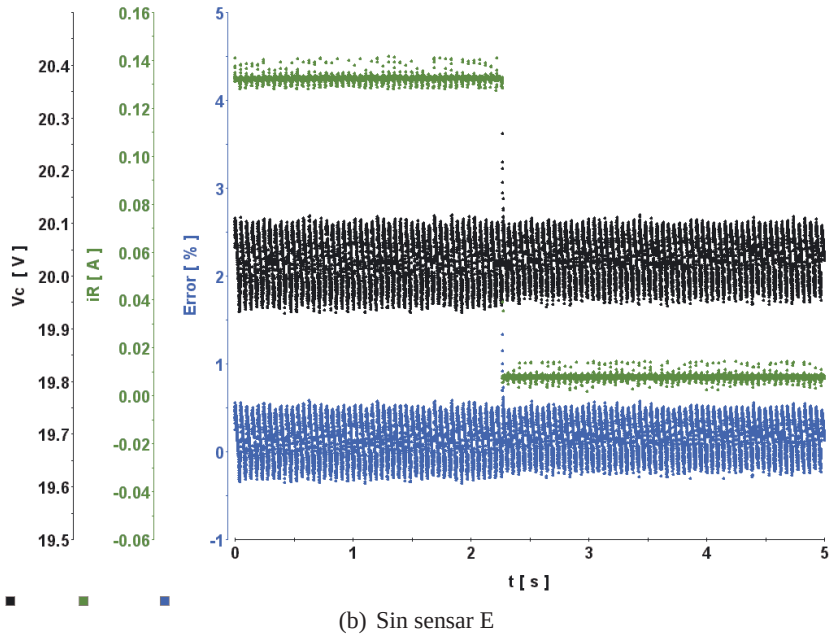


(b) Sin sensar E

Figura 5.13: Comportamiento de v_c, iR y Error ante variaciones de carga en el tiempo

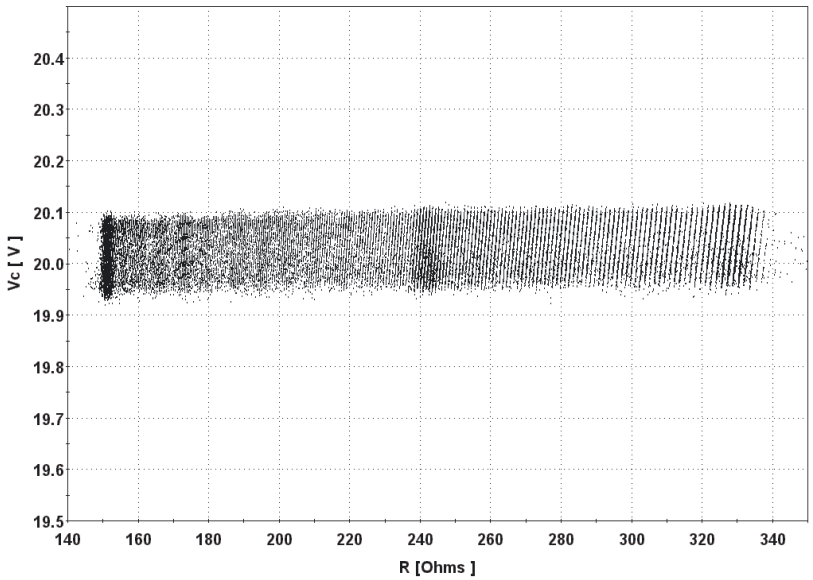


(a) Sensando E

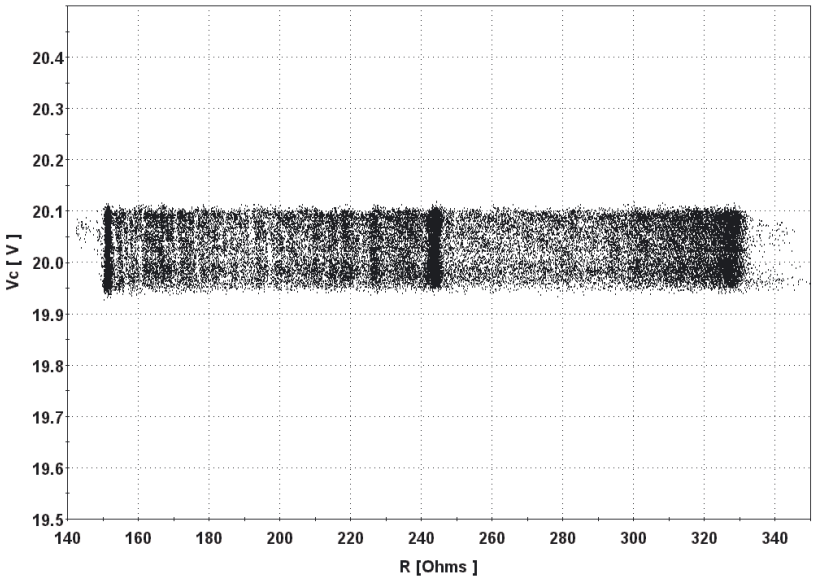


(b) Sin sensar E

Figura 5.14: Regulación para cambio de carga de $151{,}5\Omega$ a circuito abierto

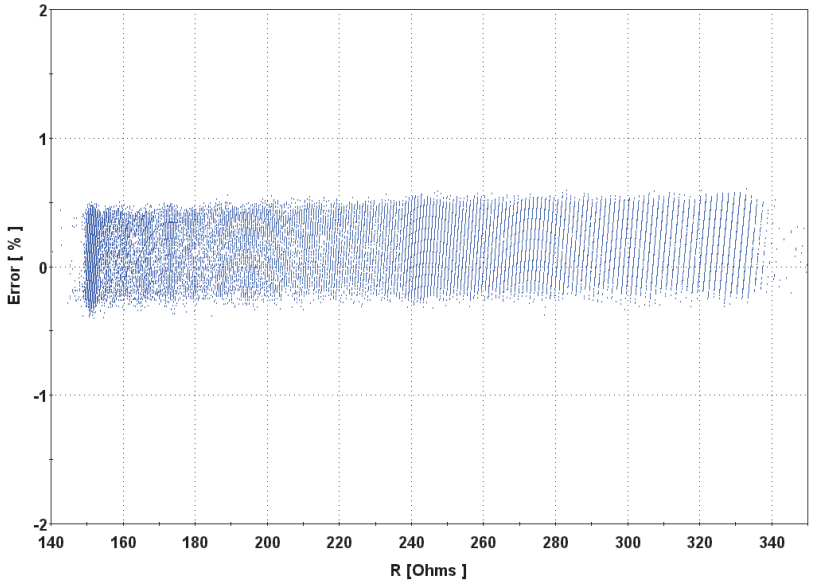


(a) Sensando E

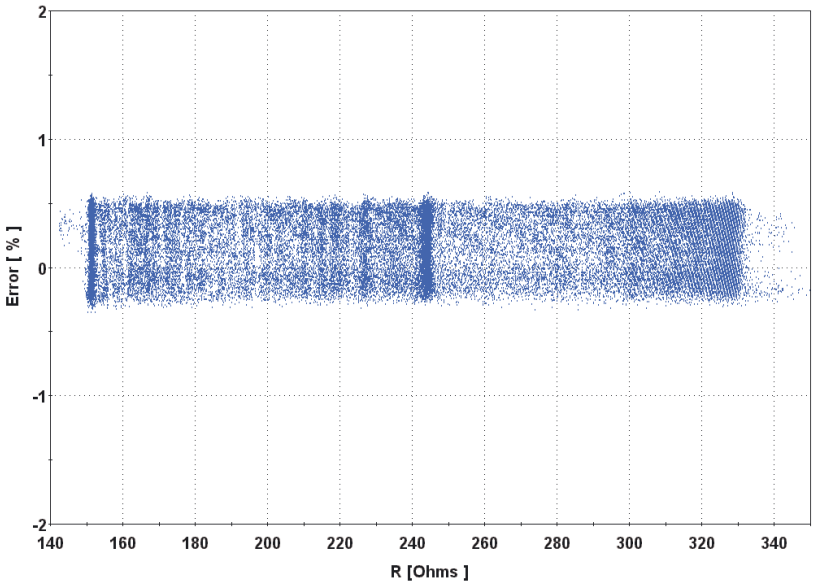


(b) Sin sensar E

Figura 5.15: Comportamiento de υ_c ante variaciones en la carga

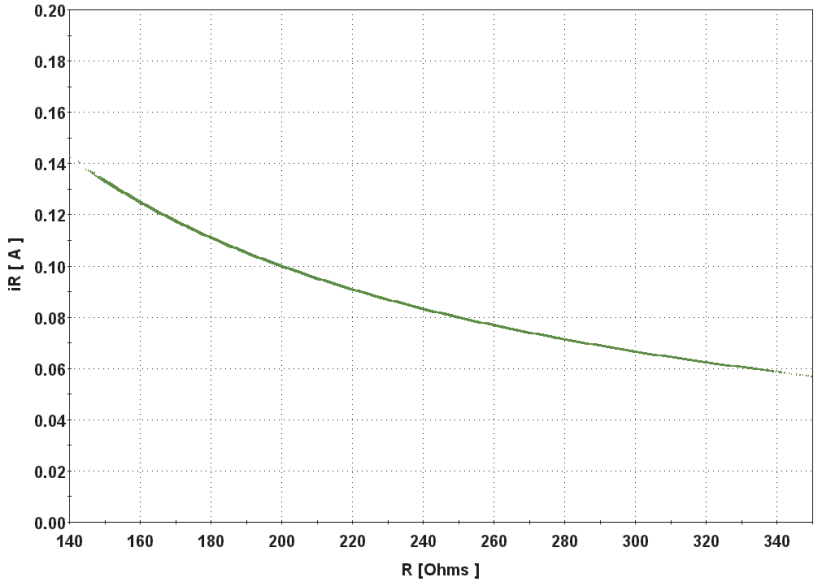


(a) Sensando E

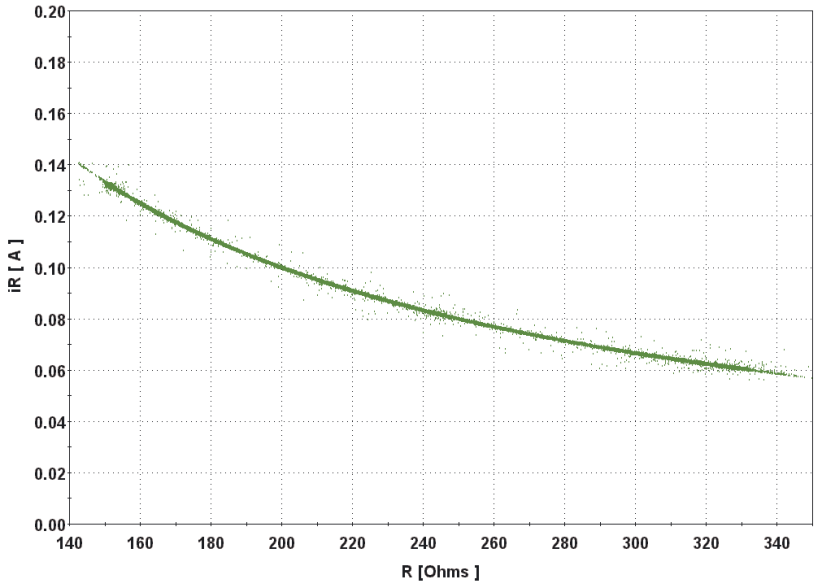


(b) Sin sensar E

Figura 5.16: Error de tensión υ_c ante variación en la carga



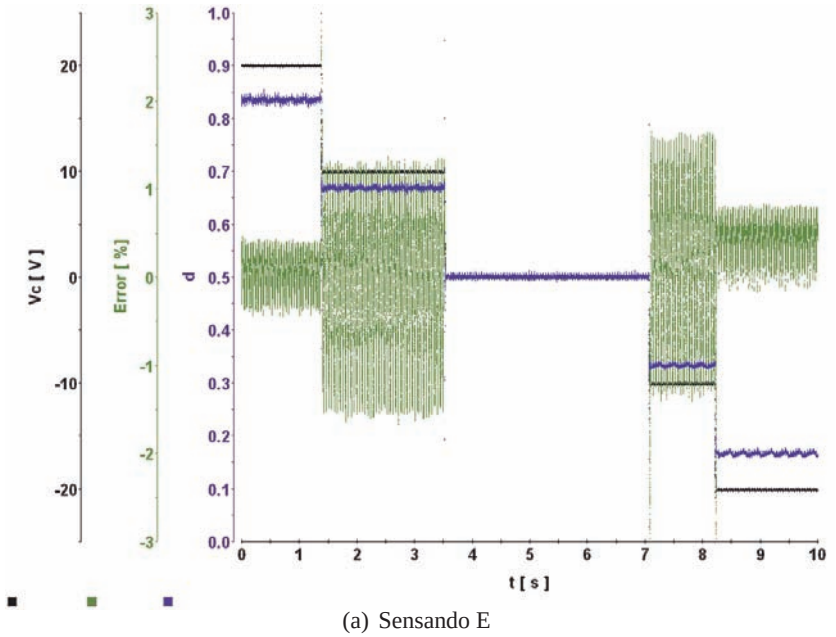
(a) Sensando E



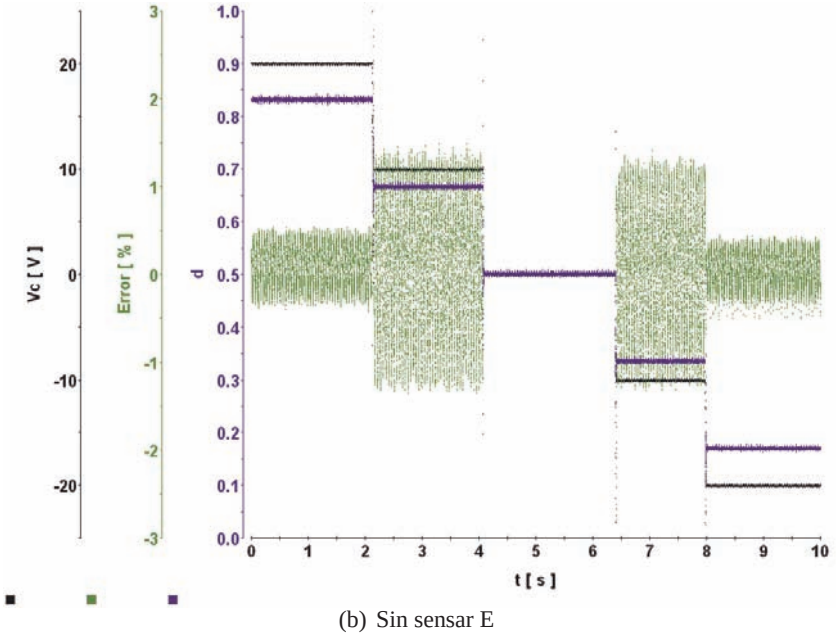
(b) Sin sensar E

Figura 5.17: Corriente iR ante variación de carga

muy grande. en la figura (5.19(a)) se muestra el retrato de fase entre v_c contra i_L en éste se pueden visualizar los estados transitorios y estables del sistema.



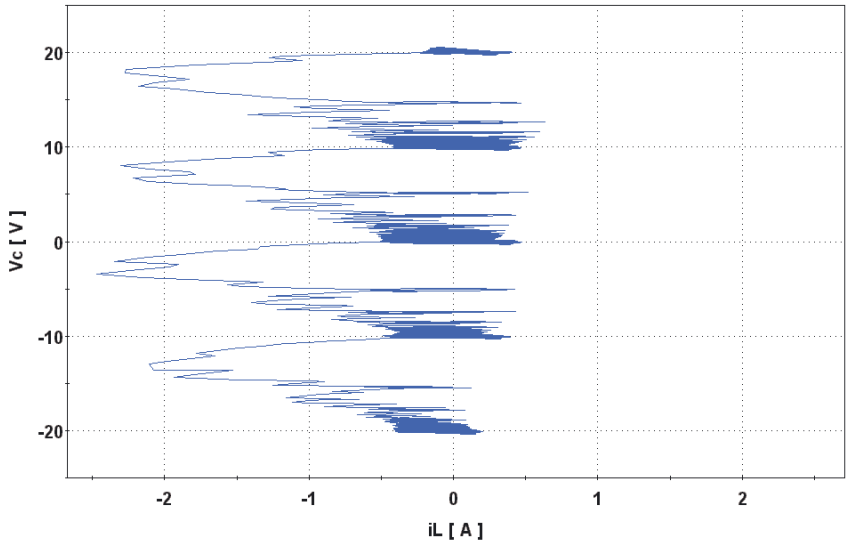
(a) Sensando E



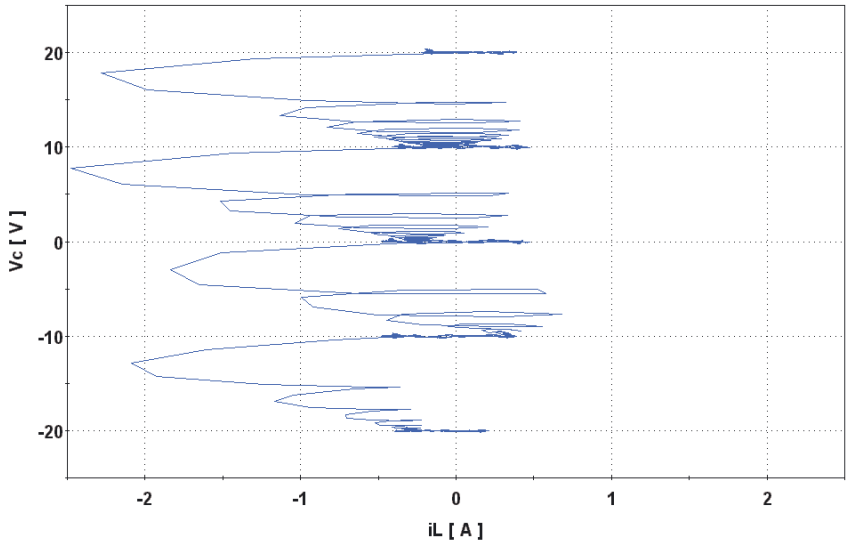
(b) Sin sensar E

Figura 5.18: Respuesta ante variaciones en la referencia

Para visualizar mejor el comportamiento de la tensión a la salida ante la variación de la señal de



(a) Sensando E



(b) Sin sensar E

Figura 5.19: Retrato de fase cuando se varia la referencia