



UNIVERSIDAD NACIONAL DE COLOMBIA

Implementación de una Técnica de Control No Lineal en un DSP para un Compensador Activo Monofásico en Derivación

Fabián Rolando Jiménez López

Universidad Nacional de Colombia
Facultad de Ingeniería, Maestría en Automatización Industrial
Bogotá, Colombia
2011

Implementación de una Técnica de Control No Lineal en un DSP para un Compensador Activo Monofásico en Derivación

Fabián Rolando Jiménez López

Tesis presentada como requisito parcial para optar al título de:
Magister en Ingeniería - Automatización Industrial

Director:
MSc. Antonio Josué Garzón

Línea de Investigación:
Control y Electrónica de Potencia
Grupo de Investigación EdeP, Electrónica de Potencia UNAL

Universidad Nacional de Colombia
Facultad de Ingeniería, Maestría en Automatización Industrial,
Bogotá, Colombia
2011

Dedicatoria

"... Bendito sea por siempre el nombre de Dios, porque suyos son el poder y la sabiduría. El cambia los tiempos y las épocas; quita y pone reyes; da la sabiduría a los sabios, y la ciencia a los entendidos. El revela lo profundo y lo escondido; conoce lo que está en tinieblas, y con él mora la luz. A ti, oh Dios de mis padres, te doy gracias y te alabo, porque me has concedido entendimiento y fortaleza..."

Dan 2,21-23

Dedico este trabajo a Dios por ser mi fortaleza y consejero, a mi esposa Diana Lorena y a mi hijo Juan Pablo por su cariño, paciencia y comprensión, por ser mi motivación para vivir y mi apoyo incondicional, a mis padres, hermanos y familia por su afecto y compañía en todo momento.

Agradecimientos

El autor desea expresar su agradecimiento a:

- El Ingeniero MSc. Antonio Josué Garzón por su orientación, compromiso, aportes y conocimientos transmitidos durante el desarrollo del presente trabajo.
- El Ingeniero PhD. (c) Leonardo Enrique Bermeo Clavijo por su tutoría, soporte e interés en la concepción e impulso de este proyecto.
- Los Ingenieros PhD. (c) Pedro Fabián Cárdenas Herrera y MSc. Oscar Oswaldo Rodríguez Díaz por su compañerismo, paciencia, permanente interés, aportes y colaboración.
- Los Ingenieros PhD. Hernando Díaz Morales, PhD. Oscar Germán Duarte Velasco y PhD. Serafín Bautista Díaz, docentes del programa de Maestría en Automatización Industrial por los valiosos conocimientos impartidos en sus clases.
- También el autor agradece de manera especial a los miembros de la Facultad de Ingeniería Electrónica de la Universidad Santo Tomás Tunja por su apoyo y colaboración en recursos materiales, logísticos así como de recursos humanos.

Implementación de una Técnica de Control No Lineal en un DSP para un Compensador Activo Monofásico en Derivación

Resumen

El proceso de diseño e implementación de una estrategia de control no lineal por banda de histéresis para un prototipo de filtro activo de potencia monofásico en derivación (FAP) sobre la plataforma de un procesador digital de señales (56F8323 de Freescale®), permite reducir el contenido armónico de corriente en una carga no lineal alimentada por la red eléctrica monofásica. En este trabajo se presentan los resultados del análisis matemático del modelo del FAP, su diseño, simulación y operación, y se evalúa el comportamiento experimental del prototipo FAP bajo condiciones estáticas y dinámicas de operación de la carga no lineal.

Palabras clave: Filtro Activo de Potencia, Control No Lineal, Obtención de Corrientes de Referencia, Procesamiento Digital de Señales.

Development of a Nonlinear Control Technique in a DSP to operate a Single Phase Shunt Active Filter

Abstract

This work describes the design and implementation of a nonlinear control strategy for a single-phase shunt active power filter (APF) and its realization on a digital signal processor (Freescale 56F8323®), which reduces the current harmonic content in a nonlinear load supplied from the electric grid. This paper presents the mathematical analysis results of the FAP model, its design, simulation and operation, evaluating its experimental performance under static and dynamic load operation.

Keywords: Active Power Filter, Non Linear Control, Reference Current Generation, Digital Signal Processing.

Contenido

	Pág.
Agradecimientos	VII
Resumen	IX
Abstract	IX
Lista de Tablas	XIII
Introducción	1
Objetivos	2
Capítulo 1	5
Aspectos Generales de los Filtros Activos de Potencia en Derivación.....	5
1.1 Conceptualización Preliminar.....	5
1.2 Principio de Operación del FAP Monofásico en Derivación..	6
1.3 Estructura del FAP Monofásico en Derivación.....	8
1.3.1 Subsistema de Potencia.....	8
1.3.2 Elementos Pasivos del VSI.....	9
1.3.3 Subsistema de Instrumentación Electrónica.....	10
1.3.4 Subsistema de Control.....	11
Capítulo 2	13
Prototipo de Laboratorio del FAP	13
2.1 Diseño Subsistema de Potencia.....	13
2.1.1 Diseño Convertidor AC/DC	13
2.1.2 Selección Diodo Rectificador	17
2.1.3 Diseño Inversor Monofásico VSI - Convertidor DC/AC .	19
2.1.4 Selección Transistor Bipolar de Compuerta Aislada	
IGBT 20	
2.1.5 Diseño Red de Amortiguamiento Snubber	22
2.1.6 Inductor de Enlace de corriente a la Red	22
2.2 Diseño Subsistema de Instrumentación.....	25
2.2.1 Tarjeta de Disparo y Acondicionamiento de Señal hacia	
el IGBT de Potencia	25
2.2.2 Acondicionamiento de Señales de Tensión	26
2.2.3 Acondicionamiento de Señales de Corriente	28
2.2.4 Circuito de Protección Inhibidor de Corriente	29
2.3 Descripción Subsistema de Control.....	29

2.3.1 Controlador Digital	31
2.3.2 Descripción de Software	33
Capítulo 3.....	35
Modelamiento y Obtención de Corrientes de Referencia del FAP.....	35
3.1 Análisis Modelo Matemático del FAP	35
3.1.1 Modelo Basado en Funciones de Conmutación	36
3.1.2 Modelo en Espacios de Estados Promediado	37
3.2 Obtención de Corrientes de Referencia AP	38
3.2.1 Método de generación de referencia de corriente que usa la teoría $p-q$ instantánea	40
3.2.2 Método de generación de referencia de corriente que usa Lazo de Seguimiento de Fase	45
Capítulo 4.....	49
Diseño e Implementación del Control No Lineal.....	49
4.1 Estrategias de Control para FAP en Paralelo	49
4.2 Control No Lineal de Corriente por Banda de Histéresis ..	50
4.2.1 Análisis y Principio de Operación	54
4.3 Diseño del Sistema de Control Digital	57
4.3.1 Diseño Lazo de Control Externo de Tensión	57
4.3.2 Diseño Lazo de Control Interno de Corriente	59
4.4 Simulación Sistema de Control No Lineal	62
4.4.1 Resultados Simulación bajo condiciones estáticas de la carga	65
4.4.2 Simulación bajo condiciones dinámicas de la carga ..	77
4.4.3 Análisis de Resultados	81
4.5 Implementación del algoritmo de Control No Lineal en el procesador digital de señales	85
4.6 Resultados Experimentales del Sistema de Control Digital	86
4.6.1 Resultados Experimentales Control Rectificador Monofásico con carga RL	87
4.6.2 Resultados Experimentales Control Rectificador Monofásico con carga RC	91
Conclusiones y Recomendaciones.....	97
Bibliografía.....	103

Lista de Tablas

	Pág.
Tabla 2-1: Especificaciones de Diseño Convertidor AC - DC.	14
Tabla 2-2: Rangos Máximos Absolutos de Operación del Diodo STTH30R06CW.....	18
Tabla 2-3: Características Eléctricas de Operación del Diodo STTH30R06CW.....	19
Tabla 2-4: Especificaciones de Diseño Convertidor VSI.....	19
Tabla 2-5: Rangos Máximos Absolutos de Operación del IGBT.....	20
Tabla 2-6: Características Eléctricas Dinámicas y Características de Conmutación del IGBT STGW30NC60WD.....	21
Tabla 2-7: Inductor PCV-2-564-08L de Coil Craft®.....	25
Tabla 2-8: Características de Operación del Sensor SR652.....	29
Tabla 2-9: Tabla Comparativa de Especificaciones para el Control Digital del FAP.....	32
Tabla 4-1: Secuencia de conmutación del lazo de control de corriente por histéresis para el FAP.....	61
Tabla 4-2: Parámetros Eléctricos del FAP simulado.....	62
Tabla 4-3: Resultado de la simulación de los controladores teniendo en cuenta el Valor Eficaz del Error de Corriente.....	81
Tabla 4-4: Resultado de la simulación de los controladores teniendo en cuenta el Factor de Potencia en la carga.....	82
Tabla 4-5: Resultado de la simulación de los controladores teniendo en cuenta la regulación de tensión en el condensador de continua.....	82
Tabla 4-6: Resultado de la simulación de los controladores teniendo en cuenta el contenido armónico impar de menor orden...83	83
Tabla 4-7: Resultado de la simulación de los controladores teniendo en cuenta la Distorsión Armónica Total THD.....	84
Tabla 4-8: Resultado de la simulación de los controladores teniendo en cuenta el tiempo de respuesta del filtro ante variaciones de la carga.....	84
Tabla 4-9: Parámetros Eléctricos del prototipo de FAP implementado.....	86
Tabla 4-10: Resultados experimentales del FAP compensando corriente en un rectificador Monofásico con carga RL	91
Tabla 4-11: Resultados experimentales del FAP compensando corriente en un rectificador Monofásico con carga RC	95

Introducción

Desde principios de los años 90 uno de los campos de aplicación de la electrónica de potencia se ha encaminado hacia el mejoramiento de la calidad de la energía o "calidad de potencia", el cual se ha convertido en un tema de sumo interés tanto para las compañías productoras y distribuidoras de energía, como para los fabricantes de equipos y los consumidores finales.

Una de las grandes preocupaciones en la aplicación de la electrónica de potencia es controlar el efecto de las ondas periódicas distorsionadas presentes en las redes de alimentación, tales como el consumo excesivo de potencia reactiva y el incremento de las pérdidas en equipos eléctricos y electrónicos. Las componentes armónicas de corriente se presentan masivamente en las redes eléctricas de plantas comerciales, industriales y residenciales, debido al funcionamiento dinámico de los convertidores de potencia y otras cargas no lineales.

La atención despertada en los últimos años, por mejorar la calidad de potencia suministrada y consumida tiene su origen en factores tecnológicos y económicos, ya que los equipos electrónicos cada vez son más sensibles a las perturbaciones, y por consiguiente causan más problemas en la red.

En la actualidad, el uso de filtros pasivos de armónicos de corriente o voltaje ha sido propagado por largo tiempo debido a que son una solución simple y económica. Los filtros pasivos se han caracterizado por el uso de condensadores, inductores y resistores para cancelar los armónicos de alto orden y reducir los problemas de calidad de la energía, a pesar de sus limitaciones tales como: su elevado tamaño y peso, compensación fija, y problemas de resonancia con cargas y redes eléctricas.

Una alternativa novedosa para la compensación del contenido armónico de corriente y voltaje ha sido el uso de los filtros activos de potencia, los cuales no sólo consiguen reducir las perturbaciones armónicas de la red, con elevado ancho de banda y gran velocidad de respuesta, sino que también pueden actuar sobre las componentes de tensión y corriente de frecuencia fundamental, ofreciendo prestaciones adicionales como son la corrección del

factor de potencia, el equilibrio de las fases (sistemas trifásicos) y la compensación precisa de la potencia reactiva.

El estudio de los filtros activos de potencia ha permitido establecer diversas técnicas de control para la reducción de armónicos, topologías de convertidores y algoritmos de obtención de referencias, gracias al desarrollo de tecnologías de electrónica de potencia y control electrónico.

En este trabajo se presenta el diseño e implementación digital de una estrategia de control no lineal para controlar un Filtro Activo de Potencia (FAP) de naturaleza monofásica con configuración paralela o en derivación, propuesto para compensar componentes armónicas de corriente en una carga no lineal, utilizando una topología de convertidor Inversor Alimentado por Voltaje (VSI - Voltage Source Inverter).

Objetivos

General:

Implementar una estrategia de compensación activa en un procesador digital de señales, para controlar un prototipo de compensador activo de corriente monofásico en derivación, que reduzca el contenido armónico presente en las redes de alimentación de CA.

Específicos:

- a. Realizar estudio comparativo de los principales métodos o estrategias de control para compensación de armónicos para Filtros Activos de Potencia Monofásicos.
- b. Simulación del filtro activo de potencia y los controladores propuestos en un software especializado.
- c. Implementación de un algoritmo para la obtención de las corrientes de referencia en un DSP.
- d. Desarrollo de librerías necesarias para la implementación de los algoritmos de control no lineal de compensación.
- e. Implementar en un DSP el algoritmo de compensación no lineal.
- f. Evaluar el desempeño del controlador electrónico con la estrategia de compensación seleccionada.

Para comprender correctamente el contenido de este texto se ha dividido en capítulos consecuentes como se aprecia a continuación:

En el capítulo 1 se presentan los conceptos fundamentales de los filtros activos de potencia en derivación, con base en la revisión bibliográfica realizada, se expone el principio de compensación de armónicos de corriente, se esboza la estructura del sistema de compensación, y se describen los subsistemas que intervienen en la estructura del FAP tales como el subsistema de potencia, de control y de instrumentación.

En el capítulo 2 se establecen las especificaciones de diseño e implementación del prototipo experimental del FAP, planteando la selección de componentes y teniendo en cuenta las características eléctricas de conmutación y térmicas de operación de los dispositivos que conforman el convertidor de potencia.

Además, se establece la selección de sensores de corriente y tensión que intervienen en el sistema, el diseño y montaje de las tarjetas de acondicionamiento de señales de entrada hacia el sistema de control y las tarjetas de acondicionamiento de señales de disparo para activar los interruptores de potencia del VSI.

Al finalizar el capítulo 2 se selecciona y caracteriza el procesador digital de señal 56F8323 de Freescale[®], que alberga el algoritmo de control digital del compensador.

El capítulo 3, presenta los resultados del análisis matemático del modelo del FAP a partir de dos métodos: primero utilizando funciones de conmutación y segundo mediante el método de espacio de estados promediado. En seguida se describen dos técnicas utilizadas para la obtención de corriente de referencia de acuerdo al análisis documental realizado.

El capítulo 4 muestra los resultados del diseño, simulación y operación del FAP utilizado para compensar el contenido armónico de corriente en un puente rectificador monofásico que actúa como carga no lineal con carga resistiva, resistiva inductiva y resistiva capacitiva.

Se analiza el comportamiento dinámico de los controladores simulados utilizando el Toolbox SimPowerSystems del software Simulink de Matlab[®], bajo condiciones estáticas y dinámicas de operación de la carga, mediante la medición de índices de desempeño como la distorsión armónica total THD, el factor de potencia y la regulación de tensión de continua.

Finalmente, se evalúa el comportamiento experimental del FAP, comparándolo con los resultados simulados previamente obtenidos.

Capítulo 1

Aspectos Generales de los Filtros Activos de Potencia en Derivación

En este capítulo se presenta una introducción a los fundamentos de las principales características, beneficios y aplicaciones de los filtros activos de potencia en derivación para la compensación de corrientes armónicas en cargas no lineales, que comprometen la calidad de la energía eléctrica. Se expone la definición, estructura y elementos constitutivos de un filtro activo de potencia monofásico en derivación, como conceptualización preliminar al desarrollo del presente trabajo.

1.1 Conceptualización Preliminar

Los Filtros Activos de Potencia (FAP) se han diseñado y desarrollado para compensar armónicos de corriente y de tensión, su topología y esquema de control han permitido que además compensen potencia reactiva, desequilibrio en las cargas, corrientes en neutros, desequilibrios de tensión, regulación de voltaje, parpadeo de voltaje y caídas o sobretensiones en la red.

Los filtros activos se instalan en cercanías de las cargas no lineales de alta potencia, tales como hornos eléctricos o convertidores de potencia para compensar los efectos de las no linealidades presentes en las redes de alimentación de corriente alterna.

La Figura 1-1 muestra como se instala un FAP en el lado de corriente alterna (AC) para compensar las corrientes hacia el lado de una carga no lineal que corresponde a un cicloconvertidor. Los FAP también se pueden instalar en el lado de corriente continua (DC) para compensar componentes armónicas de voltaje.

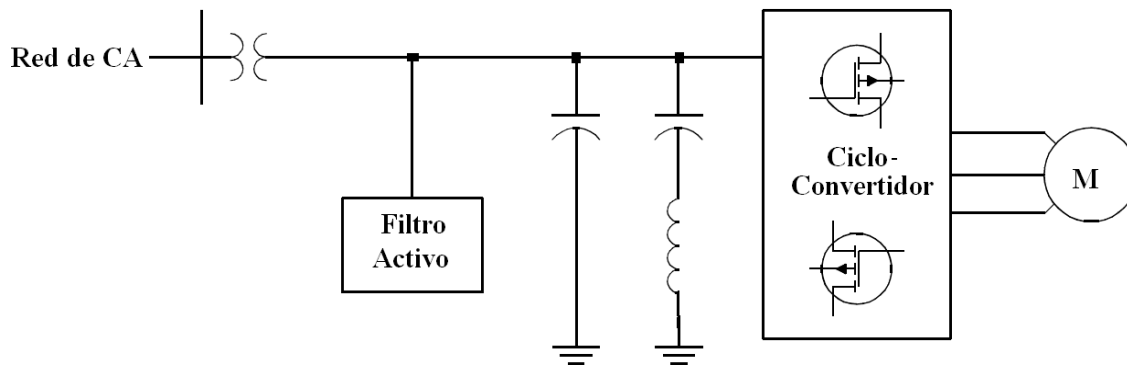


Figura 1-1: Aplicación de un Filtro Activo de Potencia para Compensación de Armónicos.

Dentro de las diversas aplicaciones de los FAP se destacan: el filtrado en el control de velocidad para motores de inducción [1], la cancelación de armónicos de voltaje en condensadores de continua [2], la eliminación de armónicos de tensión en el lado de DC y de corriente en el lado de AC para sistemas de transmisión de alta tensión de corriente directa (HVDC - High Voltage Direct Current) [3], la anulación de armónicos para minimizar pérdidas de energía en locomotoras de alta potencia [4] y el mejoramiento de la eficiencia en los sistemas de generación de energía remotos [5].

Adicionalmente, el uso de los FAP se ha intensificado en la compensación de armónicos en cargas no lineales (computadores, lámparas fluorescentes, aparatos electrónicos, etc.) en edificios comerciales sistema de energía [6], la supresión de parpadeo de tensión en los sistemas de hornos de arco [7] y la compensación de armónicos de corriente en sistemas magneto-hidrodinámicos de generación de energía [8] entre otras [9].

1.2 Principio de Operación del FAP Monofásico en Derivación

El objetivo del filtro activo de potencia en derivación es minimizar o anular si es posible los armónicos de corriente en el punto común de conexión (PCC), mediante la inyección de una corriente adecuada como se aprecia en la Figura 1-2.

La corriente de compensación i_f , la proporciona el FAP en cada instante de tiempo, y se caracteriza por ser una corriente cuya componente armónica es de la misma amplitud y en oposición de fase a la componente de corriente armónica de la carga no lineal.

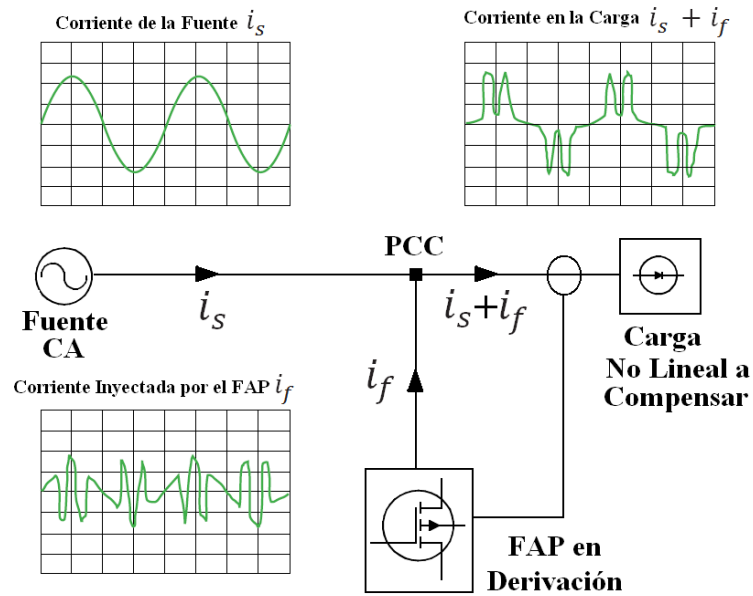


Figura 1-2: Principio de compensación de la componente de armónicos mediante el filtro activo en derivación.

De esta manera, la suma algebraica de corriente en el PCC garantiza que la corriente entregada por la fuente sea una señal sinusoidal pura (Ver Ecuación (1.1)).

$$i_l = i_s + i_f \quad (1.1)$$

La combinación entre la carga no lineal más el FAP constituye una carga lineal, en donde el filtro activo en derivación se comporta como una fuente de corriente independiente de la impedancia de la red. Un filtro activo en derivación tiene las siguientes características intrínsecas:

- Banda de paso suficiente para garantizar la supresión de las componentes armónicas mayoritarias (estadísticamente hablando 2do, 3ro, 5to, 7mo y 11vo orden) de la corriente de la carga. Típicamente, se considera que el margen de atenuación es válido, porque cuanto más elevado es el orden, menor es la amplitud de los armónicos.
- Tiempo de respuesta pequeño, para que la compensación de armónicos sea efectiva no solo en régimen estable, sino en régimen transitorio.
- Potencia apropiada para atender los objetivos de compensación establecidos. Aunque esta condición no garantiza necesariamente la compensación total y permanente de los armónicos.
- Si se cumplen estas tres características, el FAP en derivación se constituye en un excelente compensador porque se autoadapta a las condiciones de operación de la carga y no tiene riesgo alguno de interacción con la impedancia de la red. Se destaca

también que la misión del FAP no es la corrección del factor de potencia, pero podría corregirlo dependiendo de la carga.

1.3 Estructura del FAP Monofásico en Derivación

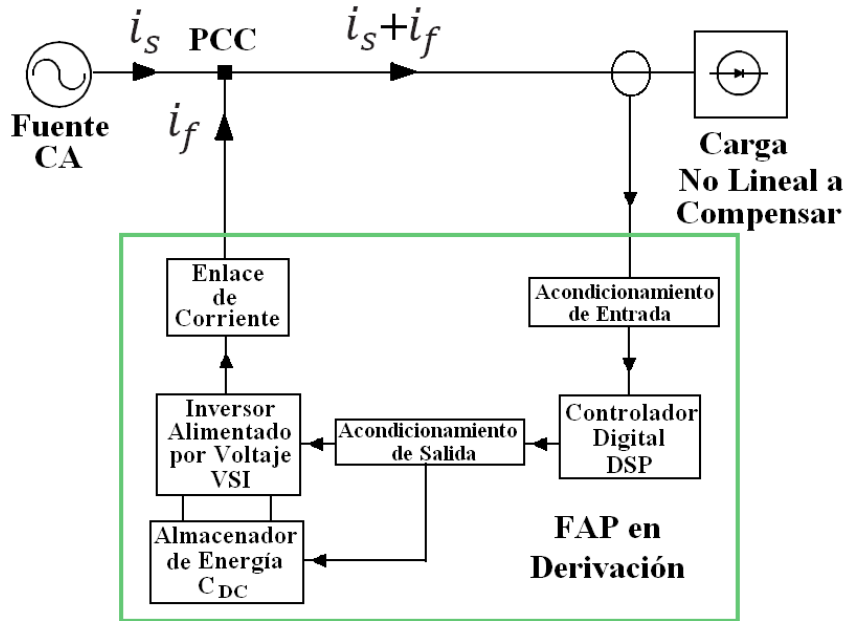


Figura 1-3: Estructura de un filtro activo en paralelo.

El FAP propuesto se compone de tres subsistemas, el subsistema de potencia, el subsistema de instrumentación y acondicionamiento de señales y el subsistema de control como se ilustra en la Figura 1-3. Estos subsistemas se describen a continuación.

1.3.1 Subsistema de Potencia

El subsistema de potencia está compuesto por un filtro de entrada, un convertidor de potencia, un elemento que almacena energía y un elemento de enlace que permite la transferencia de energía entre la red y el convertidor de potencia.

Se estableció implementar un FAP con inversor alimentado por voltaje (VSI - Voltage Source Inverter) de naturaleza monofásica y en derivación, debido a que esta topología ha sido diseñada, mejorada y usada en la actualidad. Los FAP con VSI se caracterizan por ser más ligeros, menos costosos y más sencillos de controlar que los FAP con inversor alimentado por corriente.

La utilización de la topología del VSI en puente completo resulta ser eficiente, ya que permiten obtener tensiones de salida de doble magnitud a diferencia de los FAP en medio puente [10,11], y

además, es más apropiada esta configuración cuando la potencia de compensación requerida solicita niveles de potencia elevados. La topología del VSI monofásico en puente se muestra en la Figura 1-4.

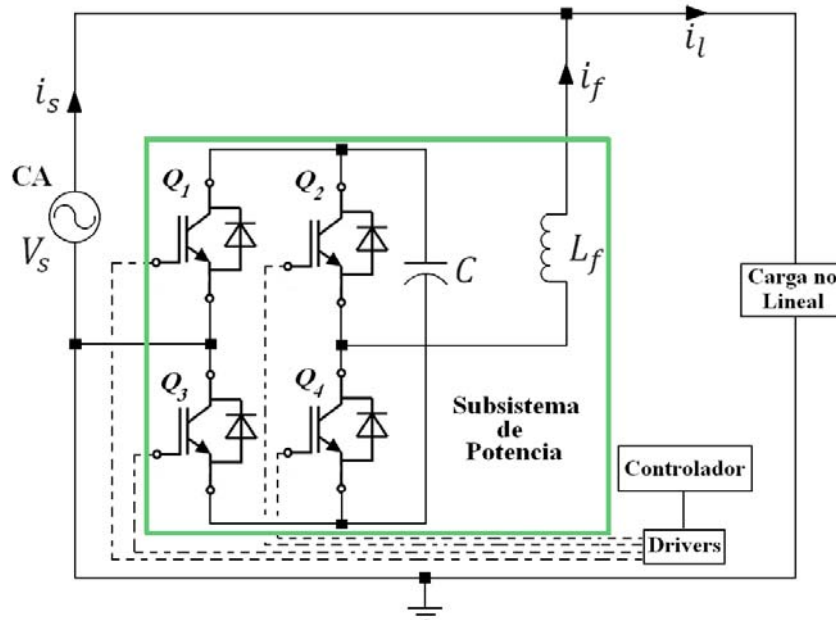


Figura 1-4: Subsistema de Potencia del Filtro Activo de Potencia Monofásico en Derivación.

El convertidor VSI se constituye a partir de dispositivos electrónicos de potencia, que mediante su conmutación permiten controlar el flujo de energía entre el elemento almacenador del filtro activo de potencia y la red. Estos dispositivos se comportan como interruptores bidireccionales en forma ideal, los cuales permiten el flujo de potencia en los dos sentidos.

Como se aprecia en la Figura 1-4, el inversor propuesto se compone de dos ramas de conmutación, el enlace de corriente se realiza a través de un inductor L_f , el almacenamiento de tensión se realiza mediante el condensador C y como dispositivos electrónicos de potencia se disponen transistores bipolares de compuerta aislada IGBT (Insulated Gate Bipolar Transistor).

Donde V_s e i_s son la tensión y la corriente de la fuente de alimentación alterna respectivamente; i_f es la componente de corriente armónica inyectada por el FAP a la carga no lineal e i_l es la corriente en la carga no lineal.

1.3.2 Elementos Pasivos del VSI

El diseño del subsistema de potencia del FAP implica definir las especificaciones de elementos pasivos del sistema. Es esencial

calcular y dimensionar estos componentes para seleccionar los dispositivos adecuados para operar el VSI.

1.3.2.1 Condensador de Continua

El condensador de continua es de tipo electrolítico y cumple la función de almacenar energía CD en la operación del VSI. Las consideraciones a tener en cuenta en la selección de este condensador son: la tensión de servicio; la capacitancia y ciclo de vida útil; ya que tienen una duración definida puesto que el electrolito se evapora con el tiempo, especialmente si opera bajo condiciones de corrientes con elevado rizado o con temperaturas ambiente altas.

Como recomendación general se sugiere que el voltaje en el condensador de almacenamiento de energía C debe ser 1.5 veces mayor a la tensión de línea [12], para tener una operación apropiada del filtro activo en cualquier instante de tiempo. El valor del condensador C debe ser lo suficientemente grande para limitar el rizado de tensión, que debe ser pequeño. En general el valor mínimo del condensador puede ser encontrado a partir de la Ecuación (1.2):

$$C = \frac{P_h}{\omega V_c \Delta V_c} \quad (1.2)$$

Donde P_h es la potencia máxima de armónicos, la cual debe ser entregada en cada medio ciclo de la señal, y ΔV_c es el rizado pico a pico del voltaje del condensador.

1.3.2.2 Inductor de CA

El inductor L_f actúa como enlace entre el filtro y el sistema a compensar, e inyecta las corrientes que compensan los armónicos en la red eléctrica. L_f no debe ser muy grande para garantizar condiciones de controlabilidad del FAP y su comportamiento es equivalente a un filtro pasivo de primer orden.

Así mismo, el inductor evita la conmutación en frecuencia generada por el inversor, por tal razón, su valor tampoco debe ser demasiado pequeño, concluyéndose que se debe garantizar un compromiso entre las condiciones expuestas anteriormente a la hora de su selección y diseño.

1.3.3 Subsistema de Instrumentación Electrónica

El Subsistema de instrumentación tiene como propósito la medición, acondicionamiento, aislamiento y adquisición de variables de

tensión y corriente que intervienen en el FAP, a niveles de tensión apropiados para ser manejados por el hardware de control.

La instrumentación electrónica también debe garantizar el aislamiento, acondicionamiento y distribución de las señales de control hacia los IGBT del VSI, generadas por el Subsistema de control [13].

Los IGBT necesitan ser excitados mediante un circuito de disparo que permita la conmutación controlada. Una complicación típica de la operación de los drivers de disparo es la que se presenta debido a terminales flotantes de control en el lado alto de las ramas de conmutación y el lado bajo de las ramas de conmutación. Para controlar la corriente entre estos terminales, se requiere la adopción de circuitos de conducción aislados o del uso de fuentes de alimentación flotante.

1.3.3.1 Variables a Medir

Para que el controlador del FAP calcule la acción de control de corriente, se requiere normalmente la medición del voltaje de entrada del circuito inversor, VDC, la corriente de salida del FAP i_f , la corriente presente en la carga no lineal a compensar i_l , y algunas veces la tensión de la red v_s (Ver Figura 1-4).

Las señales proporcionadas por los sensores de tensión y corriente necesitan circuitos de acondicionamiento de naturaleza analógica que filtren, amplifiquen y adecuen estas variables a señales compatibles al controlador. La respuesta de frecuencia de estos filtros de adquisición y los factores de escala o amplificación que implica el acondicionamiento de señal desde los sensores se deben tener en cuenta debidamente en el diseño del FAP [14].

1.3.4 Subsistema de Control

El Subsistema de control es el encargado de garantizar la compensación de corrientes no activas mediante la generación de las referencias de corriente, la regulación de tensión de continua del VSI, y el control de seguimiento de corriente de compensación. Los métodos de control buscan generar señales de mando aptas para poder activar los IGBT que forman parte del VSI con objeto de crear las corrientes de compensación.

1.3.4.1 Funciones del Subsistema de Control

Además de generar las señales de conmutación para los IGBT del VSI y de controlar en todo momento el estado del sistema del FAP formado por la línea, la carga y el VSI, el subsistema de control tiene las siguientes tareas a cargo:

- Controlar la carga del condensador de almacenamiento de energía C cuando se le aplica la tensión.
- Regular la tensión en el bus de corriente continua,
- Generar y dar las órdenes de conducción y bloqueo del VSI, de tal manera que en cada momento el filtro activo genere una corriente que compense las corrientes armónicas perturbadoras.

1.3.4.2 Técnicas de Control

Para el control del FAP es fundamental la obtención de las referencias de corriente a partir de las mediciones de las corrientes en la carga, que mediante algoritmos, cálculos o estrategias permiten discriminar las componentes activas y no activas en valores de tensión o corriente, [14, 15] (Ver Anexo D).

Diversas técnicas de control han sido utilizadas para este fin, dentro de las cuales se destacan técnicas lineales y no lineales. En la actualidad se ha realizado el estudio de técnicas no lineales dentro de las cuales se destacan el control por Histéresis, por Modulación PWM, por Lógica Difusa y por Modulación Espacial Vectorial SVPWM (Space Vector PWM), entre otras [16, 17, 18, 19 y 20] las cuales se describen en el Anexo E de este documento.

Capítulo 2

Prototipo de Laboratorio del FAP

Esta sección describe la selección, diseño y simulación del prototipo de hardware del FAP. Se definen las especificaciones de operación nominal del FAP y se seleccionan los dispositivos de conmutación y elementos pasivos del VSI para su implementación. Luego se presentan las características eléctricas y de conmutación de los IGBT del inversor y de los diodos rectificadores del convertidor AC-DC que alimenta al VSI, para posteriormente establecer el diseño de las tarjetas de potencia del VSI.

A continuación se expone la selección y caracterización de los sensores de tensión y corriente. Se describen los aspectos fundamentales del diseño y montaje de las tarjetas de acondicionamiento de entrada, de salida y aislamiento de señales. Finalmente se detalla la estructura del esquema de control digital implementado y las generalidades de la arquitectura interna y externa del Procesador Digital seleccionado para albergar el algoritmo de control digital.

2.1 Diseño Subsistema de Potencia

2.1.1 Diseño Convertidor AC/DC

Para la operación del subsistema de potencia del FAP es necesario tener una fuente de alimentación del bus de continua confiable, la cual entrega la energía solicitada por el condensador de almacenamiento C del FAP.

En este sentido, se diseñó un convertidor AC-DC en configuración rectificador monofásico de onda completa para entregar la energía de alimentación DC al VSI dispuesto como se aprecia en la Figura 2-1.

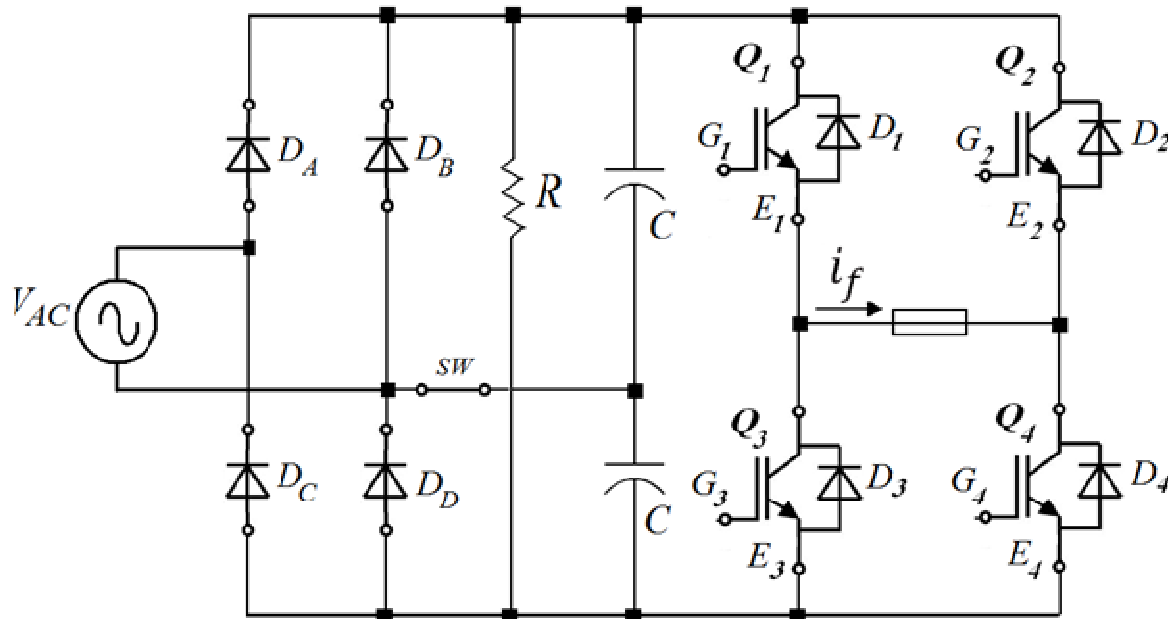


Figura 2-1: Diagrama Esquemático del Convertidor AC-DC que alimenta al VSI.

Las especificaciones de diseño del convertidor AC -DC se exponen en la Tabla 2-1.

Tabla 2-1: Especificaciones de Diseño Convertidor AC-DC.

Especificación	Descripción
Topología	Rectificador de onda Completa con o sin Doblador de Tensión
Voltaje de Entrada	110 VAC rms a 60 Hertz
Voltaje de Salida	156 VDC - 312VDC (Doblador de Tensión)
Potencia	750W a 1,5KW
Eficiencia	90%
Rizado de Salida	1%

Se considera una carga de salida RC , en donde el elemento resistivo limita las características de rizado del convertidor pero así mismo cumple la función de descargar los elementos capacitivos como protección del sistema. De acuerdo a la Figura 2-1, si el interruptor SW está abierto, el convertidor se comporta como rectificador monofásico de onda completa. La tensión en la carga (inicialmente R) es igual a $+V_s$ cuando D_A y D_D conducen y $-V_s$ cuando D_B y D_C conducen, donde [21]:

$$V_s = V_{AC} \text{ Sen}(\omega t) \quad (2.1)$$

La tensión inversa máxima de un diodo polarizado es el valor pico del generador, es decir que cuando D_A conduce, la tensión en $D_B = -V_s$. De igual manera en la selección de los diodos se debe tener en

cuenta que la corriente que ingresa en el puente procedente del generador es $i_{DA} - i_{DC}$ y es simétrica con respecto a 0. Por lo tanto la corriente media del generador es 0.

Otros aspectos a considerar en el diseño son: la corriente eficaz del generador es equivalente a la de la carga; la frecuencia fundamental de la tensión de salida es de 2ω , donde ω es la frecuencia de la entrada alterna. Haciendo el análisis preliminar del rectificador con carga resistiva $R = 4.7k\Omega$ se tiene que:

$$V_0(\omega t) = \begin{cases} V_m \text{Sen}(\omega t) & \text{para } 0 \leq \omega t \leq \pi \\ -V_m \text{Sen}(\omega t) & \text{para } \pi \leq \omega t \leq 2\pi \end{cases} \quad (2.2)$$

Donde la componente continua de la tensión de salida es el valor medio, y la corriente de carga es la tensión en la resistencia:

$$V_0 = \frac{1}{\pi} \int_0^\pi V_m \text{Sen}(\omega t) d(\omega t) = \frac{2V_m}{\pi} = 0.6366V_m = 99.31V \quad (2.3)$$

$$I_0 = \frac{V_0}{R} = \frac{99.31}{1000} = 0.0993A \quad (2.4)$$

El valor de tensión rms de V_0 , la corriente eficaz, y las potencias alterna P_{AC} y continua P_{DC} se obtienen a partir de las Ecuaciones (2.5) a (2.8) respectivamente así:

$$V_{rms} = \left[\frac{1}{\pi} \int_0^\pi (V_m \text{Sen}(\omega t))^2 d(\omega t) \right]^{1/2} = \frac{V_m}{\sqrt{2}} = 0.707V_m = 110V \quad (2.5)$$

$$I_{rms} = \frac{V_{rms}}{R} = \frac{110}{1000} = 0.11A \quad (2.6)$$

$$P_{DC} = \frac{V_0^2}{R} = 9.82W \quad (2.7)$$

$$P_{AC} = \frac{V_{rms}^2}{R} = 12.1W \quad (2.8)$$

Los parámetros de rendimiento como la eficiencia, el factor de forma y el factor de rizado son respectivamente:

$$\eta = \frac{P_{DC}}{P_{AC}} = 81.1\% \quad (2.9)$$

$$FF = \frac{V_{rms}}{V_0} = 1.11 \quad (2.10)$$

$$RF = \sqrt{1.11 - 1} = 0.482 = 48\% \quad (2.11)$$

Estableciendo que la tensión de rizado sea inferior al 1% del valor de continua se tiene por la aproximación de Pade la siguiente expresión:

$$\Delta V_o = V_m e^{-\pi/\omega RC} = V_m \left(1 - \frac{\pi}{\omega RC}\right) = \frac{\pi V_m}{\omega RC} \quad (2.12)$$

Y despejando el valor del condensador asumiendo un valor de resistencia $R = 4700\Omega$.

$$\frac{\Delta V_o}{V_m} = \frac{\pi}{\omega RC} = 0.01 \Rightarrow C = \frac{1}{2fR \times 0.01} = 177.3\mu F \quad (2.13)$$

En este sentido se seleccionaron dos condensadores $C_1 = C_2 = 470\mu F$, que conectados en serie establecen una configuración de rectificador doblador de tensión (si el interruptor SW se cierra, en la Figura 2-1). La capacitancia equivalente da como resultado un valor $C_T = 235\mu F$ garantizando un rizado de 0.75% satisfactorio para la aplicación.

En este caso cuando el diodo D_A conduce en el semiciclo positivo, el condensador C superior de la Figura 2-1 se carga al valor V_{AC} e inmediatamente cuando se produce el semiciclo negativo el diodo D_C conduce y el condensador C inferior se carga hasta V_{AC} , por lo que la tensión en la carga R es igual a $2V_{AC}$ [21].

Asumiendo $R=4700\Omega$ y la configuración dobladora de tensión, el arreglo de condensadores $C=470\mu F$ hacen que el rizado de la tensión de salida sea inferior al 1% , garantizando una tensión de salida en continua bastante limpia:

$$V_p = 2V_{AC}\sqrt{2} = 220\sqrt{2} = 311,256V \quad (2.14)$$

$$\Delta V_o = \frac{V_p}{2fRC} = 1.1742V \Rightarrow \frac{\Delta V_o}{V_p} = 0.38\% \quad (2.15)$$

La tensión de salida en continua del convertidor AC - DC es por lo tanto:

$$V_{DC} = V_p - \frac{V_p}{4fRC} = 310,6689V \quad (2.16)$$

Cuya componente alterna se reduce a:

$$V_{AC} = \frac{V_p}{4\sqrt{2}fRC} = 0.4151V \quad (2.17)$$

$$RF = \frac{V_{AC}}{V_{DC}} = 0,0013 \cong 0.13\% \quad (2.18)$$

La selección del diodo rectificador para la configuración en puente se realiza teniendo en cuenta la tensión inversa sujeta por el condensador de filtro, ya que la tensión nominal del puente necesita ser la suficiente para manipular una condición de voltaje por lo general del 130% del nominal.

Para el rectificador en puente, el voltaje al cual el diodo debe trabajar es $V_s = 1,11V_{DC} = 344.85V$, por lo tanto, diodos que soporten tensiones superiores a $400V$ son adecuados. Otro aspecto importante en la selección del diodo es el voltaje inverso de pico repetitivo V_{RRM} que en el caso del rectificador en puente se tiene que:

$$V_{RRM} = \frac{V_{DC}}{0.636} = 1.57V_{DC} = 487,75V \quad (2.19)$$

La corriente de pico directa repetitiva I_{FRM} empleada para este rectificador es:

$$I_{FRM} = \frac{V_{DC}}{R} = 1.078 A \quad (2.20)$$

La Figura 2-2 describe el comportamiento de la corriente que fluye a través de los diodos D_A y D_C en el rectificador monofásico configurado como doblador de tensión.

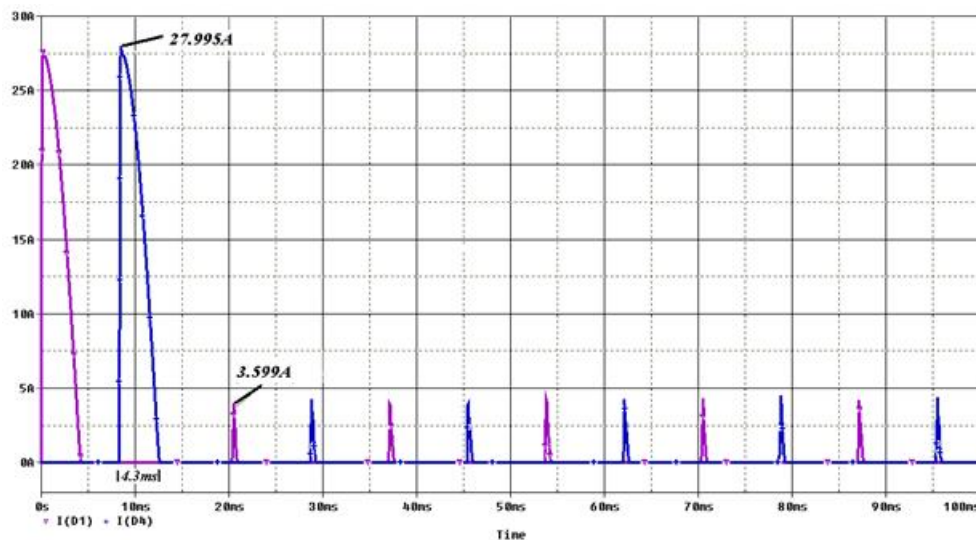


Figura 2-2: Corriente que fluye a través de los diodos D_A (azul) y D_C (rojo) en el rectificador.

En la Figura 2-2 se presenta un pico de corriente transitorio en el primer semiciclo de cada diodo con una amplitud $I_p = 28A$ y una duración de $t_p = 4.3ms$ la cual debe ser considerada al seleccionar el diodo rectificador. De igual manera se aprecia que los picos de corriente repetitivos en conducción en estado estacionario tienen un valor de corriente $I_{DRM} = 3.6A$.

2.1.2 Selección Diodo Rectificador

De acuerdo a los requerimientos de operación establecidos, se seleccionó el diodo STH30R06CW del fabricante STMicroelectronics®

[22], el cual posee entre otras características conmutación ultrarrápida, baja corriente inversa, baja resistencia térmica y reducción de pérdidas de conducción y conmutación. Adicionalmente este dispositivo trabaja a 600V para aplicaciones en fuentes conmutadas, y aplicaciones industriales de rectificación.

Los rangos máximos absolutos de operación más relevantes de este dispositivo se describen en la Tabla 2-2, así como las características eléctricas estáticas y dinámicas en la Tabla 2-3 [22].

Tabla 2-2: Rangos Máximos Absolutos de Operación del Diodo STTH30R06CW [22].

Nemónico	Parámetro	Valor	Unidad
V_{RRM}	Voltaje Pico Inverso Repetitivo	600	V
$I_F (RMS)$	Corriente RMS Directa	50	A
$I_F (AVG)$	Corriente Promedio Directa a $T_C = 115^\circ\text{C}$	30	A
I_{FSM}	Corriente Pico Directa No Repetitiva $T_p = 10\text{ms}$ sinusoidal	160	A
T_J	Temperatura Máxima de Operación en la junta	175	$^\circ\text{C}$
R_{THJ-C}	Resistencia Térmica entre la junta y el encapsulado	1.1	$^\circ\text{C}/\text{W}$

En la Tabla 2-2 se muestra que el valor de tensión de pico inverso repetitivo supera el peor caso de operación del rectificador $V_{RRM}=600\text{V} > 438\text{V}$, de igual manera la corriente de pico directa no repetitiva y su duración son apropiadamente dimensionados con respecto a la simulación de la Figura 2-4, es decir $I_{FSM}=160\text{A} > 28\text{A}$ y $t_p=10\text{ms} > 4.3\text{ms}$.

Para la implementación final del rectificador monofásico se tiene en cuenta no solo el cumplimiento de las características eléctricas, sino también la consideración de selección de los disipadores de calor apropiados para soportar la disipación de potencia exigida. En el Anexo A se relaciona el análisis y diseño térmico de los disipadores del rectificador y en el Anexo B el diseño de la tarjeta impresa del rectificador monofásico.

Tabla 2-3: Características Eléctricas Operación del Diodo STTH30R06CW [22].

Nemónico	Parámetro	Condiciones de Prueba	Min	Tip	Max	Unid
Características Estáticas						
I_F	Corriente de Carga Inversa	$T_J=25^\circ\text{C}$ $V_R=V_{RRM}$ $T_J=150^\circ\text{C}$ $V_R=V_{RRM}$		80	25 800	μA
V_F	Caída de Voltaje Directo	$T_J=25^\circ\text{C}$ $I_F=30\text{A}$ $T_J=150^\circ\text{C}$ $I_F=30\text{A}$		1.1	1.85 1.4	V

Nemónico	Parámetro	Condiciones de Prueba	Min	Tip	Max	Unid
Características Dinámicas						
t_{rr}	Tiempo de Recuperación Inversa	$T_J=25^\circ\text{C}$ $I_F=1\text{A}$ $dI_F/dt= 50\text{A}/\mu\text{s}$, $V_R=30\text{V}$		50	70	ns
I_{RM}	Corriente de Recuperación Inversa	$T_J=25^\circ\text{C}$ $I_F=30\text{A}$ $V_R = 400\text{V}$, $dI_F/dt = 100\text{A}/\mu\text{s}$		8	11	A
t_{fr}	Tiempo de Recuperación Directa	$T_J=25^\circ\text{C}$ $I_F=30\text{A}$ $V_{FR} = 1.1 \times V_{Fmax}$ $dI_F/dt = 100\text{A}/\mu\text{s}$			500	ns
V_{FP}	Voltaje de Recuperación Directa	$T_J=25^\circ\text{C}$ $I_F=30\text{A}$ $V_{FR} = 1.1 \times V_{Fmax}$ $dI_F/dt = 100\text{A}/\mu\text{s}$		2.5		V

2.1.3 Diseño Inversor Monofásico VSI - Convertidor DC/AC

El convertidor VSI se diseñó bajo la consideración de que sea capaz de entregar las componentes de corriente armónica a la carga no lineal con las amplitudes y frecuencias requeridas. Las especificaciones de diseño del convertidor VSI se exponen en la Tabla 2-4 en la cual la tensión del bus de continua de entrada es de $V_{DC} = 312\text{V}$, proveniente del rectificador monofásico en configuración doblador de tensión.

Tabla 2-4: Especificaciones de Diseño Convertidor VSI.

Especificación	Descripción
Topología	Inversor Monofásico en Puente Alimentado por Voltaje
Voltaje de Entrada	156 V_{DC} - 312 V_{DC} (Doblador de Tensión)
Voltaje de Salida	Monofásico
Potencia	750W a 1,5KW
Corriente de Salida	$I_{AC} < 7 \text{ A}$
Rizado Máximo de I_{AC}	20%
Frecuencia de Conmutación	60 - 15KHz
THD	Inyección hasta armónico 63 - 3780 Hz
Control	Modulación por Ancho de Pulso - DSP 56F8323

2.1.4 Selección Transistor Bipolar de Compuerta Aislada IGBT

Para construir el VSI se seleccionaron IGBT de referencia STGW30NC60WD del fabricante STMicroelectronics® [23], los cuales poseen características eléctricas, de conmutación y de control apropiadas para la aplicación del FAP. Las características que se destacan del IGBT son su funcionamiento en alta frecuencia, reducida relación de capacitancias de entrada y salida C_{RES} / C_{IES} para favorecer la conmutación, diodo antiparalelo de suave ultra rápida recuperación.

Entre las aplicaciones de este dispositivo se destacan sistemas ininterrumpidos de potencia, inversores de potencia, control de motores para alta frecuencia, corrección de factor de potencia, conmutadores especializados y topologías resonantes. Las características eléctricas más relevantes del IGBT STGW30NC60WD se describen en las Tablas 2-5 y 2-6 [23].

Tabla 2-5: Rangos Máximos Absolutos de Operación del IGBT STGW30NC60WD [23].

Nemónico	Parámetro	Valor	Unidad
V_{CES}	Voltaje Colector Emisor ($V_{GE} = 0$)	600	V
I_C	Corriente de Colector (continua) a 25 °C	60	A
I_C	Corriente de Colector (continua) a 100 °C	30	A
I_{CP}	Corriente de Colector (pulsante) a 100 °C	150	A
V_{GE}	Voltaje Compuerta Emisor	± 20	V
I_F	Corriente Directa RMS del Diodo con temperatura del encapsulado $T_C = 25$ °C	30	A
I_{FSM}	Corriente Directa no Repetitiva de sobrecarga. Con Pulso Sinusoidal $tp = 10$ ms	120	A
P_{TOT}	Disipación de Potencia Total con temperatura del encapsulado $T_C = 25$ °C	200	W
T_{stg}	Temperatura de Almacenamiento.	-55 a 150	°C

De la Tabla 2-5 se destaca que la tensión colector emisor V_{CES} máxima es de 600V y que la corriente I_C máxima es de 30A. Estos rangos superan notablemente el valor nominal de la aplicación del VSI a 312V y 7A. Otro dato significativo es el valor de excitación de tensión entre compuerta-emisor V_{GE} que para el diseño se considero en $\pm 15V$.

En la Tabla 2-6 se puede apreciar que las capacitancias de entrada y de salida del IGBT e $C_{ies}=2080pF$ y $C_{oes}=175pF$ garantizan estabilidad en la operación del IGBT y están relacionadas con las características de conmutación.

Tabla 2-6: Características Eléctricas Dinámicas y Características de Conmutación del IGBT STGW30NC60WD [23].

Nemónico	Parámetro	Condiciones de Prueba	Min	Tip	Max	Unid
Características Dinámicas						
C_{ies}	Capacitancia de Entrada	$V_{CE} = 25 \text{ V},$ $f = 1\text{MHz},$ $V_{GE} = 0$		208		pF
C_{oes}	Capacitancia de Salida			0		pF
C_{res}	Capacitancia de Transferencia Inv.			175		pF
				52		pF
Q_g	Carga Total en el Gate	$V_{CE} = 390 \text{ V},$ $I_C = 20 \text{ A},$ $V_{GE} = 15 \text{ V}$		102	14	nC
Q_{ge}	Carga entre Gate-Emisor			17.	0	nC
Q_{gc}	Carga entre Gate-Colector			5		nC
				47		nC
Características de Conmutación (carga inductiva)						
$t_{d(on)}$	Retardo de encendido.	$V_{CC} = 390 \text{ V},$ $I_C = 20 \text{ A},$ $R_G=10\Omega, V_{GE} = 15 \text{ V}$		29.		ns
t_r	Tiempo de subida de Corriente			5		ns
$(di/dt)_o$	Pendiente encendido			12		A/ μ s
n	de Corr.			164		s
				0		
$t_{r(Voff)}$	Tiempo de subida de apagado de voltaje	$V_{CC} = 390 \text{ V},$ $I_C = 20 \text{ A},$ $R_G=10\Omega, V_{GE} = 15 \text{ V}$		19.		ns
$t_{d(off)}$	Retardo de Tiempo de Apagado			5		ns
t_f	Tiempo de caída de corriente			118		ns
				27		

Los tiempos de conmutación del IGBT permiten el trabajo del dispositivo a frecuencias del orden de los MHz, suficiente para la frecuencia de conmutación establecida en las especificaciones de la Tabla 2-4. La máxima frecuencia basada sobre un ancho de pulso mínimo de $15 \text{ KHz} < 215 \text{ KHz}$, suficiente para la aplicación como se aprecia en la Ecuación (2.21) [24]:

$$F_{MAX} = \frac{1}{t_s} = \frac{0.05}{t_{d(on)} + t_{d(off)} + t_r + t_f} = 215 \text{ KHz} \quad (2.21)$$

Durante el encendido, el comportamiento dinámico del IGBT es afectado por capacitancias parasitas indeseables en su estructura [25, 26, 27, 28 y 29], las cuales definen el rendimiento VSI en términos de velocidad de conmutación y pérdidas de energía.

2.1.5 Diseño Red de Amortiguamiento Snubber

Para proteger el IGBT en cortocircuito, reducir el esfuerzo en la conmutación (picos de corriente y voltaje) y mejorar la onda transitoria de respuesta en conmutación del dispositivo de potencia (limitar el di/dt o el dv/dt) se diseñó un circuito de amortiguamiento o snubber [30, 31 y 32].

Existen diversos tipos de snubber por lo que en este caso se utiliza una red resistiva capacitiva $R_s C_s$ conectada en paralelo al terminal del emisor y colector del IGBT [33]. La selección de la red snubber se realizó empíricamente seleccionando el valor del condensador a un valor de capacitancia mayor al de la capacitancia de salida del IGBT es decir $C_s > C_{oes}$ para alcanzar un amortiguamiento significativo. Una buena elección es hacer C_s igual a dos veces C_{oes} . Entonces, teniendo en cuenta las características de capacitancia de salida del IGBT mostradas en la Tabla 2-6 se tiene que:

$$C_s = 2 * C_{oes} = 2 * 175 \text{ pF} \cong 400 \text{ pF} \quad (2.22)$$

Así mismo la resistencia R_s se selecciona mediante la relación $R_s = V/I$. Esto significa que el escalón inicial de tensión debido a la corriente que fluye por R_s no es mayor a la tensión de salida establecida. La cantidad promedio de potencia P_{dis} disipada en R_s cuando C_s se carga y descarga a la máxima frecuencia de conmutación $F_s = 20 \text{ KHz}$ es:

$$P_{dis} = C_s * V^2 * F_s = 400 \text{ pF} * 310 \text{ V}^2 * 100000 \text{ Hz} = 7.7 \text{ W} \quad (2.23)$$

$$R_s = \frac{V^2}{P_{dis}} = \frac{310^2}{7.7} = 10 \text{ K}\Omega \quad (2.24)$$

2.1.6 Inductor de Enlace de corriente a la Red

Para seleccionar el valor de inductancia del inductor de acople de corriente L_f se tiene en cuenta que la fuente de alimentación DC tiene bajo rizado y que todos los dispositivos IGBT poseen características de operación homogéneas. La caída de tensión en el inductor es difícil de determinar y se puede asumir como despreciable, así que el voltaje rms de salida del VSI es equivalente al voltaje rms de la carga. Teniendo en cuenta lo anterior, el índice de modulación se puede calcular como:

$$d = \sqrt{2} \frac{V_o}{V_{DC}} = \sqrt{2} \frac{156}{312} = 0.707 \quad (2.25)$$

El índice de modulación proporciona la relación entre la tensión máxima de la red y la tensión del bus de continua del FAP. En general, se utiliza un voltaje de bus de continua en el filtro por

lo menos 30% más alto que el pico de tensión de línea y, por tanto, el índice de modulación es siempre menor que la unidad.

El hecho de que la tensión del bus de continua sea mayor al pico de tensión de la red eléctrica permite que se obtenga una mayor derivada de la corriente en el inductor L_f como se muestra en la Ecuación (2.26) y, en consecuencia una mayor derivada de corriente que fluye a través del filtro, indicando que puede compensar las corrientes de carga más abruptas, como ocurre en el caso de un rectificador con filtro capacitivo.

$$\frac{\partial i_{L_f}}{\partial t} = \frac{V_{DC} - V_o}{L_f} \quad (2.26)$$

Para determinar las características de la corriente emitida por el FAP se debe establecer una expresión donde se relacione la ondulación de corriente en el inductor L_f , para luego determinar el valor de su inductancia. En la Figura 2.3 se observa que para un índice de modulación $d=0.707$ en trazo azul la mínima ondulación ocurre en 0 , π y 2π con un valor de $\Delta i_f = 0$ y una máxima ondulación de corriente a un valor de $\Delta i_f = 0.25$ tenido en cuenta como parámetro para el cálculo de la inductancia del inductor L .

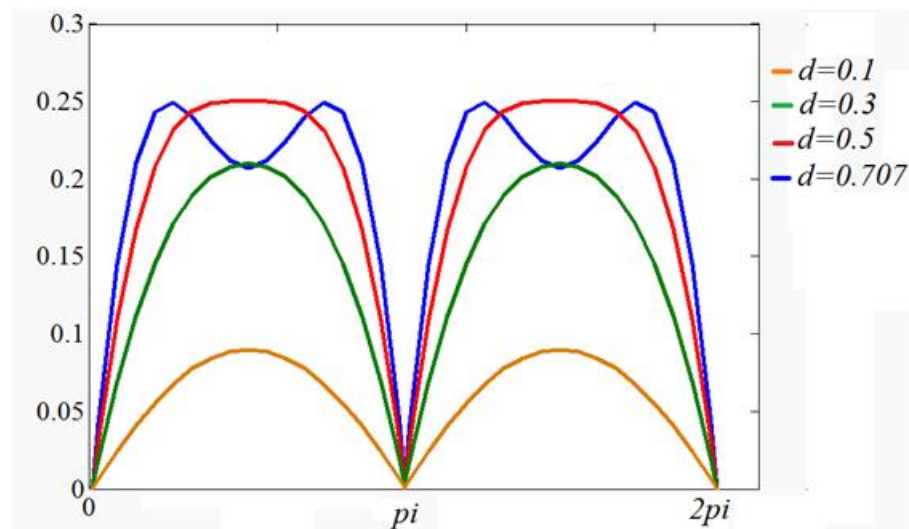


Figura 2-3: Variación de la Ondulación de corriente en función de la variación de ωt .

Para que calcular la inductancia de L_f se utiliza la máxima ondulación de corriente, que a su vez depende de la especificación de máximo rizado de la corriente del FAP (20%) de la Tabla 2-4 y la corriente máxima a la salida del inductor I_{AC} . Como el FAP sólo procesa una parte de la potencia reactiva de la carga, porque no controla la potencia real, se entiende que la potencia nominal procesada por el filtro activo es la misma que la potencia

reactiva demandada por la carga. Asumiendo que el factor de potencia previsto para una carga no lineal que demande $1kVAR$ a la cual se le conecta el FAP es de $FP = 0,5$ se puede demostrar que:

$$P_{carga} = \sqrt{\frac{FP_{carga}^2 Q_{carga}^2}{1 - FP_{carga}^2}} = 577W \quad (2.27)$$

Sabiendo que el FAP provoca que la corriente entregada por la red sea sinusoidal y en fase con la tensión, se puede decir que la corriente eficaz entregada por la red se obtiene de la Ecuación (2.28):

$$I_{redrms} = \frac{P_{carga}}{V_{AC}} = \frac{577W}{127V} = 4,54A \quad (2.28)$$

$$I_{redpico} = \frac{I_{redrms}}{0.707} = \frac{4.54A}{0.707} = 6,43A \quad (2.29)$$

El rizado máximo de corriente deseado a la salida del FAP se calcula sobre la base del pico de corriente drenado por la red $I_{redpico}$, ya que el rizado de corriente máxima se especifica en relación con la corriente entregada por la red. Por lo tanto:

$$\Delta I_{Lf} = I_{redpico} \cdot \Delta i_f = 6,43A \cdot 0,25 = 1,6A \quad (2.30)$$

Utilizando la Ecuación (2.31) y con los valores conocidos para el rizado de corriente en el FAP se obtiene el valor de la inductancia L_f :

$$L_f = \frac{\Delta i_f \cdot V_{DC}}{\Delta I_{Lf} \cdot 2f_s} = \frac{0,25 \cdot 312V}{1,6A \cdot 2 \cdot 15000Hz} = 1,3mH \quad (2.31)$$

El inductor seleccionado se muestra en la Figura 2-4 con referencia PCV-2-564-08L suministrado por Coil Craft® [34] cuyas características se resumen en la Tabla 2-7.

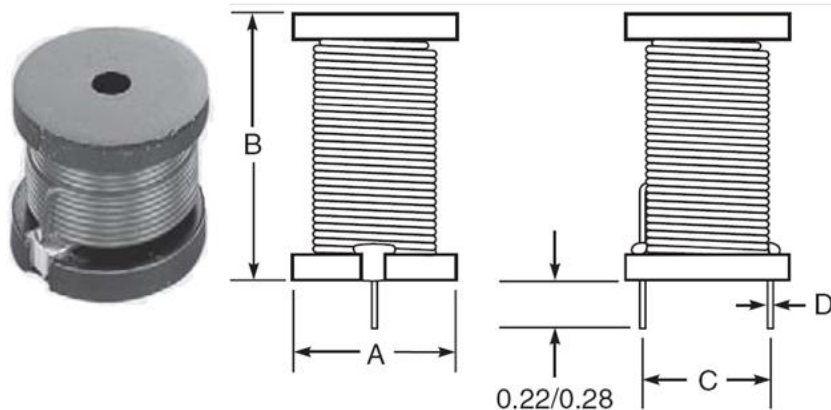


Figura 2-4: Inductor de Enlace de Corriente del FAP PCV-2-564-08L de Coil Craft®.

Tabla 2-7: Inductor PCV-2-564-08L de Coil Craft® [34].

Parámetro	Inductancia	Corriente Eficaz	Resistencia	Dimensiones
Nemónico y Unidad	$L_f = 560 \mu H$ $\pm 10\%$	$I_{rms} = 7A$ a $40^\circ C$	$R = 0.09 \Omega$	$A=38.1 \text{ mm};$ $B=36.32\text{mm};$ $C=27.4 \text{ mm};$ $D=1.37 \text{ mm}$

2.2 Diseño Subsistema de Instrumentación

La Figura 2-5 ilustra la estructura del Subsistema de Instrumentación para el FAP.

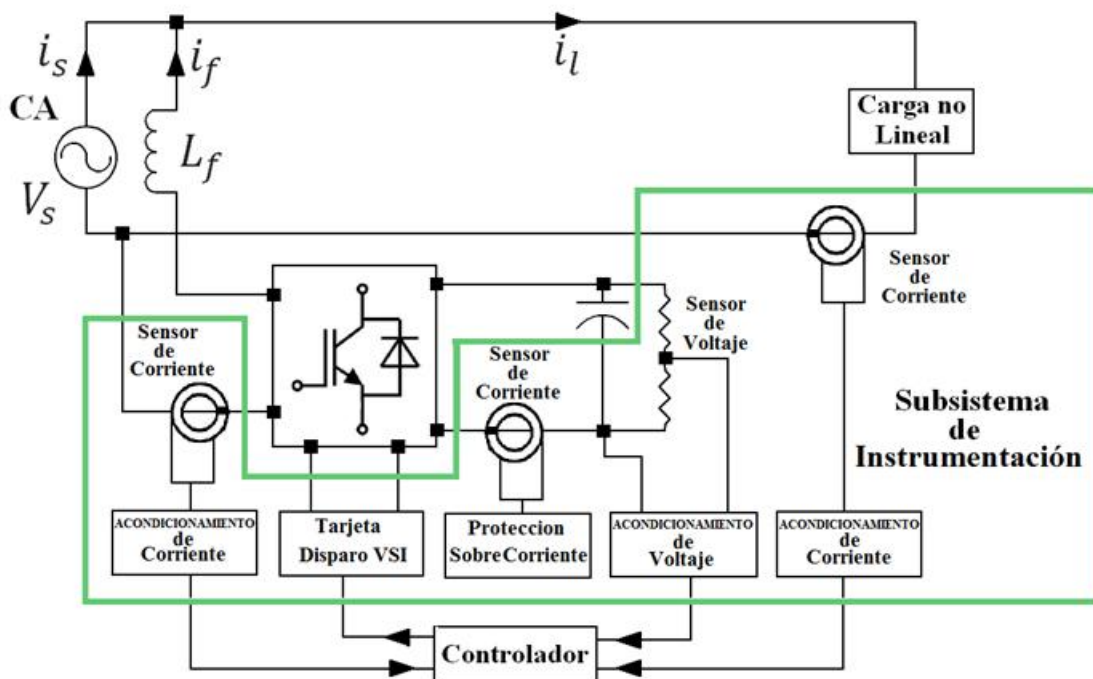


Figura 2-5: Diagrama Esquemático Subsistema de Instrumentación.

2.2.1 Tarjeta de Disparo y Acondicionamiento de Señal hacia el IGBT de Potencia

Se diseñó una etapa de acoplamiento entre las señales de conmutación PWM entregada por la lógica de control del DSP y recibida por las compuertas de los IGBT del puente VSI. Este ajuste permitió aislar la etapa de control de la etapa de potencia y así mismo acondicionar las señales de voltaje de alrededor de 15V entre la compuerta y el emisor del IGBT.

El drive diseñado para el IGBT garantizó el cambio rápido y confiable de los estados del dispositivo para reducir pérdidas de conmutación es decir: aplicó la máxima tensión V_{GE} permisible durante el periodo de encendido; aplicó una tensión negativa durante el apagado; controló el di/dt durante el periodo de encendido y apagado para evitar interferencia electromagnética excesiva; controló el dv/dt durante la conmutación para evitar almacenamiento de estado y proporcionó protección contra fallos de cortocircuito [27 y 28].

El circuito de control de compuerta utilizado fue el circuito TD351 de Thompson Semiconductors® [35], el cual fue sugerido por el fabricante del IGBT y cumplió con las funciones de protección y control de elevada confiabilidad. Este dispositivo entrega a las compuertas señales con una corriente de 0.75A y se caracteriza por permitir el ajuste preciso de niveles de retardo al apagado. El diseño, montaje y simulación de la tarjeta de disparo se aprecian en el Anexo B y F [36, 37 y 38].

La tarjeta de control se implementado satisfactoriamente trabajando en un rango de frecuencia de conmutación cercano a 40 KHz, y se utilizó en forma definitiva para el acondicionamiento de las señales de control de compuertas de los IGBT de las ramas superiores como inferiores del VSI.

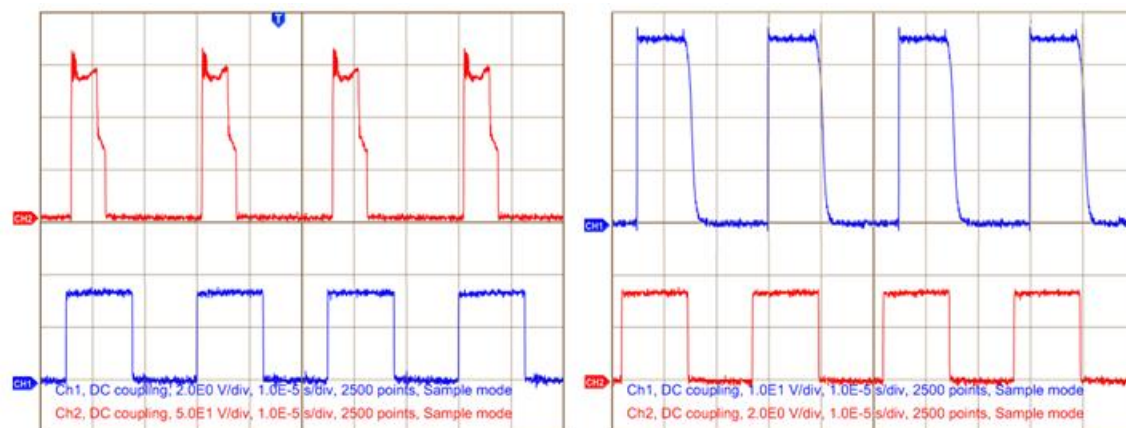


Figura 2-6: Señal de control entregada por el DSP (3.3V Izquierda Azul) $F=40KHz$, señal de salida del circuito de disparo V_{GE} (15V Izquierda Rojo) y señal de tensión de salida en la carga V_{CE} del IGBT (40V Derecha Azul).

2.2.2 Acondicionamiento de Señales de Tensión

Los parámetros de selección de sensores y diseño del acondicionamiento de tensión establecido fueron:

- La topología y naturaleza del sistema de acondicionamiento de señal.

- La escala de acondicionamiento de la señal de tensión debe ser adecuada a un rango de tensión entre 0 a 3.3VDC, apropiada para la ventana de conversión análoga digital del procesador digital de control.
- La impedancia del sistema implementado no debe afectar la fase y la tensión de la señal medida, como tampoco introducir ruido.
- La precisión, la sensibilidad y por ende la resolución del sistema de acondicionamiento.

Para sensar la tensión de la red y la tensión en el condensador de continua se adoptó el uso de divisores de tensión por su simplicidad, baja disipación de potencia, bajo ruido, saturación en frecuencia nula, respuesta lineal, facilidad para implementar sistemas de calibración ajustable, facilidad para diseñar el acople de impedancias tanto de entrada como de salida y resolución infinita entre otros.

El diseño del atenuador [39 y 40] y su implementación se ilustra en el Anexo B. La tarjeta de instrumentación de tensión diseñada a partir de la señal de salida del atenuador, contó con las siguientes etapas: primero un amplificador diferencial de buen ancho de banda $\geq 100\text{kHz}$, elevado rechazo en modo común y slew rate $0.5\text{v}/\mu\text{S}$ para garantizar que los picos de tensión o sobre voltajes no afecten el sistema de instrumentación, además de evitar que el sistema se sature en frecuencia. El amplificador operacional usado es el circuito integrado AD629BN96 [41] de Analog Devices®, el cual se adaptó a los requerimientos establecidos.

Después de la etapa amplificadora se estableció usar un seguidor de tensión compuesto por el circuito integrado AD713 [42] para aislar los circuitos que se desean conectar evitando el efecto de carga indeseable gracias a la elevada impedancia de entrada. Seguidamente, se utilizó un filtro análogo activo Antialiasing pasa bajas con el fin de evitar el efecto de distorsión de aliasing y remover las componentes de alta frecuencia de la señal sensada.

Este filtro fue implementado utilizando circuitos operacionales AD820 en configuración Sallen Key con frecuencia de corte $F_c=4,248\text{KHz}$. Finalmente se utilizó un amplificador de aislamiento AA para salvaguardar la vida útil de la tarjeta de control y de los componentes electrónicos que la componen, seleccionando el circuito integrado ISO124 [43] por sus características de operación y aislamiento. El diseño de la tarjeta de instrumentación de tensión se describe en el Anexo B del documento.

2.2.3 Acondicionamiento de Señales de Corriente

Para la selección de los sensores de corriente y el diseño de la tarjeta de acondicionamiento de corriente se tuvieron en cuenta las siguientes consideraciones:

- Capacidad de medición de corrientes de naturaleza alterna y continua.
- La escala de acondicionamiento de la señal de corriente debe ser adecuada a un rango de tensión entre 0 a 3.3VDC, apropiada para la ventana de conversión analógica digital del procesador digital de control.
- Ancho de banda requerido para detectar fielmente componentes armónicas especificadas.

El dispositivo utilizado para medir las componentes de corriente en la red de alimentación y la salida del FAP, fue el sensor de efecto Hall SR652 [44] del fabricante AEMC Instruments como se ilustra en la Figura 2-7 y cuyas características más relevantes se resumen en la Tabla 2-8.



Figura 2-7: Sensor de Corriente de Efecto Hall SR652 del Fabricante AEMC Instruments.

La selección del sensor SR652 radicó en el desempeño deseado dentro del rango de medida y facilidad de uso, puesto que tiene integrado los componentes electrónicos de acondicionamiento y compensación de señal necesarios para entregar los valores de corriente en forma proporcional a valores de tensión DC mediante la relación $1mV/A$.

Tabla 2-8: Características de Operación del Sensor SR652 [42].

Nemónico	Parámetro	Tip.	Unid
MR	Rango Nominal de Medición de Corriente	0.1 a 1200	A
TR	Relación de Transformación	I/V	A/V
OS	Señal de Salida	1 / 1	mV / A
Acc	Precisión	+/- 0.01	A
PS	Desplazamiento de Fase	0.5	°
FR	Rango de Frecuencia	0.03 a 5	KHz
OT	Temperatura de Operación	-14 a 122	°C
LI	Impedancia de Carga	100	KΩ

Una vez se captura la señal correspondiente a la corriente en la red, se acondicionó referenciándola al mismo punto de masa que la señal de tensión, para facilitar la medición, el cableado y la selección de parámetros de funcionamiento utilizando el amplificador operacional de transconductancia OTA (Operational Transconductance Amplifier) CA3080 [45]. En el Anexo B se detalla el diseño e implementación de la tarjeta de acondicionamiento de corriente.

2.2.4 Circuito de Protección Inhibidor de Corriente

La protección contra sobrecarga de corriente en el diseño del FAP es muy importante por razones de seguridad. El exceso de corriente en la alimentación del VSI requiere de una velocidad de respuesta apropiada para garantizar la seguridad de operación del sistema [46].

El circuito diseñado para protección de sobrecarga de corriente compara la señal de corriente sensada por el sensor de corriente D1869L proporcionado por Coil Craft® [47], el cual entrega una señal de tensión proporcional a la corriente 1:1. El sensor se ubicó en el lado de tensión V_{DC} de alimentación del VSI. Si la señal medida supera el umbral o límite de corriente, el interruptor principal ubicado también en el lado de Tensión V_{DC} de alimentación del VSI se desenergiza. El diseño de la tarjeta de protección se detalla en el Anexo B de este documento.

2.3 Descripción Subsistema de Control

Para controlar el FAP propuesto se estableció utilizar la topología mostrada en la Figura 2-8, en la cual se controla la corriente monitoreando directamente la corriente presente en la carga i_L , la corriente de salida i_f , la tensión de alimentación V_s

y la tensión en el bus de continua del VSI V_c . Para esta topología de control se tiene un lazo de control de tensión y un lazo de control de corriente.

El lazo de control de tensión debe garantizar que el nivel de tensión del bus de continua del FAP se mantenga constante y que sea superior al valor máximo de la tensión de la red para que el elemento almacenador de energía del FAP disponga de la energía necesaria para una correcta operación. Esta acción debe ser lenta, ya que genera la corriente de referencia con una muestra de la tensión de la red.

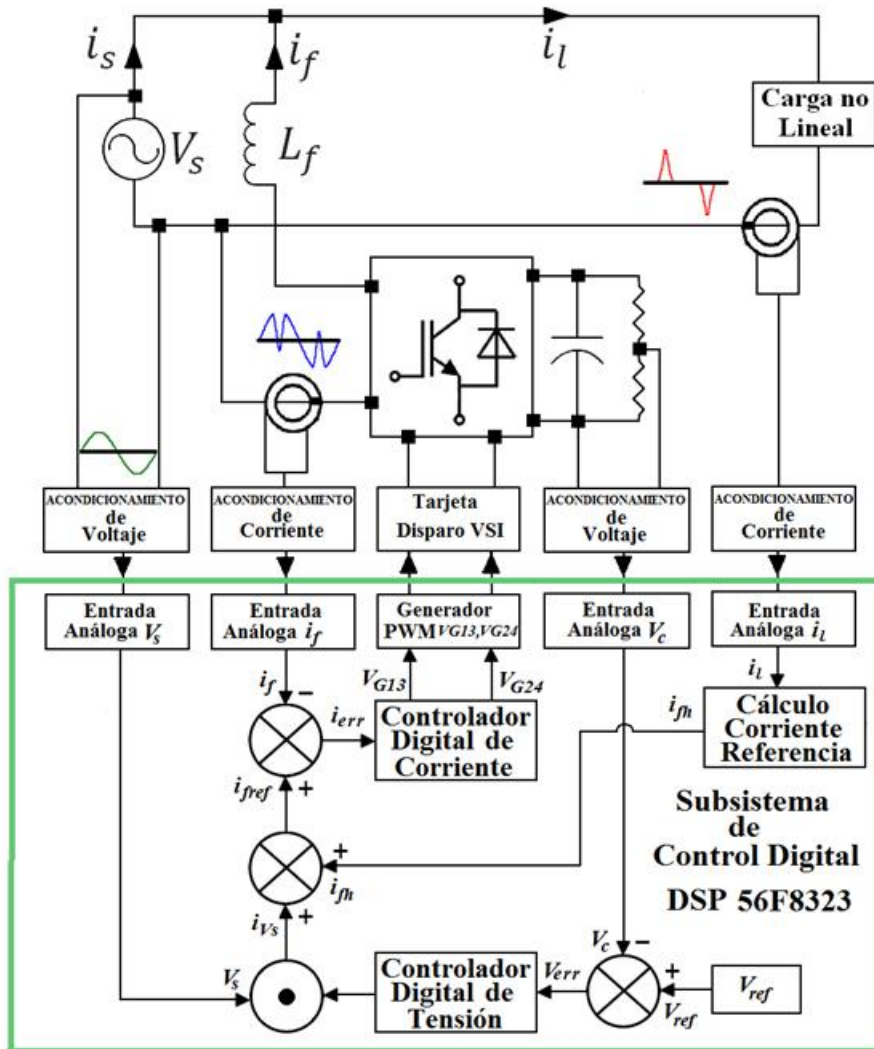


Figura 2-8: FAP controlado a través del monitoreo de la corriente en la red y la carga.

El lazo de control de tensión mide la tensión del bus de continua V_c y la compara con un voltaje de referencia V_{ref} . La señal de error resultante pasa a través del controlador diseñado y la señal de tensión de salida de este controlador se multiplica por una

muestra de la tensión de la red, generando una corriente sinusoidal de referencia. Esta corriente de referencia i_{sref} ahora ingresa al lazo interno de control de corriente.

El lazo de control de corriente realiza el cálculo de las corrientes de referencia para la compensación y genera las señales de conmutación de los dispositivos semiconductores del convertidor, para que este entregue la corriente de inyección a la red y haga efectiva la compensación de armónicos de corriente. Esta acción de control debe ser rápida para que el FAP pueda generar la corriente de armónicos deseada en cada instante de tiempo.

La corriente de la carga i_l se compara con la corriente de referencia obtenida i_{ref} . A continuación, la señal de error de corriente pasa a través del lazo de control de corriente con la técnica de control establecida para generar las señales de control de disparo V_{G13} y V_{G24} hacia las compuertas de los IGBT del VSI.

Esta topología de control permite utilizar un número pequeño de sensores, lo que es significativo para filtros activos de baja y media potencia, debido al coste de los sensores de corriente. Por otra parte, no existe la necesidad de hacer algún cálculo y el comportamiento dinámico del FAP es mejor, es decir, que para cualquier variación de la carga del FAP se ejerce la acción de control rápidamente para corregir el contenido armónico de corriente.

2.3.1 Controlador Digital

Las técnicas de control de corriente a aplicar al FAP se implementaron mediante algoritmos numéricos en formato digital en un Procesador Digital de Señales DSP de referencia 56F8323 de Freescale® de Motorola® Semiconductors gracias a sus características de operación, velocidad de procesamiento, programación y módulos de apoyo especializados para aplicaciones de instrumentación, control y potencia.

Las características más relevantes del procesador digital y sus periféricos de soporte utilizados para el mando y control del FAP se establecieron de acuerdo a los siguientes requerimientos exigidos para la aplicación:

- Rangos y características de las señales (de tensión y corriente) que monitorea el DSP.
- Numero de señales de conmutación de salida para activar los IGBT.

- La Frecuencia de Conmutación definida para el control de los IGBT.
- Un análisis previo de los algoritmos a utilizar para el control del FAP.
- El tipo de modulación a utilizar en el control de los IGBT.
- Y los circuitos de acondicionamiento de señales necesario.

La Tabla 2-9 muestra las especificaciones de control para el FAP, las capacidades mínimas del controlador digital DSP deseado y las especificaciones del DSP 56F8323 de Freescale® [48] seleccionado, asegurando el cumplimiento de los requisitos.

Tabla 2-9: Características de Operación del Sensor SR652 [42].

Características de Control para el FAP	Capacidades Mínimas DSP	Especificaciones DSP 56F8323 de Freescale®
4 Señales Muestreadas	ADC de 4 Canales	2 ADC con 4 Can c/u = 8 Can
4 IGBT	4 canales PWM	6 Canales PWM
Frecuencia de Conmutación 15KHz	Tiempo de Ejecución de Instrucción 66ns (1010 Instrucc. por periodo)	Tiempo de Ejecución de Instrucción 17ns (4000 Instrucc. por periodo)
Frecuencia de Muestreo 30KHz	Periodo de Muestreo 33us Tiempo de Conversión 10us	Tiempo de Conversión 1,7us
Calculo de Lazo de Control PI o Similar	Calculo de PI o Lazo de control de tensión.	Inicialización ADC; Cálculo de PI o lazo de tensión; Cálculo de Promedio de Tensión de salida
Calculo de Lazo de Control PI o Similar	Calculo de PI o Lazo de control de corriente.	Inicialización ADC; Cálculo de PI o lazo de corriente; Generación Ciclo de Trabajo PWM y Actualización Señal de salida PWM
Modulación PWM	Flexibilidad en Programación de PWM.	Flexibilidad en Programación, Configuración y Modos de Operación de PWM.

Los bloques funcionales del DSP cumplen tareas específicas dentro de la estrategia de control tales como:

- Modulo de Modulación PWM (Generador de Señal PWMA0 y PWMA1): Se encarga de la generación de pulsos PWM para el disparo de control de las compuertas de los IGBT del VSI. Estas señales se generan a partir de la adEcuación de la señal de salida del controlador de corriente digital al ciclo de trabajo estimado numéricamente por el DSP entre 0 al 100% [49].

El modulo PWM interno también es responsable de la generación de señales complementarias así como la generación de los tiempos muertos entre pulsos complementarios. Estas señales de pulso se convierten de 0 - 3,3VDC a los niveles adecuados de disparo de los IGBT entre 0 - 15VDC por las tarjetas de disparo diseñadas.

- Modulo ADC (Entradas Análogas ANA0, ANA1 y ANA2): Representa las entradas analógicas del convertidor análogo digital del DSP. Su función es convertir el voltaje análogo aplicado a la entrada del ADC en formato digital, que se expresa en valores numéricos adecuados para luego ser procesados por el DSP.

Los rangos de operación de entrada hacia el ADC se deben acondicionar entre 0 - 3.3VDC a través de las tarjetas de instrumentación diseñadas. El modulo ADC cuenta con dos convertidores AD0 y AD1 cada uno de 4 canales y con una resolución de 12 bits. Este sistema permite la lectura y la conversión de dos señales de tensión o corriente a una frecuencia de muestreo máxima de 5MHz y un tiempo de conversión apropiado de 17 μ seg [48] y [49]. En general, el DSP se encarga de realizar las siguientes tareas:

- Monitoreo de las señales de corriente y de voltaje.
- Cálculo de las señales de error tanto de voltaje como de corriente.
- Cálculo de la corriente de referencia.
- Algoritmo de Cálculo de los Controladores de tensión y de corriente.
- Generación de señales de mando a los IGBT del VSI.

2.3.2 Descripción de Software

La plataforma de programación del DSP 56F8323 de Freescale® es el CodeWarrior (CW) IDE que es un completo sistema para editar, compilar y enlazar, simular, programar y depurar códigos para los DSP de Motorola en ensamblador y lenguaje C. El DSP 56F8323 trabaja con aritmética de punto fijo de 16 bits y cuenta con las librerías y comandos especializados para realizar cálculos aritméticos, trigonométricos y matemáticos en general en este formato así como la posibilidad de realizar conversión de formatos numéricos en el lenguaje de programación C++.

Capítulo 3

Modelamiento y Obtención de Corrientes de Referencia del FAP

En este capítulo se describen los resultados del desarrollo analítico para obtener la función de transferencia del FAP, mediante la aplicación de dos técnicas de modelado matemático para sistemas electrónicos de potencia: el método que utiliza funciones de conmutación y el método que usa espacio de estados promediado.

Seguidamente se realiza la descripción de la técnica para el cálculo y obtención de corriente de referencia utilizada para el control del FAP implementado en el presente trabajo. Se describen las generalidades, ventajas y desventajas de las dos técnicas propuestas a utilizar: el método que utiliza la teoría de potencia activa y reactiva instantánea p-q y la técnica que utiliza un lazo de seguimiento de fase. Estas técnicas se simulan y validan para ser implementadas para el control digital del FAP planteado.

3.1 Análisis Modelo Matemático del FAP

Algunos estudios se han realizado para analizar el comportamiento de los filtros activos, donde la mayor parte de la investigación ha sido orientada en el modelado del sistema de control y principios de funcionamiento de los filtros activos [50 y 51]. En el Anexo C se presenta el desarrollo analítico para obtener un modelo matemático del FAP paralelo mediante dos métodos propuestos: modelo basado en funciones de conmutación y el modelo en espacio de estados.

Para el diseño de los controladores del FAP es necesario partir de un modelo aproximado del convertidor que tenga en cuenta las dinámicas de su estructura. El circuito del FAP paralelo monofásico planteado se analizó en modo de operación bipolar donde los estados de conmutación se revisan en el Anexo C [50].

3.1.1 Modelo Basado en Funciones de Conmutación

El modelamiento del FAP se realizó utilizando el modelo de conmutación de los dispositivos interruptores de potencia (IGBT) reemplazándolos por las funciones de conmutación que se obtienen mediante el uso de uno de los patrones de generación de señales basadas en modulación PWM tales como son el control PWM por histéresis, control PWM basado en portadora triangular o control espacial vectorial SVPWM.

La relación entre los parámetros de entrada (variables independientes), correspondiente a las señales de control PWM, y parámetros de salida (variables dependientes), que corresponden a señales entregadas por el FAP tales como las corrientes y tensiones resultantes, se expresan a través de funciones de conmutación. Todos los interruptores de potencia en el sistema se sustituyen por las funciones de conmutación y, de esta manera, el sistema se modela basado en estas funciones [52, 53 y 54].

A partir del análisis expuesto en el Anexo C se obtuvieron las siguientes funciones de transferencia entre algunas de las variables del FAP: $\hat{v}_d(s)/\hat{v}_s(s)$, $\hat{i}_f(s)/\hat{v}_s(s)$ y $\hat{i}_f(s)/\hat{v}_d(s)$. Las funciones de transferencia obtenidas en las Ecuaciones (3.1) y (3.3) representan el comportamiento dinámico de segundo orden de la salida de tensión en el condensador v_d y la salida de corriente entregada por el inductor i_f con respecto a las variaciones de la tensión de entrada de la red de alimentación monofásica v_s en el FAP.

La relación entre la tensión presente en el condensador de continua v_d con respecto a la tensión de la red de alimentación v_s del FAP obtenida a partir del análisis cuando el ciclo de trabajo de la modulación por ancho de pulso es contante ($d=D$) se simplificó a la Ecuación (3.1):

$$\frac{\hat{v}_d(s)}{\hat{v}_s(s)} = \frac{(2D-1)}{L_f C_d s^2 + 2r_a C_d s + (2D-1)^2} \quad (3.1)$$

Donde, D es el ciclo de trabajo promedio constante del patrón de modulación PWM, L_f la inductancia del inductor de enlace de corriente, C_d la capacitancia del condensador de continua y r_a la resistencia equivalente de conducción del interruptor activo y pasivo.

La función de transferencia que relaciona la corriente de salida i_f presente en el inductor de enlace L_f del FAP con respecto a la tensión de la red de alimentación V_s dio como resultado:

$$\frac{\hat{i}_f(s)}{\hat{v}_s(s)} = \frac{-sC_d}{L_f C_d s^2 + 2r_a C_d s + (2D-1)^2} \quad (3.2)$$

Capítulo 3 Modelamiento y Obtención de Corrientes de Referencia del FAP

Y la relación matemática entre la corriente de salida i_f entregada por el inductor de enlace L_f del FAP con respecto a la tensión en el capacitor de continua C_d :

$$\frac{\hat{i}_f(s)}{\hat{v}_d(s)} = \frac{-sC_d}{(2D-1)} \quad (3.3)$$

Las funciones de transferencia obtenidas en las Ecuaciones (3.4) y (3.5) representan el comportamiento dinámico de pequeña señal de la salida de tensión en el condensador de continua v_d y la salida de corriente entregada por el inductor i_f con respecto a las variaciones del ciclo de trabajo de la señal de control PWM d en el FAP [55].

$$\frac{\hat{i}_f(s)}{\hat{d}(s)} = \frac{2V_d C_d s}{L_f C_d s^2 + 2r_a C_d s + (2D-1)^2} \quad (3.4)$$

$$\frac{\hat{v}_d(s)}{\hat{d}(s)} = \frac{-2V_d(2D-1)}{L_f C_d s^2 + 2r_a C_d s + (2D-1)^2} \quad (3.5)$$

3.1.2 Modelo en Espacios de Estados Promediado

El modelo del FAP obtenido se realizó mediante la obtención de las ecuaciones fundamentales que describen el comportamiento del VSI monofásico en términos de sus funciones de conmutación, convirtiéndolas luego en una forma lineal [56 y 57].

En este caso el FAP se consideró como una fuente de corriente controlada por tensión que entrega la corriente de compensación de armónicos a la carga no lineal [52] (Anexo C). La relación de entrada y salida de tensión y corriente del FAP se expreso mediante una función de conmutación de control $u(t)$ que toma valores en el intervalo cerrado real $[1, -1]$ y representa el valor promedio de la señal PWM de control inyectada al sistema.

En este sentido, se definieron como variables de estado la corriente presente en el inductor de salida del FAP $x_1 = i_f$ y la tensión almacenada en el condensador de continua del VSI $x_2 = v_d$ [58]. Los objetivos de control establecidos para el FAP son:

- Que el valor promedio de la tensión en el condensador de continua se mantenga constante, por ejemplo $\langle x_2 \rangle = V_d$, donde

V_d debe cumplir con la condición del convertidor Boost (elevador) de que $V_d > V_s$;

- Que la corriente de la fuente sinusoidal de la red este en fase con la forma de onda de la tensión, por ejemplo $\langle x_1 \rangle = i_f = I_s \sin(\omega t)$.

Estos dos objetivos definen el problema de control no estándar: el primero es un objetivo de regulación, y el segundo de seguimiento [59], y su propósito es compensar completamente el contenido armónico en la carga no lineal. La Ecuación de estado del FAP se rige por la representación en espacio de estados (3.6):

$$\begin{bmatrix} \dot{i}_f \\ \dot{v}_d \end{bmatrix} = \begin{bmatrix} -\frac{R_{Lf}}{L_f} & \frac{1}{L_f}u(t) \\ -\frac{1}{C_d}u(t) & 0 \end{bmatrix} \begin{bmatrix} i_f \\ v_d \end{bmatrix} + \begin{bmatrix} -\frac{1}{L_f} \\ 0 \end{bmatrix} v_s \quad (3.6)$$

Cuando se define como salida del FAP a la corriente i_f , se obtiene como resultado la función de transferencia de la Ecuación (3.7):

$$\frac{i_f(s)}{v_s(s)} = \frac{-sC_d}{L_f C_d s^2 + C_d R_{Lf} s + u^2(t)} \quad (3.7)$$

Que coincide con la Ecuación analizada mediante funciones de conmutación obtenida en la Ecuación (3.2) y cuando se establece como salida del FAP la tensión V_d :

$$\frac{v_d(s)}{v_s(s)} = \frac{u(t)}{L_f C_d s^2 + C_d R_{Lf} s + u^2(t)} \quad (3.8)$$

Obteniéndose un resultado semejante al obtenido en la Ecuación (3.3). El análisis expuesto para el modelamiento del FAP mediante los dos métodos anteriormente definidos coincidió con los resultados obtenidos por Rodrigues y Braga en [60].

3.2 Obtención de Corrientes de Referencia AP

Un aspecto clave a tener en cuenta en el diseño e implementación del control del FAP es la forma como se realiza la obtención de la corriente de referencia que debe seguir el controlador. La generación de la corriente de compensación es elemental, ya que el seguimiento adecuado de la corriente permite asegurar un apropiado procesamiento y cálculo de la acción de control, la generación adecuada de pulsos de disparo al VSI, y por lo tanto la inyección de la corriente deseada de compensación de armónicos a la red.

La Figura 3.1 muestra el diagrama esquemático de la estructura interna del controlador donde se aprecia el bloque fundamental del estimador de la referencia de corriente.

Capítulo 3 Modelamiento y Obtención de Corrientes de Referencia del FAP

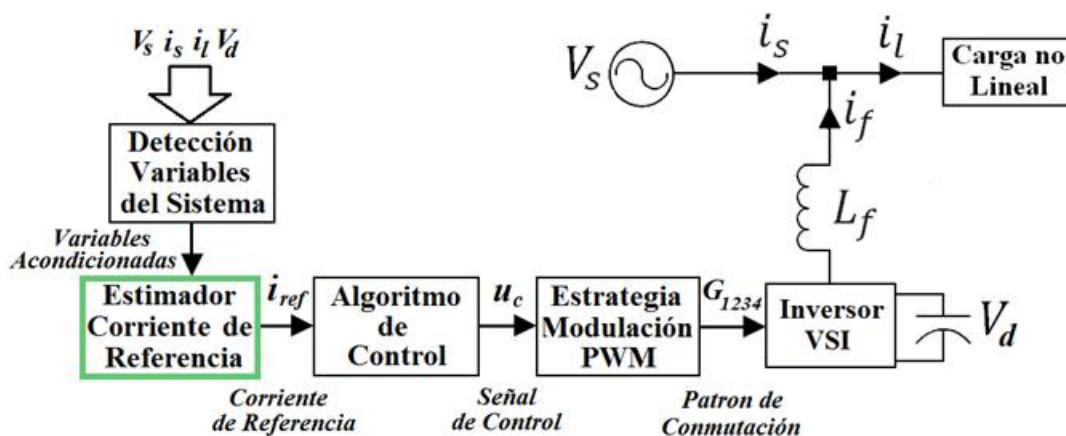


Figura 3-1: Diagrama de Bloques del Sistema de Control del FAP en paralelo.

La extracción de la componente fundamental de corriente se obtiene mediante la aplicación de transformaciones sobre los valores de las variables del sistema durante un ciclo de frecuencia fundamental, por lo cual, se tuvo en cuenta en la implementación digital del controlador, la elección de la resolución adecuada para la adquisición de las señales y cumplir con el teorema de muestreo de Shannon/Nyquist, de tal manera que el tiempo de respuesta del compensador siga las variaciones de la corriente en la carga de forma suave, con el menor tiempo de establecimiento.

Los métodos de obtención de corriente de referencia se han clasificado de acuerdo al dominio en el que se calculan, bien sea en el dominio temporal (tradicionales), en el dominio frecuencial y otros algoritmos no convencionales, los cuales han sido publicados por varios autores en las referencias [61, 62, 63, 64 y 65].

En el Anexo D del documento se realiza una revisión del estudio de los métodos de generación de referencia de corriente en tiempo discreto ya que la naturaleza del control a implementar es digital.

A continuación se describen los dos métodos de obtención de corrientes de referencia implementadas para el control del FAP de

este trabajo: el método de obtención de corrientes de referencia que utiliza la teoría de la potencia activa y reactiva instantánea $p-q$ y el método que utiliza un Lazo de Seguimiento de Fase PLL.

3.2.1 Método de generación de referencia de corriente que usa la teoría $p-q$ instantánea

Este método aplicado a sistemas trifásicos y monofásicos, utiliza el cálculo de la potencia activa y reactiva instantánea de la carga no lineal, compuesta por una componente DC y una componente oscilatoria. La componente oscilatoria se separa en un intervalo de tiempo determinado por un número entero de ciclos [66, 67 y 68]. Esta técnica fue propuesta por Akagi en [69] y a partir de la definición de estos conceptos han surgido gran cantidad de métodos que proponen modificaciones y mejoras, fundamentados de alguna manera en sus bases teóricas, como se relacionan en [70, 71, 72, 73, 74, 75 y 76].

Akagi en [71], propuso la teoría $p-q$ que transforma tanto corrientes y voltajes de un sistema trifásico en un marco de referencia a-b-c a un nuevo marco de referencia $\alpha-\beta$, lo que permitió analizar las potencias activa y reactiva instantáneas de los sistemas trifásicos de tres o cuatro hilos, en condiciones equilibradas o desequilibradas. Con esta representación vectorial de corrientes o voltajes, la potencia real instantánea convencional p_L y una nueva definición de potencia reactiva instantánea q_L se expresaron de la siguiente forma:

$$\begin{bmatrix} p_L \\ q_L \end{bmatrix} = \begin{bmatrix} \bar{p}_L + \tilde{p}_L \\ \bar{q}_L + \tilde{q}_L \end{bmatrix} = \begin{bmatrix} v_\alpha & v_\beta \\ -v_\beta & v_\alpha \end{bmatrix} \cdot \begin{bmatrix} i_{L\alpha} \\ i_{L\beta} \end{bmatrix} \quad (3.9)$$

Donde los operadores "-" y "~" corresponden a las componentes de corriente continua y corriente alterna respectivamente. Las componentes de tensión y de corriente en el marco de referencia $\alpha-\beta$ de la Ecuación (3.9) se obtienen de acuerdo a:

$$\begin{bmatrix} x_\alpha \\ x_\beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -1/2 & -1/2 \\ 0 & \sqrt{3}/2 & -\sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} x_{La} \\ x_{Lb} \\ x_{Lc} \end{bmatrix} \quad (3.10)$$

Donde x denota bien sea la componente de tensión o corriente en el punto de conexión de la carga no lineal. Para compensar la potencia reactiva y armónica entregada a la carga no lineal, las corrientes de compensación que se requieren inyectar en la red por el FAP se obtienen mediante la transformación inversa:

$$\begin{bmatrix} i_{f\alpha} \\ i_{f\beta} \end{bmatrix} = \frac{1}{v_\alpha^2 + v_\beta^2} \begin{bmatrix} v_\alpha & -v_\beta \\ v_\beta & v_\alpha \end{bmatrix} \cdot \begin{bmatrix} -\tilde{p}_L \\ -\tilde{q}_L \end{bmatrix} \quad (3.11)$$

Capítulo 3 Modelamiento y Obtención de Corrientes de Referencia del FAP

Por lo cual las corrientes de compensación en el marco de referencia α - β se transforman ahora al sistema de referencia a - b - c así:

$$\begin{bmatrix} i_{fa} \\ i_{fb} \\ i_{fc} \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & 0 \\ -1/2 & \sqrt{3}/2 \\ -1/2 & \sqrt{3}/2 \end{bmatrix} \cdot \begin{bmatrix} i_{f\alpha} \\ i_{f\beta} \end{bmatrix} \quad (3.12)$$

La teoría p - q se extiende a sistemas monofásicos en [77 y 78] y se aplica a FAP por los autores referenciados en [79 y 80]. Al igual que la teoría p - q para sistemas trifásicos, la teoría p - q para sistemas monofásicos también proporciona una definición de la potencia reactiva instantánea.

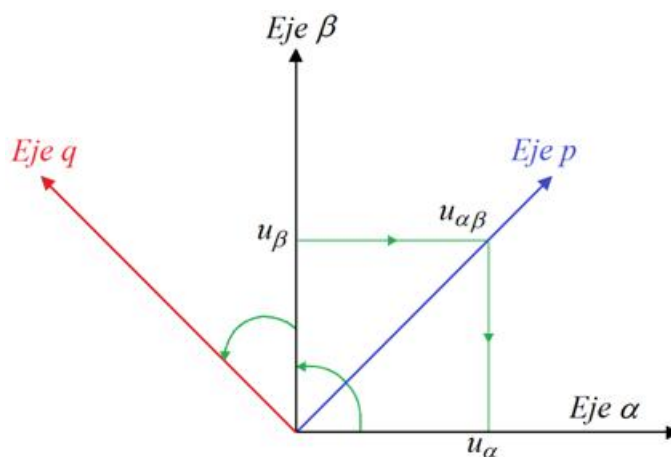


Figura 3-2: Coordenadas de potencia para filtrado activo de potencia monofásico en marco de referencia rotatorio.

En este método la tensión de alimentación y la corriente en la carga se transforman al marco de referencia α - β . La tensión de alimentación y la corriente de carga se consideran como componentes α y los componentes β se generan mediante el desplazamiento de 90° de la señal de tensión y corriente como se ve en la Figura 3-2.

La potencia instantánea activa y reactiva en el sistema monofásico se define como se expresó en la Ecuación (3.9), de tal manera que si por ejemplo, se considera una onda sinusoidal unitaria como

señal de tensión y una onda cuadrada unitaria como señal de corriente como se muestra en la Figura 3-3, esta señal representa las componentes de voltaje y corriente α . Las componentes β de esta tensión y corriente se muestran en la Figura 3-4, las cuales fueron obtenidas al desplazar ambas en un valor de $\pi/2$.

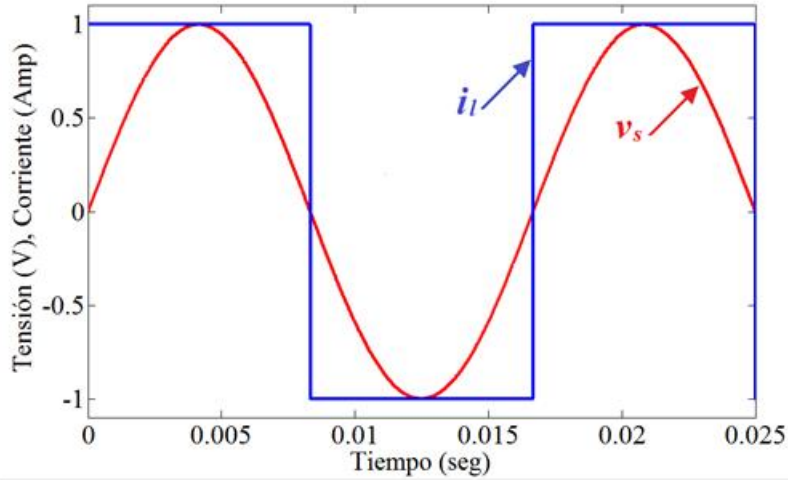


Figura 3-3: Componente α de tensión y corriente de carga.

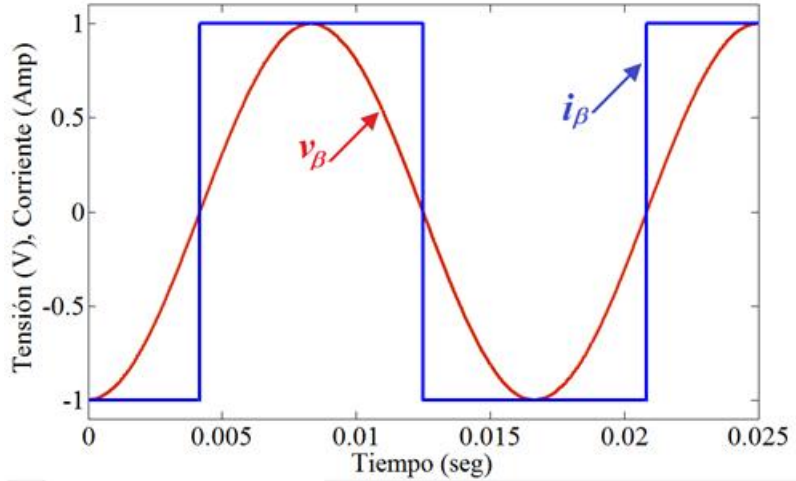


Figura 3-4: Componente β de tensión y corriente de carga.

Mediante simulación se validó el método en donde las potencias activa y reactiva instantáneas se grafican en la Figura 3-5, las cuales corresponden a señales periódicas con periodo $T/4$.

La potencia real activa y reactiva promedio puede ser calculada usando las Ecuaciones (3.13) y (3.14), respectivamente, con un periodo de tiempo promediado de $T/4$. Esto mejora el desempeño transitorio del algoritmo.

Capítulo 3 Modelamiento y Obtención de Corrientes de Referencia del FAP

$$P_{AV}^{RE} = \frac{P_{AV}}{2} = \frac{2}{T} \int_t^{t+T/4} [v_\alpha i_\alpha + v_\beta i_\beta] dt \quad (3.13)$$

$$Q_{AV}^{RE} = \frac{Q_{AV}}{2} = \frac{2}{T} \int_t^{t+T/4} [v_\alpha i_\beta + v_\beta i_\alpha] dt \quad (3.14)$$

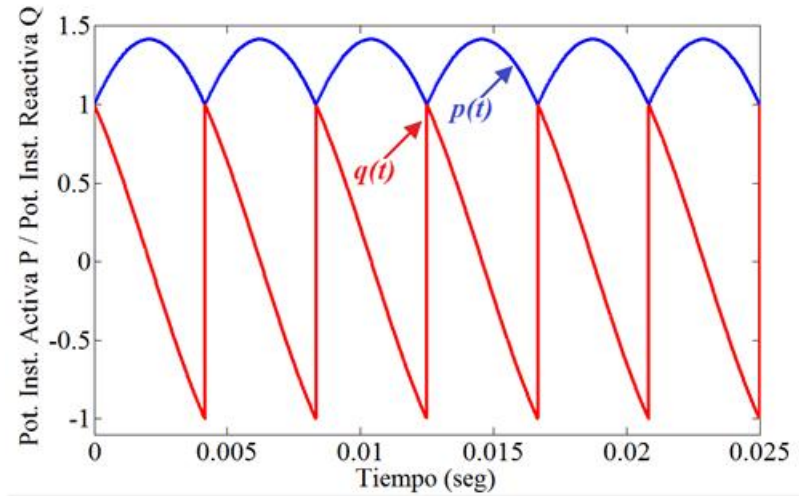


Figura 3-5: Potencia Real y Reactiva Instantánea utilizando la teoría p - q .

La corriente de referencia del filtro estimada para compensar los armónicos se obtiene mediante la Ecuación (3.15):

$$i_{ref} = \frac{1}{u_{\alpha\beta}^2} [u_\alpha (p - p_{AV}) - u_\beta (q_{AV} + \tilde{q})] \quad (3.15)$$

Donde $p - p_{AV}$ representa la potencia armónica de la carga y $q_{AV} + \tilde{q}$ representa la potencia reactiva instantánea total de la carga. La corriente de la fuente se puede obtener restando la corriente del filtro de la corriente de carga. Este método posee la ventaja de tener un tiempo de respuesta más rápido comparativamente con los otros métodos propuestos en la literatura. Sin embargo, el algoritmo no puede reproducir la fuente sinusoidal de corriente cuando la tensión de alimentación está distorsionada.

La Figura 3-6 ilustra el desempeño del algoritmo simulado y aplicado para la carga cuyas formas de onda se muestran en la Figura 3-3.

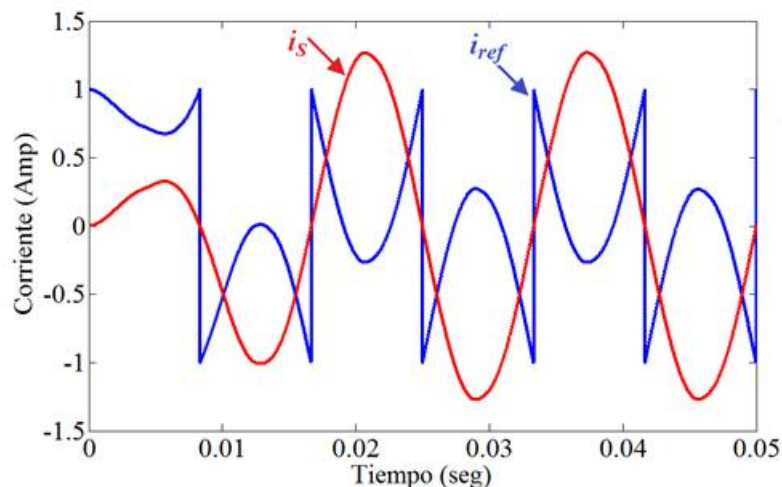


Figura 3-6: Corriente compensada en la fuente y corriente de referencia para una tensión sinusoidal unitaria y una corriente de forma de onda cuadrada unitaria.

Por esta razón este algoritmo no es viable para sistemas de distribución de tensión con distorsión presente en el voltaje del punto común de conexión. Generalmente esta técnica es fácilmente implementable, posee un excelente rendimiento en estado estacionario con tensión de alimentación ideal, pero en contraste este método es pobre para la compensación de armónicos de corriente si la tensión de la fuente no es simétrica y presenta retrasos en la compensación. La aplicación de ésta técnica se resume en la Figura 3-7.

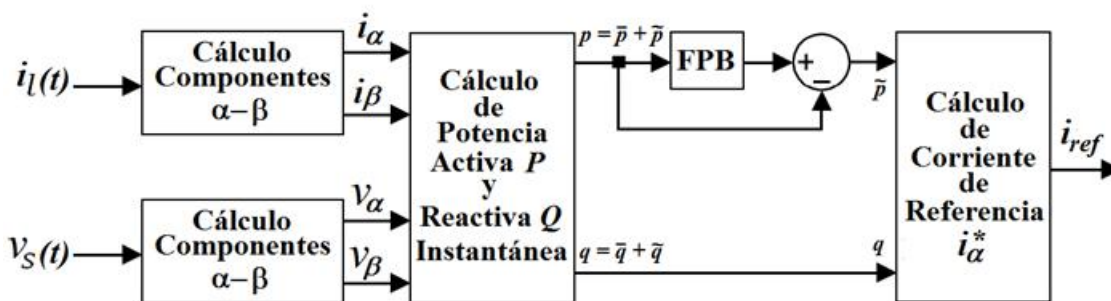


Figura 3-7: Diagrama de bloques de la técnica de generación de referencia de corriente basada en la teoría $p-q$ para sistema monofásicos.

3.2.2 Método de generación de referencia de corriente que usa Lazo de Seguimiento de Fase

El lazo de seguimiento de fase (Phase Locked Loop - PLL) es un algoritmo utilizado para la generación de referencias en lazos de control de parámetros eléctricos [81 y 82].

El método basado en PLL se puede utilizar individualmente o junto con otros algoritmos, como la teoría $p-q$ y su objetivo principal es la generación de señales sinusoidales unitarias, lo que permite la síntesis de las corrientes sinusoidales incluso cuando las tensiones de alimentación están distorsionadas. Con este método se puede extraer información de la señal de entrada tal como la amplitud y fase de la componente fundamental y la desviación en frecuencia entre otras.

El PLL puede ser usado directamente como elemento principal para la síntesis de las corrientes de referencia que ingresan al sistema de control del FAP (lazo de corriente), luego, el valor entregado por el PLL se multiplica por la referencia del control de tensión (lazo de tensión) modulando la corriente de referencia, que puede ser comparada con un valor medido de la corriente en el sistema eléctrico o puede restarse de la corriente de carga para generar la referencia de corriente.

La representación del diagrama de bloques del método PLL se muestra en la Figura 3-8, que consta de un detector de fase, un filtro de lazo y un oscilador controlado por voltaje VCO.

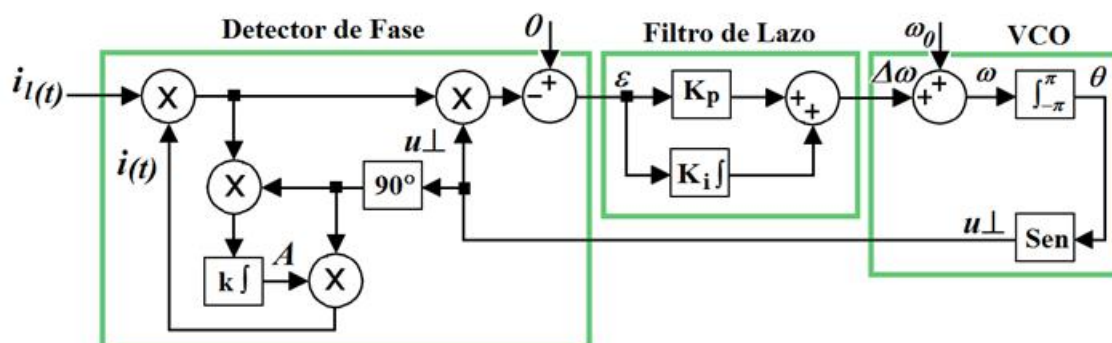


Figura 3-8: Diagrama de bloques del PLL mejorado.

La variable i_t) representa la componente fundamental de la señal de entrada y A representa el pico fundamental de la señal de entrada [83]. Se pueden utilizar dos bloques EPLL (Enhanced PLL) separados para extraer la información tanto de la tensión y de la corriente. El método se puede utilizar para compensar los FAP en condiciones de tensión de alimentación distorsionada, pero el costo de cálculo es elevado y se requiere cuidado en la configuración de los parámetros internos del PLL para obtener una respuesta transitoria aceptable y no sea muy lenta.

El funcionamiento de este algoritmo se basa en las definiciones de producto escalar y ortogonalidad de los vectores instantáneos expuestos en [81]. En el caso monofásico se propone sintetizar una señal sinusoidal unitaria u ortogonal a una corriente de entrada i_1 . El producto interno promedio de estas dos señales se define por la Ecuación (3.16), donde el producto debe converger a cero siempre y cuando las dos señales son ortogonales:

$$\overline{i_1 \cdot u} = \frac{1}{T} \int_{t-T}^t i_1(\tau) \cdot u(\tau) d\tau \quad (3.16)$$

El ángulo instantáneo θ se utiliza para sintetizar la función sinusoidal u , se obtiene mediante la integración de la salida ω del controlador proporcional integral PI . Si bien el PLL intenta sintetizar la función sinusoidal para satisfacer la condición de ortogonalidad, el controlador PI convierte el error $\epsilon = 0 - \overline{i_1 \cdot u}$ en una señal de corrección $\Delta\omega$ que ajusta la frecuencia de la señal ω . La señal $\omega_0 = 377 \text{ rad/seg}$ se utiliza para mejorar el rendimiento inicial del PLL, haciendo que la frecuencia inicial se ajuste a la frecuencia del sistema eléctrico.

La acción de control PI entrega una salida ω constante cuando el PLL está sincronizado. En esta condición, el ángulo θ sigue el ángulo de la corriente i_1 , excepto por un desfase de $\pi/2$. Cuando el PLL se implementa en sistemas trifásicos la señal θ en régimen permanente puede ser usado para generar las otras fases del sistema trifásico, v_a , v_b y v_c , mediante el desfaseamiento de θ en un valor de $\pm 2\pi/3$.

Capítulo 3 Modelamiento y Obtención de Corrientes de
Referencia del FAP

Capítulo 4

Diseño e Implementación del Control No Lineal

En esta sección se describe la técnica de control no lineal por banda de histéresis propuesta para controlar el FAP. Se describe el diseño del lazo de control externo de tensión PI y el diseño del lazo de control interno de corriente por banda de histéresis.

En seguida se someten a simulación tres estrategias de control: control por banda de histéresis utilizando obtención de referencia de corriente por el método PLL; control por banda de histéresis utilizando obtención de referencia de corriente por el método de potencia activa y reactiva $p-q$; y control por banda de histéresis adaptativo utilizando obtención de referencia de corriente por el método de potencia activa y reactiva $p-q$.

Se presenta el análisis comparativo del funcionamiento de los controladores propuestos mediante la medición de índices de desempeño establecidos sobre los resultados obtenidos al controlar el FAP conectado a una carga no lineal compuesta por un puente rectificador monofásico con cargas resistiva, inductiva - resistiva y resistiva - capacitiva.

Finalmente se describe el diseño e implementación del algoritmo de control de mejor rendimiento en la simulación sobre el DSP 56F8323 y se realiza el análisis de resultados experimentales del FAP controlado, verificando y comparando los criterios de desempeño del prototipo implementado con el simulado.

4.1 Estrategias de Control para FAP en Paralelo

Las técnicas de control no lineal revisadas en la literatura para controlar el FAP, generan las funciones de conmutación $u(t)$ para entregar al VSI, a partir de la corriente de referencia calculada. La función de error de corriente se calcula en línea, a partir de la diferencia entre la corriente actual en la carga y la corriente de referencia calculada por el método de obtención establecido. La

componente fundamental $i_s(t)$ de la corriente distorsionada en la carga $i_l(t)$ se extrae normalmente a través de un filtro pasa bajas obteniéndose la señal de error $e(t) = i_{ref}(t) - i_f(t)$ [16, 84 y 85].

Una vez obtenida la señal de referencia o señal de error $e(t)$ se plantea el proceso de modulación que controla la secuencia de conmutación, de modo que esta función de conmutación $u^*(t)$ inyecte una corriente $i_f(t)$ resultante a la carga no lineal para que sea lo más cercanamente parecida a una función sinusoidal [86 y 87].

Para simular y evaluar el comportamiento estático y dinámico del FAP se seleccionaron dos algoritmos para obtener la referencia de corriente para el FAP: el método que usa la teoría de potencia instantánea activa y reactiva y el método de lazo de seguimiento de fase, debido a que se destacan por su simplicidad, robustez, rápida respuesta dinámica y factibilidad de implementación digital.

A continuación se describe el diseño e implementación de dos técnicas de control digital no lineal para el lazo interno de control de corriente: el método de modulación por banda de histéresis convencional y el método de control por banda de histéresis adaptativo.

4.2 Control No Lineal de Corriente por Banda de Histéresis

El control por banda de histéresis ofrece una respuesta rápida y buena precisión, ya que puede ser implementado en forma digital y, en principio, no requiere el conocimiento de los parámetros de la carga. Sin embargo, dependiendo de las condiciones de carga, la frecuencia de conmutación puede variar ampliamente durante el periodo fundamental, dando lugar a una operación irregular del VSI [88 y 89].

Para reducir la interferencia de conmutación, se puede emplear un control PLL sobre la amplitud de la banda de histéresis y garantizar una frecuencia de conmutación constante dentro del periodo fundamental. La Figura 4-1 muestra el circuito esquemático del FAP incluyendo el control de corriente por histéresis [90].

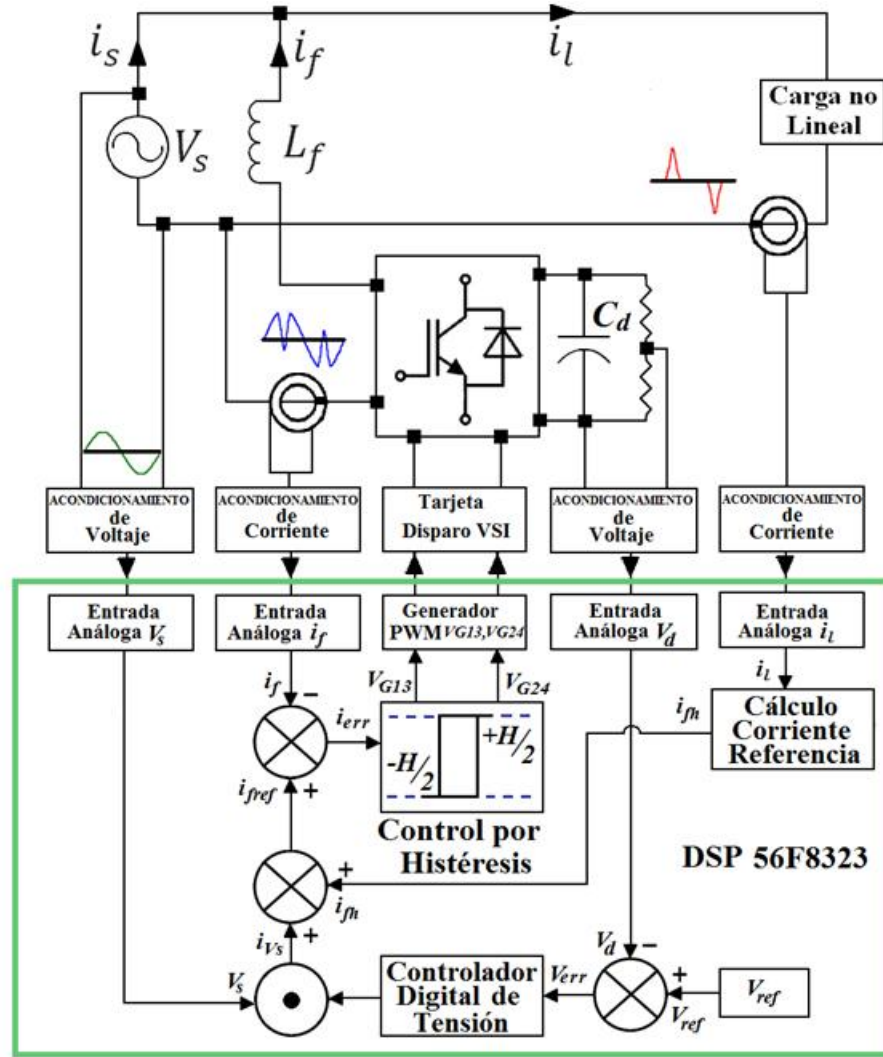


Figura 4-1: Esquema de General de Control Digital de Corriente por Banda de Histéresis.

En el esquema propuesto la tensión de la fuente de alimentación V_s y en el condensador de continua V_d , así como la corriente en la carga i_l y a la salida del FAP i_f se miden para controlar el FAP. El diagrama de bloques específico del sistema de control digital usando la obtención de referencias mediante PLL se muestra en la Figura 4-2.

La tensión V_d sensada se compara con una referencia de tensión establecida para detectar el error de tensión v_{err} . En el FAP, la tensión del condensador de continua V_d presenta un rizado correspondiente al segundo armónico de la frecuencia fundamental de la red de CA, de tal manera que la tensión almacenada en el condensador C_d es simétrica alrededor de la mitad del período del ciclo de corriente alterna bajo condiciones de operación en estado estacionario.

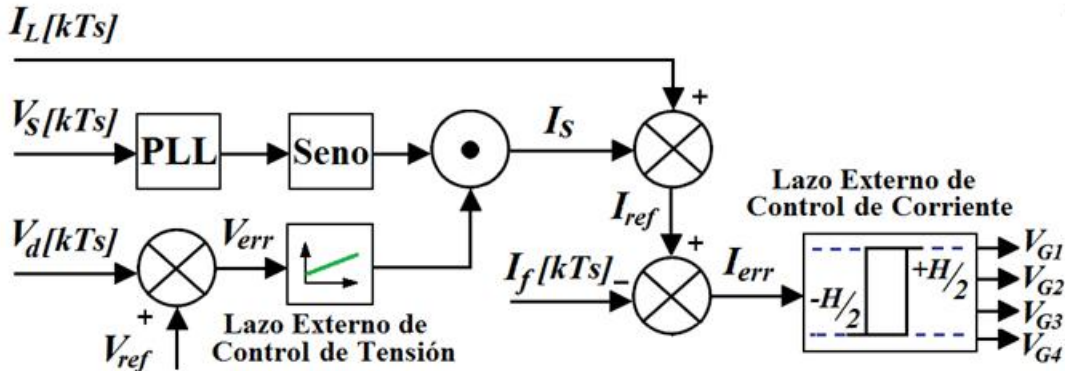


Figura 4-2: Diagrama de Control del Sistema de Control por Banda de Histéresis para el FAP con obtención de referencias mediante PLL.

El error de tensión se procesa sobre medio ciclo de la señal de corriente alterna mediante una acción de control proporcional integral PI para asegurar que el error en estado estacionario sea cero. Manteniendo constante la tensión en el condensador de continua a un valor de referencia establecido, limita la salida de control al valor máximo permitido y suministrar la potencia necesaria desde la fuente de alterna del FAP.

La acción de control PI permite que el FAP responda rápidamente ante las pérdidas de energía provocadas en la conmutación de los IGBT, la descarga de corriente en el condensador y la potencia real de la carga entre otras perturbaciones. Además, si se presenta disminución en la corriente de la carga, se produce un incremento súbito de la tensión en el bus de continua, ocasionando la disminución de la corriente de alimentación por un momento para reducir la tensión en el condensador al valor de referencia establecido.

De igual manera, después de unos cuantos ciclos de operación, la salida del controlador se establece en el valor de estado estacionario. De otra parte, el vector unitario en fase con la fuente de tensión se obtiene sensando la tensión de la red de alimentación y pasándolo a través del lazo de seguimiento de fase.

La salida del controlador PI se multiplica con el vector unitario para generar la referencia de corriente de alimentación sinusoidal I_s en fase con la fuente de tensión para garantizar que el factor de potencia sea unitario. La corriente referenciada de la fuente de alimentación I_s se compara con la corriente sensada en la carga I_L para obtener la corriente de referencia y restarla de la corriente actual de salida del FAP I_f y entregar la señal de error de corriente I_{err} al controlador de corriente.

La Figura 4-3 ilustra el diagrama de bloques del sistema de control digital usando la obtención de referencias mediante la teoría $p-q$ instantánea para sistemas monofásicos, en el cual se miden la señal de tensión de alimentación V_s y la corriente en la carga no lineal I_L , las cuales se consideran como componentes de tensión y corriente α , y que posteriormente se desfasan digitalmente 90° mediante un retardo de transporte de $4.166ms$ para obtener las componentes de tensión de corriente y tensión β y transformar las componentes $\alpha-\beta$ de tensión y corriente monofásicas en el marco de referencia $\alpha-\beta$.

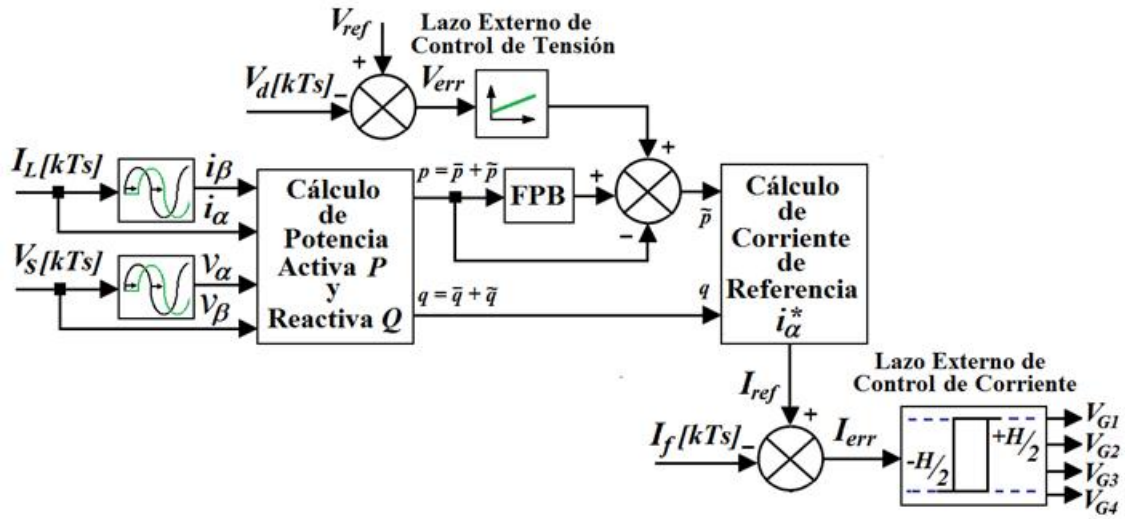


Figura 4-3: Diagrama de Control del Sistema de Control por Banda de Histéresis para el FAP con obtención de referencias mediante la teoría $p-q$.

Con la representación vectorial de corrientes o voltajes en $\alpha-\beta$, la potencia real instantánea p_L y la potencia reactiva instantánea q_L se obtienen mediante el cálculo de la Ecuación (3.9). Luego la componente fundamental de la potencia real calculada se filtra a través de un filtro pasa altas en configuración pasa bajas para obtener la potencia activa de la carga \tilde{p} .

Teniendo la potencia reactiva instantánea total de la carga q_L , y la potencia activa instantánea filtrada \tilde{p} se calculan las componentes i_α^* e i_β^* , aplicando la Ecuación (3.11).

La componente i_α^* resultante se toma como corriente de referencia I_{ref} para la compensación. Una vez obtenida la corriente de referencia, se resta de la corriente actual de salida del FAP I_f para entregar la señal de error de corriente I_{err} al controlador de corriente. El control de corriente por banda de histéresis se aplica sobre el error de corriente para generar las señales de disparo para los IGBT del FAP.

El VSI del FAP, en respuesta a estos pulsos de sincronización, genera la señal de modulación PWM en el lado de alterna que provoca un flujo de corriente a través del inductor L_f para la compensación de armónicos y potencia reactiva de la carga, dando como resultado una corriente sinusoidal con factor de potencia unitario en la fuente de corriente alterna.

4.2.1 Análisis y Principio de Operación

El esquema de control de corriente por histéresis sobre el FAP se muestra en la Figura 4-4. La tensión instantánea de salida del VSI u_f tiene una forma de onda rectangular cuya amplitud oscila entre $\pm V_d$ como resultado de la modulación bipolar, con periodo T y duraciones de los pulsos positivos y negativos τ_p y τ_n , respectivamente como se aprecia en la Figura 4-5. Suponiendo que la tensión de alimentación de corriente continua V_d es constante, una señal proporcional a u_f se refleja en los comandos lógicos entregados a las compuertas de los IGBT del VSI.

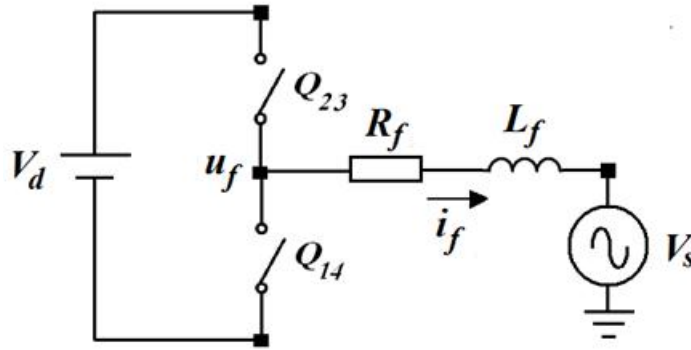


Figura 4-4: Esquema simplificado de un inversor alimentado por voltaje.

La corriente entregada por el FAP mostrada en el circuito de la Figura 4-4 satisface la Ecuación (4.1):

$$u_f = R_f i_f + L_f \frac{di_f}{dt} + V_s \quad (4.1)$$

Entonces, si i_{ref} es la referencia de corriente calculada, el error instantáneo de corriente ε se puede definir como la diferencia entre la corriente actual entregada por el FAP i_f medida en la carga no lineal y la corriente de referencia i_{ref} .

$$\varepsilon = i_{ref} - i_f \quad (4.2)$$

Y la referencia de tensión de referencia a entregar por el filtro u_{ref} se puede definir como:

$$u_{ref} = R_f i_{ref} + L_f \frac{di_{ref}}{dt} + V_s \tag{4.3}$$

A partir de la manipulación de las Ecuaciones (4.1) a (4.3), se da lugar a:

$$u_{ref} - u_f = R_f \varepsilon + L_f \frac{d\varepsilon}{dt} \tag{4.4}$$

De esta manera, el objetivo del control por banda de histéresis es mantener el error de corriente ε dentro de una banda de anchura $\pm H/2$ alrededor de cero. Por lo general los efectos de R_f se desprecian y la tensión de referencia puede considerarse constante durante un período de modulación, por lo que el error ε tiene un comportamiento triangular y el promedio de la tensión de salida u_f sobre T es igual a u_{ref} .

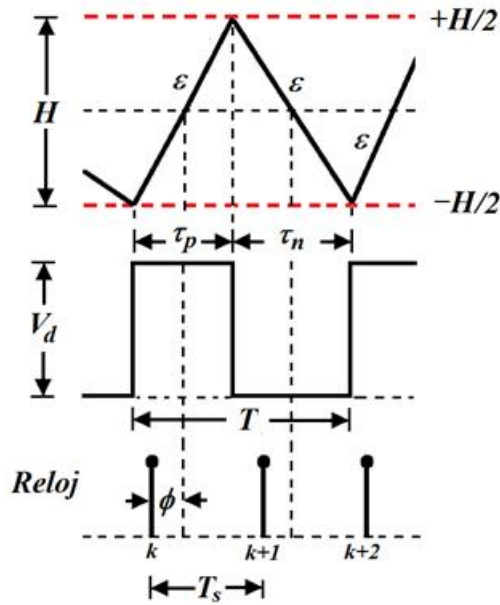


Figura 4-5: Operación del control por histéresis.

Entonces la normalización de la referencia de tensión u_{ref} .

$$u_n = \frac{u_{ref}}{V_d} = \frac{L_f di_{ref}}{V_d dt} + \frac{V_s}{V_d} \tag{4.5}$$

Mediante la observación de la Figura 4-5, se puede observar que la tensión nominal entregada por el VSI u_f es igual a V_d durante el intervalo de subida τ_p y $-V_d$ durante el intervalo de bajada τ_n , por lo tanto los tiempos de los pulsos a partir del periodo T (el cual varía dependiendo de los parámetros de la banda de histéresis H), la tensión V_d y la referencia de tensión normalizada pueden expresarse como:

$$T = \frac{2HL_f}{V_d[1-u_n^2]} \quad (4.6)$$

$$\tau_p = T \frac{1+u_n}{2} \quad y \quad \tau_n = T \frac{1-u_n}{2} \quad (4.7)$$

Es decir:

$$\tau_p = \frac{HL_f}{V_d(1-u_n)} \quad y \quad \tau_n = \frac{HL_f}{V_d(1+u_n)} \quad (4.8)$$

Donde L_f es la inductancia de enlace. Si un varía y H se mantiene constante se produce una modulación de frecuencia variable como se muestra en la Ecuación (4.6). Para obtener un periodo constante T_s , la banda de histéresis H debe variar en dependencia de un así:

$$H = \frac{V_d T_s [1-u_n^2]}{2L_f} \quad (4.9)$$

Entonces reemplazando la Ecuación (4.5) en la Ecuación (4.9) se obtiene:

$$H = \left\{ \frac{0.25V_d}{f_s L_f} \left[1 - \frac{L_f^2}{V_d^2} \left(m + \frac{V_s}{L_f} \right)^2 \right] \right\} \quad (4.10)$$

Donde $m = di_{ref}/dt$. El modelo del esquema del algoritmo para calcular un ancho de banda de histéresis adaptable implementada en Simulink® se muestra en la Figura 4-6.

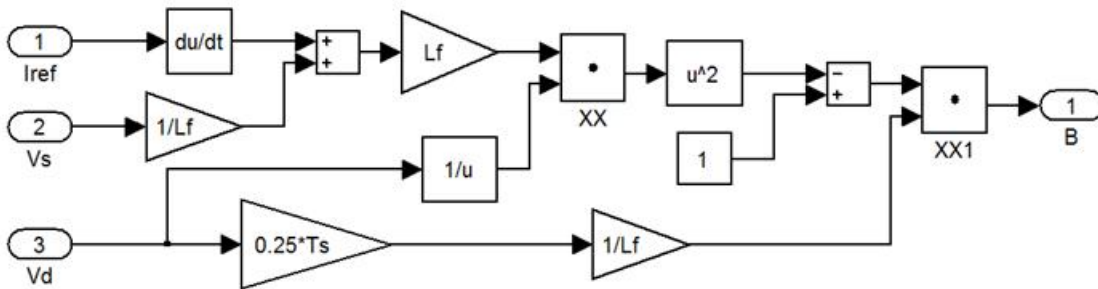


Figura 4-6: Modelo del estimador de banda de histéresis.

Para controlar H a una frecuencia fija, se requiere el uso de un lazo de seguimiento de fase PLL como se ha adoptado en [88 y 91] donde se emplea el comparador de histéresis que se constituye en un oscilador controlado por voltaje no lineal (VCO - Voltage Controlled Oscillator) como se aprecia en la parte superior de la Figura 4-7.

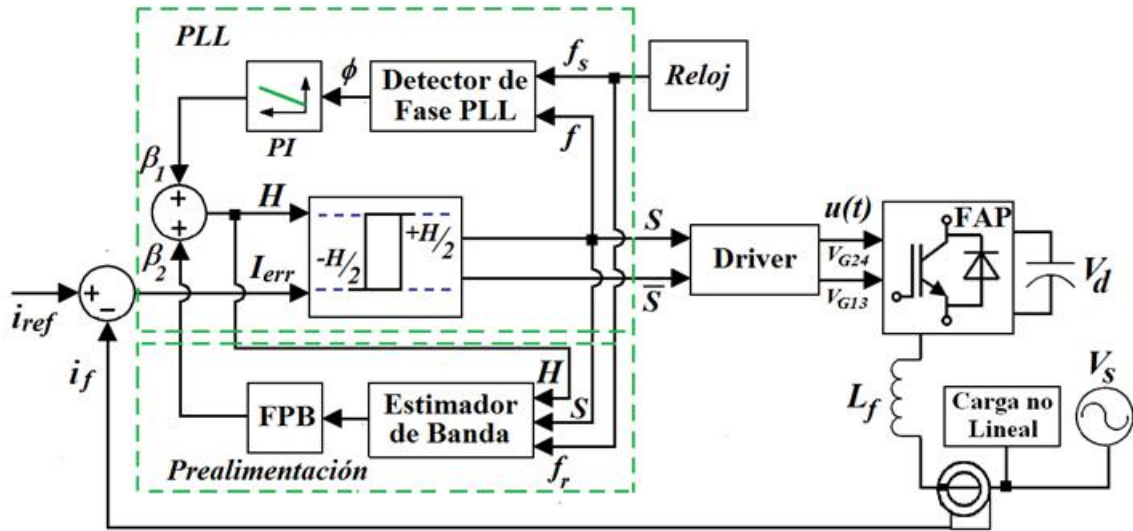


Figura 4-7: Esquema del controlador de histéresis digital de alto rendimiento.

La Figura 4-7 muestra la configuración básica del control de histéresis propuesto, donde la señal de error de corriente actual $\varepsilon = I_{err}$ se compara con una banda de ancho variable H en el bloque de control de histéresis para producir las señales de conmutación para el FAP.

4.3 Diseño del Sistema de Control Digital

4.3.1 Diseño Lazo de Control Externo de Tensión

La tensión en el condensador V_d se detecta mediante el sistema de instrumentación y acondicionamiento de señales de tensión y se compara con la tensión de referencia establecida V_{ref} . La función de transferencia del FAP en el lado del condensador de continua se comporta como un integrador de la forma:

$$G_v(s) = \frac{1}{sC_d} \tag{4.12}$$

Las especificaciones del lazo de control de tensión son dos: que responda más lentamente que el lazo de control de corriente y que sea de tipo regulación para mantener constante la tensión del condensador de continua del FAP V_d , por lo cual se propone que su dinámica deseada a lazo cerrado sea de segundo orden con coeficiente de amortiguamiento para regulación de $\xi = 0.707$, un ancho de banda de 60Hz que corresponde a una frecuencia natural equivalente de $\omega_n = 377 \text{ rad/seg}$.

Mediante la técnica por ubicación de polos se diseño el control PI teniendo en cuenta que el polinomio deseado equivalente a lazo cerrado propuesto fuera el siguiente:

$$P_d(s) = s^2 + 533s + 142129 \quad (4.13)$$

Donde el modelo del sistema a lazo cerrado de control de tensión en tiempo continuo se muestra en la Figura 4-8:

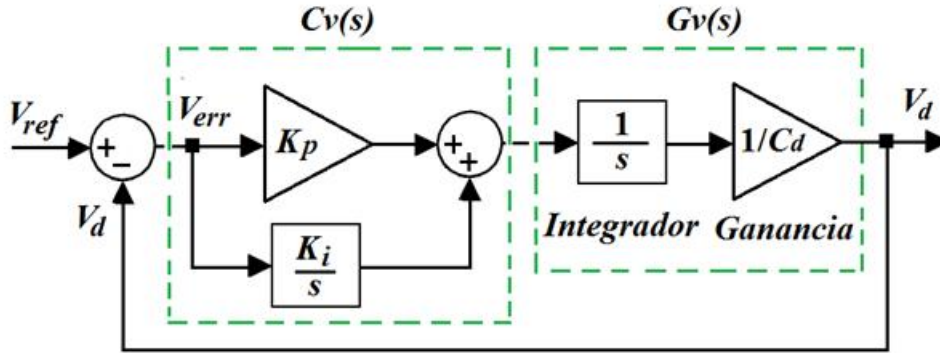


Figura 4-8: Modelo control analógico para la tensión del condensador de continua.

La función de transferencia a lazo cerrado del sistema de la Figura 4-8 es:

$$G_{lcv}(s) = \frac{\frac{K_p}{C_d}s + \frac{K_i}{C_d}}{s^2 + \frac{K_p}{C_d}s + \frac{K_i}{C_d}} \quad (4.14)$$

Entonces solucionando el sistema de ecuaciones resultante de la igualación del polinomio característico deseado de la Ecuación (4.13) con el polinomio característico del sistema a lazo cerrado de la Ecuación (4.14) se tiene que:

$$\frac{K_p}{C_d} = 533 \Rightarrow K_p = 0,25 \quad \text{y} \quad \frac{K_i}{C_d} = 142129 \Rightarrow K_i = 66 \quad (4.15)$$

Discretizando el controlador digital con un periodo de muestreo de 0.8ms y utilizando la aproximación de Tustin se tiene que:

$$C_v(s) = \frac{0,25s+66}{s} \Rightarrow C_v[z, T_s] = \frac{0,274z+0,2236}{z-1} \quad (4.16)$$

Donde la ganancia proporcional discreta del controlador PI digitalizado es $K_{pd} = 0,2236$ y la ganancia integral discreta es $K_{id} = 0,274$. Donde la salida del controlador digital de tensión PI $i_s^*[kT_s]$ se expresa como la siguiente función recursiva:

$$i_s^*[kT_s] = i_s^*[k-1T_s] + K_{pd}\{V_{err}[kT_s] - V_{err}[k-1T_s]\} + K_{id}V_{err}[kT_s] \quad (4.17)$$

Donde K_{pd} y K_{id} son las constantes de ganancia proporcional e integral respectivamente del controlador de voltaje, $V_{err}[k-1T_s]$ es la tensión de error del controlador y la salida del controlador $i_s^*[k-1T_s]$ y en el periodo de muestreo anterior $k - 1$. La salida actual $i_s^*[kT_s]$ del controlador de tensión se limita a un valor permisible de seguridad y correspondiente al valor máximo de la corriente de la red de alimentación medida I_s . El modelo del control digital de tensión se muestra en la Figura 4-9.

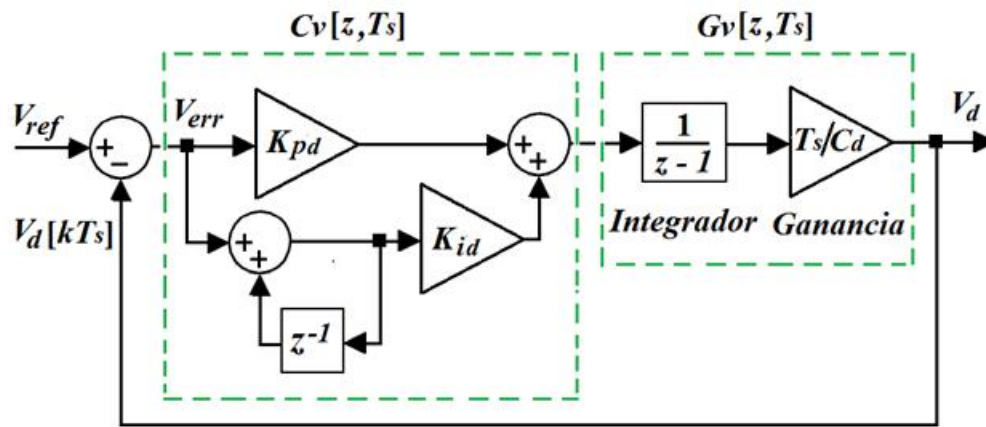


Figura 4-9: Modelo control digital para la tensión del condensador de continua.

4.3.2 Diseño Lazo de Control Interno de Corriente

El controlador de corriente por histéresis contribuye con el patrón de conmutación de los IGBT del FAP. La tensión modulada en amplitud entregada por el VSI u_f se expresa en términos de funciones de conmutación:

$$u_f[t] = V_d(S - \bar{S}) \quad (4.18)$$

Donde S y \bar{S} corresponden a las funciones de conmutación que disparan a las compuertas de los IGBT del FAP. La función de conmutación S toma un valor de uno si el IGBT₁ está en estado de conducción y toma un valor de cero si el IGBT₂ está estado de conducción. Del mismo la función de conmutación complementaria \bar{S} toma un valor de uno o cero cuando el IGBT₃ o el IGBT₄ están energizados.

El esquema de control de corriente basado en banda de histéresis es el representado en la Figura 4-1, donde la banda de histéresis varia para mantener una frecuencia de conmutación fija y entregar el voltaje por el VSI en la carga u_f apropiadamente, lo que se traduce en intervalos de tiempo de activación y desactivación de

los IGBT, mediante la variación del ciclo de trabajo entre los valores de $\pm V_d$.

Para garantizar una apropiada compensación, se requiere un elevado ancho de banda del PLL para seguir las transiciones de voltaje con buena precisión el cual debe estar en el orden de unos pocos *KHz*.

Para el propósito de control, la corriente de alimentación deseada $i_s^*[kT_s]$ de la Ecuación (4.17) entregada por el lazo de control externo de tensión y la corriente de referencia calculada $i_{ref}[kT_s]$ a partir de la corriente de la carga sensada, alimentan el lazo de control interno de corriente para generar la corriente de salida deseada $i_s^*[kT_s]$.

La corriente de salida de inyección del FAP actual $i_f[kT_s]$ sigue la corriente $i_s^*[kT_s]$ dentro de la banda de histéresis establecida. La amplitud de $i_s^*[kT_s]$ se mantiene constante a lo largo de un periodo de muestreo de la tensión de alimentación, y la corriente de la fuente se mantiene libre de distorsión y se encuentra en fase con el voltaje durante la operación en estado estacionario como transitorio. Por lo tanto, el proceso de compensación es instantáneo.

De acuerdo a las especificaciones de diseño del FAP, este debe compensar cargas que no superen *600W* de potencia. Suponiendo que el filtro activo en conjunto con la carga no lineal de la red, presenta una característica resistiva dando como resultado una corriente de la red sinusoidal y en fase con la tensión de la red, su valor pico puede ser calculado como:

$$i_{spico} = \frac{2P_o}{V_{spico}} = \frac{1200}{170} = 7.05A \quad (4.19)$$

El rizado de corriente máximo en el inductor L_f se define en función del valor de corriente pico de entrada así:

$$\Delta i_{fmax} = 0.2 \cdot i_{spico} = 0.2 * 7.05 = 1.41A \quad (4.20)$$

El índice de modulación se calcula:

$$M_f = \frac{V_{spico}}{V_f} = \frac{170}{240} = 0.707 \quad (4.21)$$

Para este índice de modulación el rizado máximo de corriente parametrizados para señal de modulación de dos niveles de conmutación se obtiene a partir de:

$$\overline{\Delta i_{fmax}} = \frac{2\Delta i_f L_f}{V_f T_s} = M_f \text{sen}(\omega t) - (M_f \text{sen}(\omega t))^2 = 0.25 \text{ para } 0 \leq \omega t \leq 2\pi \quad (4.22)$$

La inductancia L_f calculada de acuerdo a dos niveles de tensión:

$$f_{smax} = \frac{V_f}{2L_f\Delta i_f} \text{ y } f_{smin} = \frac{V_f^2 - V_{pico}^2}{2L_f\Delta i_f V_f} \tag{4.23}$$

$$L_f = \frac{V_f}{2f_{smax}\Delta i_f} = \frac{240}{2 \cdot 15000 \cdot 1.41} = 0.00567H \tag{4.24}$$

$$f_{smin} = \frac{V_f^2 - V_{pico}^2}{2L_f\Delta i_f V_f} = \frac{240^2 - 170^2}{2 \cdot 0.00567 \cdot 1.41 \cdot 240} = 7.5KHz \tag{4.25}$$

Teniendo en cuenta las características mínimas y máximas de conmutación, se plantea el esquema de control por histéresis mostrado en la Tabla 4-1 donde los estados de conmutación de los IGBT, la tensión u_f sobre el inductor de acoplamiento L_f y la corriente en el condensador de continua i_d dependen de la polaridad de la corriente de compensación i_f y del error introducido a la señal de corriente de referencia $\Delta i_f = i_{ref}[kT_s] - i_f[kT_s]$.

Tabla 4-1: Secuencia de conmutación del lazo de control de corriente por histéresis para el FAP.

$i_f[kT_s]$	$\Delta i_f[kT_s]$	V_{G1}	V_{G2}	V_{G3}	V_{G4}	u_f
$i_f > 0$	$\Delta i_f > 0$	ON	OFF	ON	OFF	V_d
	$\Delta i_f < 0$	OFF	ON	OFF	ON	$-V_d$
$i_f < 0$	$\Delta i_f > 0$	OFF	ON	OFF	ON	$-V_d$
	$\Delta i_f < 0$	ON	OFF	ON	OFF	V_d

El esquema de control de la banda de histéresis utilizado para derivar las señales de disparo se muestra en la Figura 4-10.

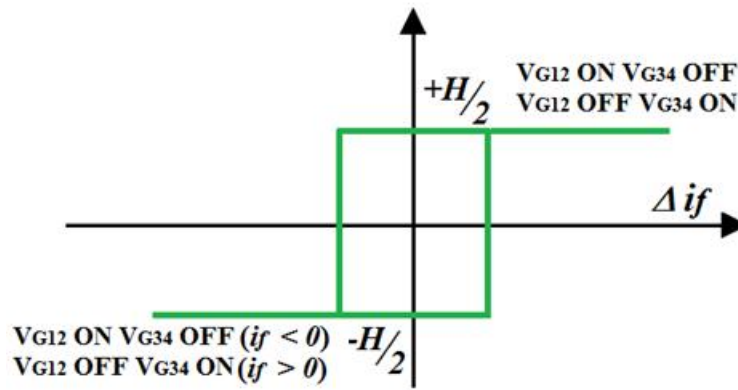


Figura 4-10: Esquema de control de corriente por histéresis.

4.4 Simulación Sistema de Control No Lineal

Para verificar la operación del FAP controlado por banda de histéresis se realizaron simulaciones usando el programa Matlab®, construyendo los modelos dinámicos con la herramienta SimPowerSystems de Simulink®. Dado que el sistema a simular es discreto desde el punto de vista del control, pero continuo desde el punto de vista electrónico, se discretizaron únicamente los controladores y algoritmos de procesamiento y se implementó el sistema completo del convertidor del FAP (Ver Anexo F). En la Tabla 4-2 se describen los parámetros eléctricos del sistema FAP simulado.

Tabla 4-2: Parámetros Eléctricos del FAP simulado.

Especificación	Descripción
Voltaje de la Red V_s	127 V_{RMS} Monofásica (Armónico Fundamental)
Frecuencia Fundamental F	60 Hz
Voltaje de Continua V_d	156V - 312V (Doblador de Tensión)
Potencia Nominal de Salida P_o	600W
Corriente Nominal de la Carga I_l	7 A
Rizado de Corriente Δi_{fmax}	20% de I_l
Inductor de inyección de Corriente L_f	5,60mH
Condensador de Continua C_d	470 μF
Frecuencia de Conmutación F_s	15KHz
THD	Inyección hasta armónico 63 - 3780 Hz
Control	Modulación PWM - DSP 56F8323

De esta manera, se puede evaluar el resultado del método comparándolo con otras configuraciones y tipos de carga y así estimar la mejoría que experimentan los índices relativos al filtrado. A la hora de hacer las simulaciones, se tuvieron en cuenta las siguientes consideraciones:

- Se consideró la dinámica del bus de continua, con el respectivo uso del convertidor AC-DC real, teniendo en cuenta la rama de control del condensador de continua.
- El VSI se simuló teniendo en cuenta las características de conmutación y capacitancias internas de los IGBT reales del prototipo (retrasos, capacitancias y pérdidas).
- La frecuencia de la red eléctrica se consideró constante a 60Hz, dado que implementar las variables de entrada (tensión y corriente) como ondas de frecuencia variable resulta excesivamente complejo y no justifica su utilización.

- El método de control de corriente simulado fue el de banda de histéresis normal y adaptativo.
- La carga no lineal disponible para realizar los experimentos es un puente rectificador monofásico no controlado con tres tipos de carga: carga resistiva R , carga resistiva inductiva RL y carga resistiva capacitiva RC .
- Los archivos de las respectivas simulaciones se adjuntan en el Anexo F.
- No se realizó ninguna simplificación del modelo del sistema del FAP por lo cual los tiempos de simulación en Matlab® fueron limitados a un número finito de 10 ciclos de la frecuencia fundamental.

La Figura 4-11 expone los resultados de la medición de la corriente y distorsión armónica total (THD - Total Harmonic Distortion) presente en la carga no lineal correspondiente al puente rectificador monofásico (en adelante PRM) con carga R , RL y RC sin compensación por parte del FAP. En la Figura 4-11 se aprecia la forma de onda de la corriente y su respectivo espectro frecuencial y THD.

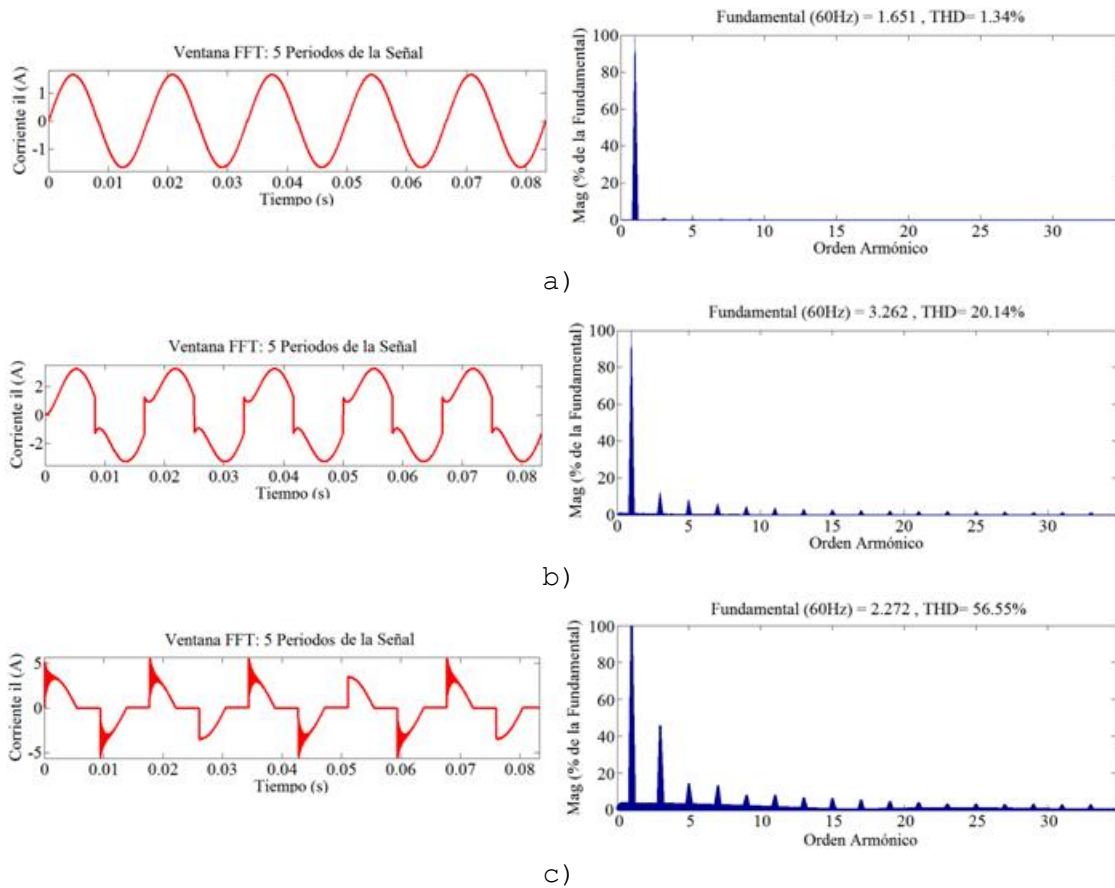


Figura 4-11: Corriente en la carga no lineal correspondiente a un puente rectificador monofásico y su respectivo espectro frecuencial. a) Carga R . b) Carga RL . c) Carga RC .

La Figura 4-11a representa la forma de onda de corriente a la entrada del PRM con carga R donde $R_L=100\Omega$ y distorsión $THD=1.34\%$, la Figura 4-11b muestra la forma de onda de corriente a la entrada del PRM con carga RL en serie donde $R_L=10\Omega$ y $L_L=56mH$ con una distorsión $THD=20.14\%$, y finalmente la Figura 4-11c describe la forma de onda de corriente a la entrada del PRM con carga RC en paralelo, donde de $R_L=100\Omega$ y $C_L=100\mu F$, con una $THD=56.55\%$.

Se aprecia en la Figura 4-11 el elevado contenido armónico de corriente presente en la carga no lineal especialmente cuando el PRM se conecta a cargas RC y RL.

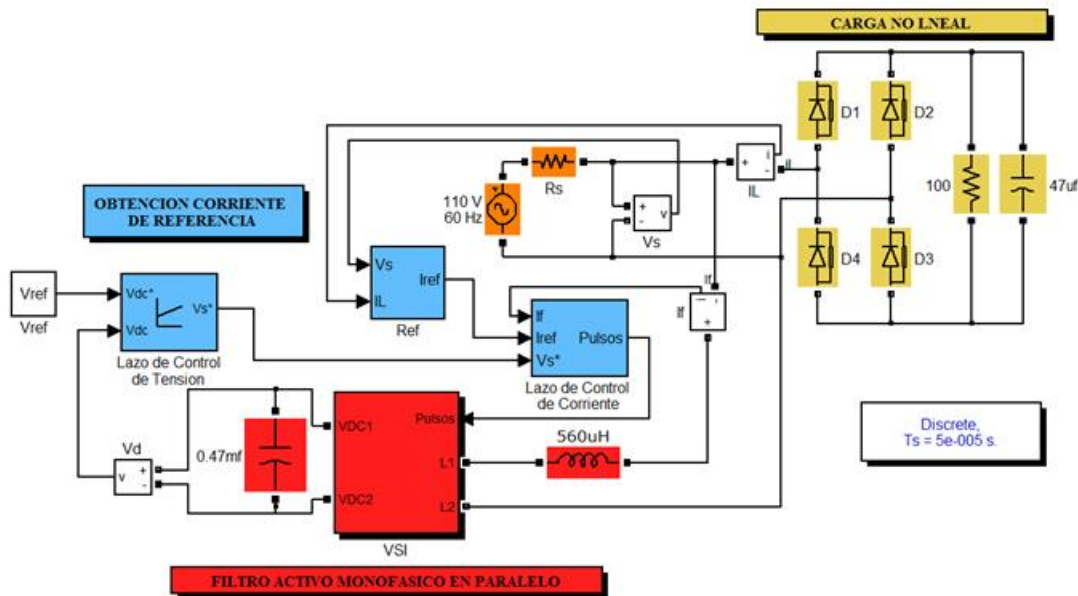


Figura 4-12: Esquema de Simulación del Sistema de Control del FAP.

El esquema de control mostrado en la Figura 4-12 se simuló utilizando tres estrategias de control:

- 1) Obtención de corriente de referencia mediante el método de seguimiento de tensión de la red con PLL utilizando un controlador por banda de histéresis convencional (en adelante Control PLLHI).
- 2) Obtención de corriente de referencia mediante el método de la teoría de potencia activa y reactiva instantánea $p-q$ utilizando un controlador por banda de histéresis convencional (en adelante Control PQHI).
- 3) Obtención de corriente de referencia mediante el método de la teoría de potencia activa y reactiva instantánea $p-q$ utilizando un controlador por banda de histéresis adaptativo (en adelante Control PQHIA).

Adicionalmente las simulaciones se realizaron teniendo en cuenta condiciones estáticas y dinámicas de operación de la carga. Bajo condiciones de carga constante, el FAP se interconecta al sistema

una vez que el PRM, la fuente de alimentación de alterna y el VSI del FAP estén funcionando en condiciones nominales de operación, es decir, después de un tiempo correspondiente a 4 periodos de la fundamental ($66.66ms$).

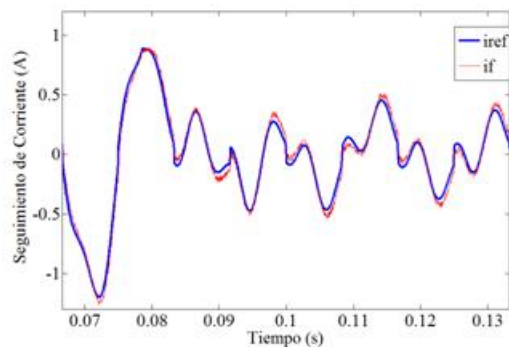
En ese instante, se posibilita la medición de las tensiones y corrientes del sistema, el cálculo de corriente de referencia, y la generación de la tensión de compensación al inductor de inyección de corriente.

Bajo condiciones dinámicas de la carga, se propuso dejar operando el FAP bajo condiciones de la carga estáticas y después de un periodo de tiempo correspondiente a 4 periodos de la fundamental ($66.66ms$) se conecto una componente resistiva a la carga del rectificador monofásico, de tal manera que las condiciones de operación del FAP exijan mayor demanda de corriente y se incremente su operación nominal en aproximadamente un 20%.

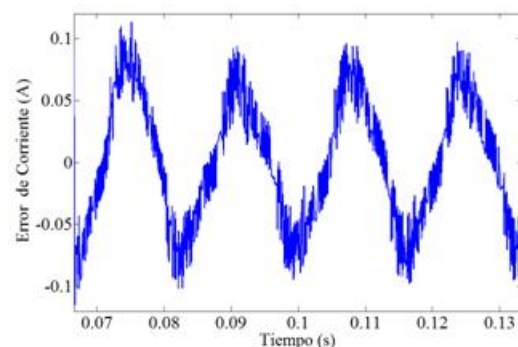
En este sentido se busca revisar el tiempo de respuesta y la capacidad de seguimiento que requiere el control del FAP para responder ante variaciones de la carga. En todas las simulaciones la banda de histéresis aplicada se definió para un valor de $\pm H/2 = 0.05$ trabajando a una frecuencia de conmutación $F_s = 15KHz$ que equivale a 250 conmutaciones por cada periodo fundamental. A continuación se describen los resultados de las simulaciones realizadas y analizadas.

4.4.1 Resultados Simulación bajo condiciones estáticas de la carga

Las Figuras 4-13, 4-14 y 4-15 muestran las formas de onda de la corriente de referencia calculada e inyectada por el FAP y el error de corriente introducido mediante el uso de las tres estrategias de control mencionadas para compensar la corriente en el PRM operando con carga R , RC y RL respectivamente.



a)



b)

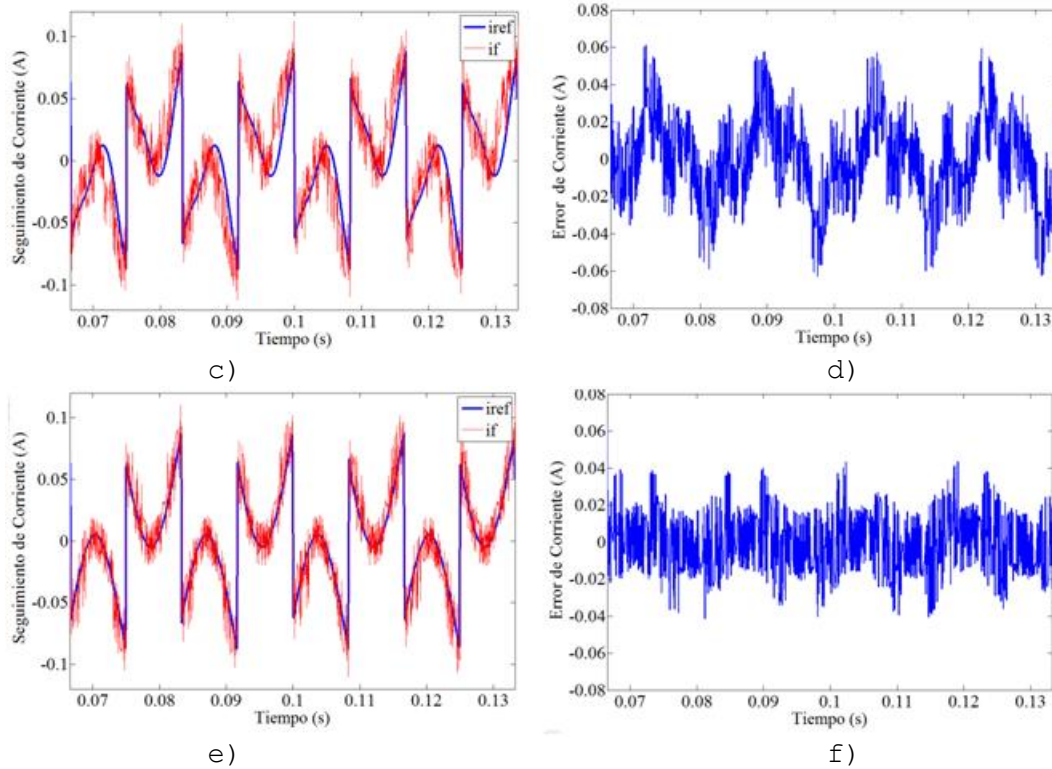


Figura 4-13: Corriente de referencia i_{ref} , Corriente de salida del FAP i_f y señal de error de corriente para compensar un PRM con carga R. a),b) Control PLLHI. c),d) Control PQHI. e),f) Control PQHIA.

En las Figuras 4-13c y 4-13d se observa que el error de corriente presente con el control PQHI oscila en un rango definido entre $i_{err}=\pm 0.06A$ y la señal inyectada por el filtro realiza un seguimiento más cercano a la corriente de referencia, pero esta respuesta se mejora significativamente en las Figuras 4-13e y 4-13f con el control PQHIA, en donde el error de corriente oscila en un rango entre $i_{err}=\pm 0.04A$ y se destaca el seguimiento mejorado de la referencia de corriente junto con la reducción de su error.

En las Figuras 4-14a, 4-14c y 4-14e se muestra la corriente de referencia i_{ref} calculada para la compensación y la corriente inyectada a la carga por el FAP controlado i_f medida en el inductor de inyección de corriente usando las estrategias de control no lineal establecidas para compensar la corriente en el PRM con carga RC.

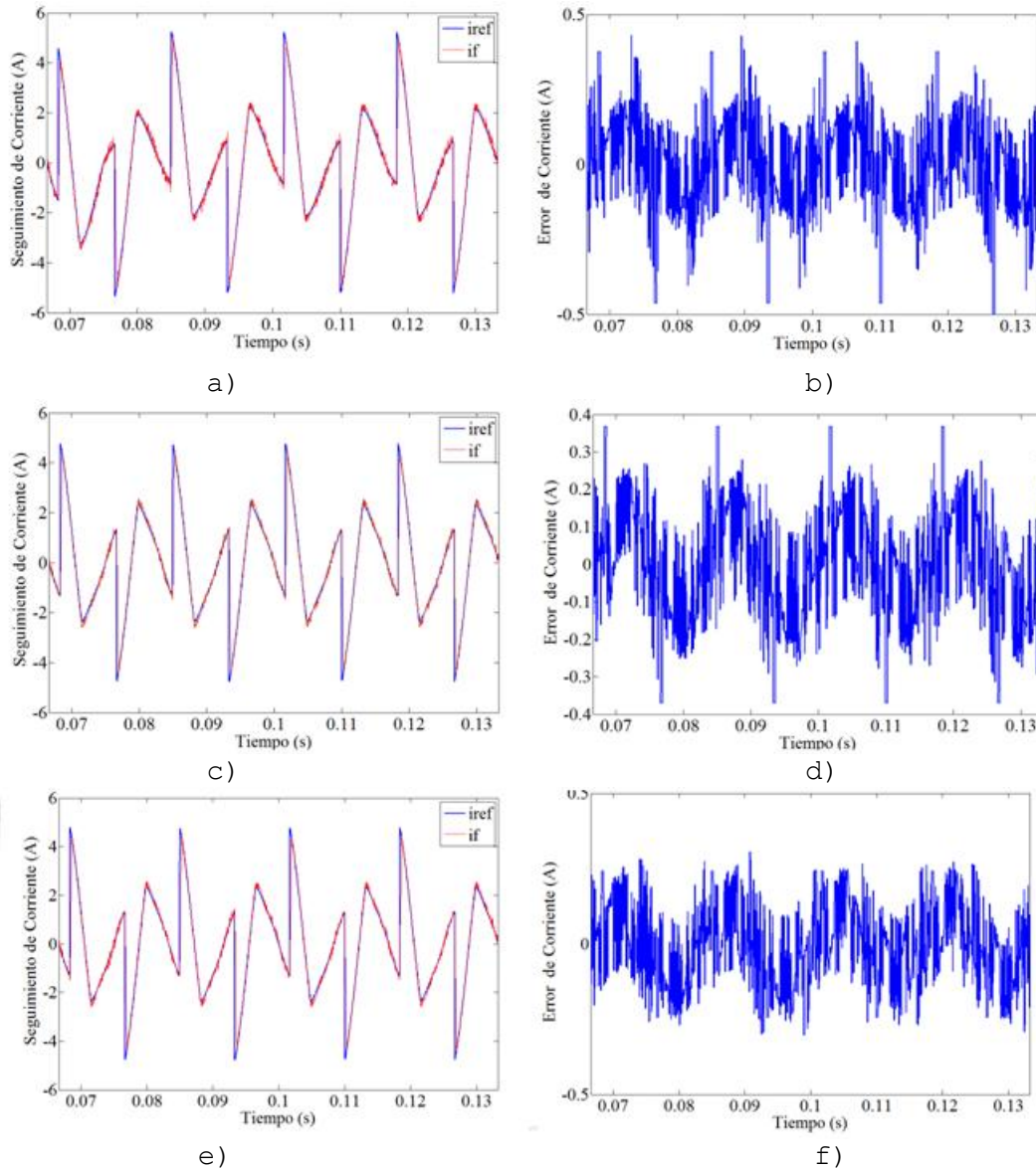


Figura 4-14: Corriente de referencia i_{ref} , Corriente de salida del FAP i_f y señal de error de corriente para compensar un PRM con carga RC. a),b) Control PLLHI. c),d) Control PQHI. e),f) Control PQHIA.

De las Figuras 4-14a y 4-14b se puede observar que el error de corriente oscila en un rango entre $i_{err}=\pm 0.5A$ y la señal de corriente inyectada por el filtro realiza un seguimiento efectivo a la corriente de referencia.

En las Figuras 4-14c y 4-14d se aprecia que el error de corriente fluctúa entre $i_{err}=\pm 0.4A$ y la señal inyectada por el filtro realiza un seguimiento a la corriente de referencia. Esta respuesta se mejora en las Figuras 4-14e y 4-14f donde el error de corriente oscila en un rango entre $i_{err}=\pm 0.3A$. Se destaca que el

control PQHI y PQHIA realizan un seguimiento efectivo de la referencia de corriente con reducción significativa del error.

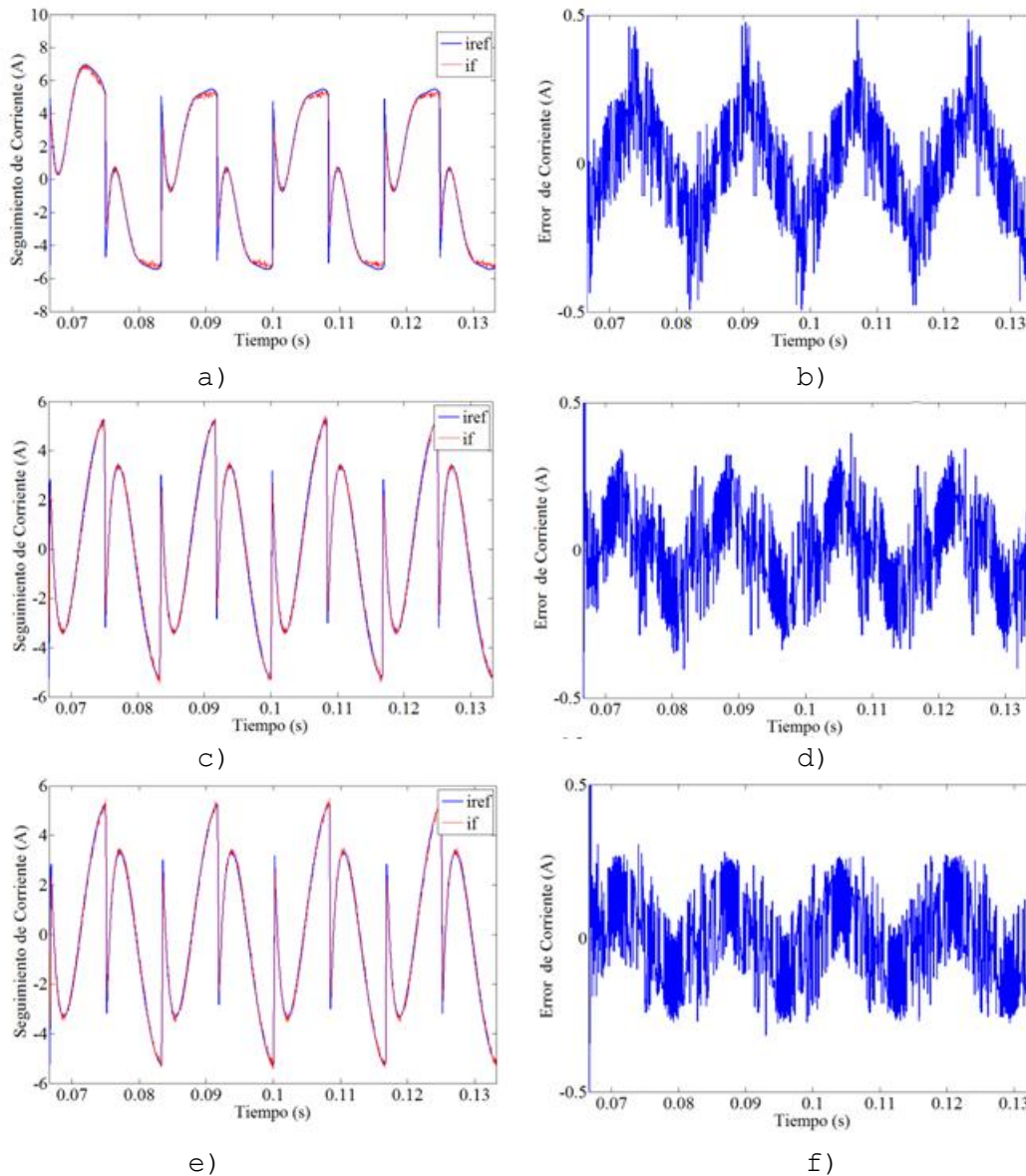


Figura 4-15: Corriente de referencia i_{ref} , Corriente de salida del FAP i_f y señal de error de corriente para compensar un PRM con carga RL . a),b) Control PLLHI. c),d) Control PQHI. e),f) Control PQHIA.

Las Figuras 4-15a, 4-15c y 4-15e muestran la corriente de referencia i_{ref} calculada (trazo azul) para la compensación y la corriente inyectada a la carga por el FAP controlado i_f (trazo rojo) medida en el inductor de inyección de corriente usando las técnicas de control no lineal planteadas para compensar la corriente en el PRM con carga RL . Las Figuras 4-15b, 4-15d y 4-15f describen la señal de error de corriente respectiva.

Al observar las Figuras 4-15a y 4-15b se aprecia que el error de corriente oscila entre $i_{err}=\pm 0.5A$ y la señal de corriente inyectada por el filtro realiza un buen seguimiento a la corriente de referencia. En las Figuras 4-15c y 4-15d se aprecia que el error de corriente mejora a valores entre $i_{err}=\pm 0.4A$ y la señal inyectada por el filtro realiza un seguimiento apropiado de la corriente de referencia mediante el control PQHI. El control PQHIA responde con un error de corriente entre $i_{err}=\pm 0.3A$ mejorando la respuesta seguimiento de los otros controladores como se aprecia en las Figuras 4-15e y 4-15f.

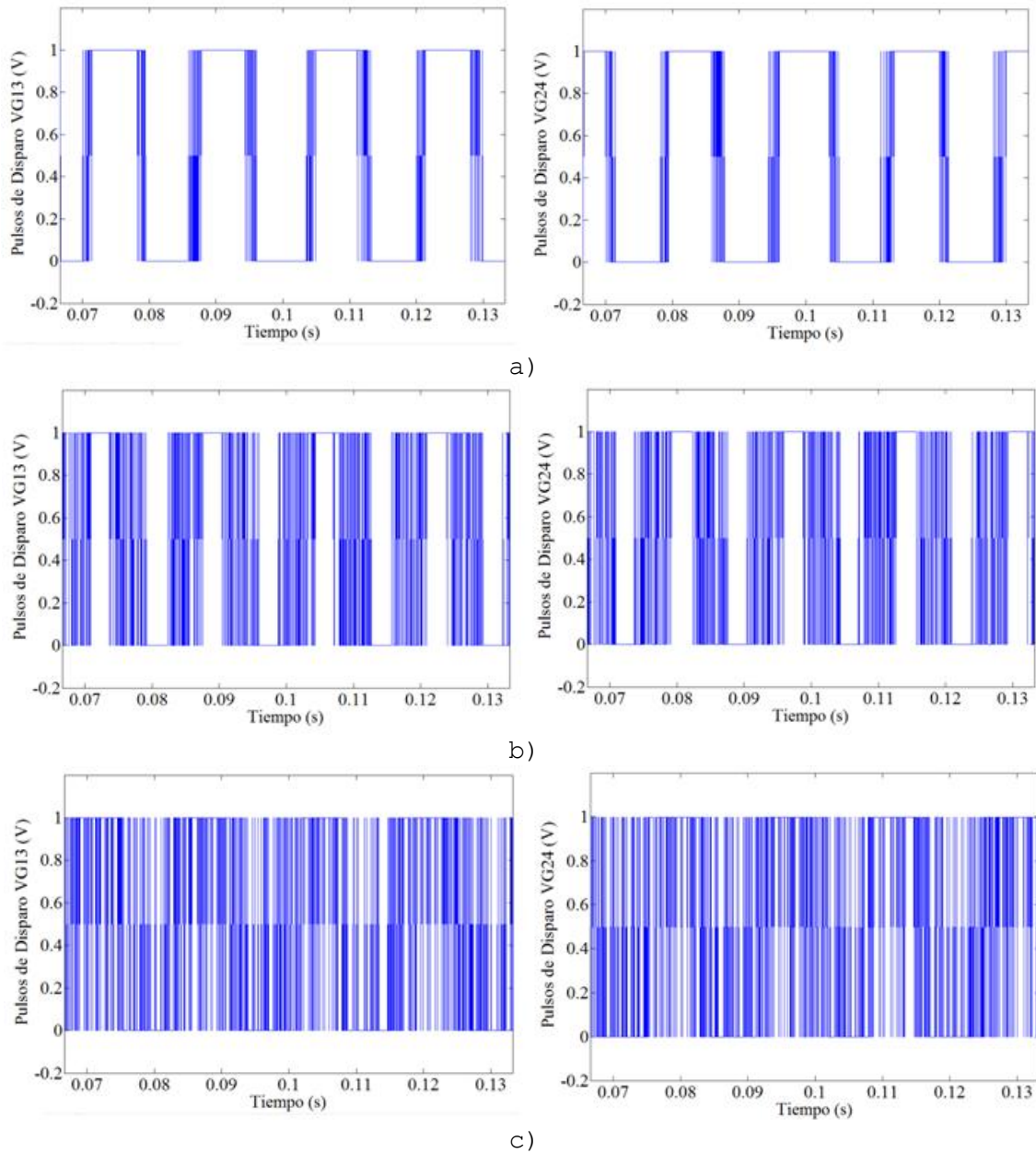


Figura 4-16: Funciones de Conmutación V_{G13} y V_{G24} para el VSI del FAP para compensar un PRM con carga R. a) Control PLLHI. b) Control PQHI. c) Control PQHIA.

Al revisar el comportamiento de los tres controladores, se puede establecer que el mejor desempeño se obtiene utilizando el control PQHIA para controlar el PRM con cargas R , RC y RL . Así mismo, los tres controladores simulados son capaces de seguir la referencia de corriente sin saturar al convertidor, asegurado un margen adecuado de la tensión de alimentación. La diferencia del desempeño consiste en la capacidad de mantener una frecuencia de conmutación constante y limitar los desplazamientos de fase.

Las Figuras 4-16, 4-17 y 4-18 representan las señales de modulación por ancho de pulso generadas por los algoritmos de compensación establecidos que son entregadas a las compuertas de los IGBT del VSI después de calcular el algoritmo de conmutación por histéresis. Las Figuras 4-16a, 4-16b y 4-16c describen las funciones de conmutación para el disparo de las compuertas V_{G13} y sus complementarios V_{G24} para compensar la corriente en el PRM con carga resistiva R .

Al observar la Figura 4.16c se puede apreciar la homogeneidad de los periodos de conmutación gracias al control PQHIA con respecto a las estrategias de control PLLHI y PQHI representadas en las Figuras 4-16a y 4-16b. Esta condición de uniformidad en los periodos de los pulsos de disparo permite proporcionar como resultado una mejor compensación y reducción del error.

En las Figuras 4-17a, 4-17b y 4-17c se muestran las funciones de conmutación de dos niveles u_f para el disparo de las compuertas V_{G13} y sus complementarios V_{G24} para compensar la corriente en el PRM con carga RC .

Finalmente, las Figuras 4-18a, 4-18b y 4-18c muestran las funciones de conmutación de dos niveles u_f para el disparo de las compuertas V_{G13} y sus complementarios V_{G24} para compensar la corriente en el PRM con carga RL .

Los disparos de conmutación mostrados en las Figuras 4-17 y 4-18 muestran una mayor exigencia en la frecuencia de conmutación ya que es necesario compensar el contenido armónico de corriente del PRM con carga RL y RC , los cuales poseen un contenido armónico mayor al PRM con carga R .

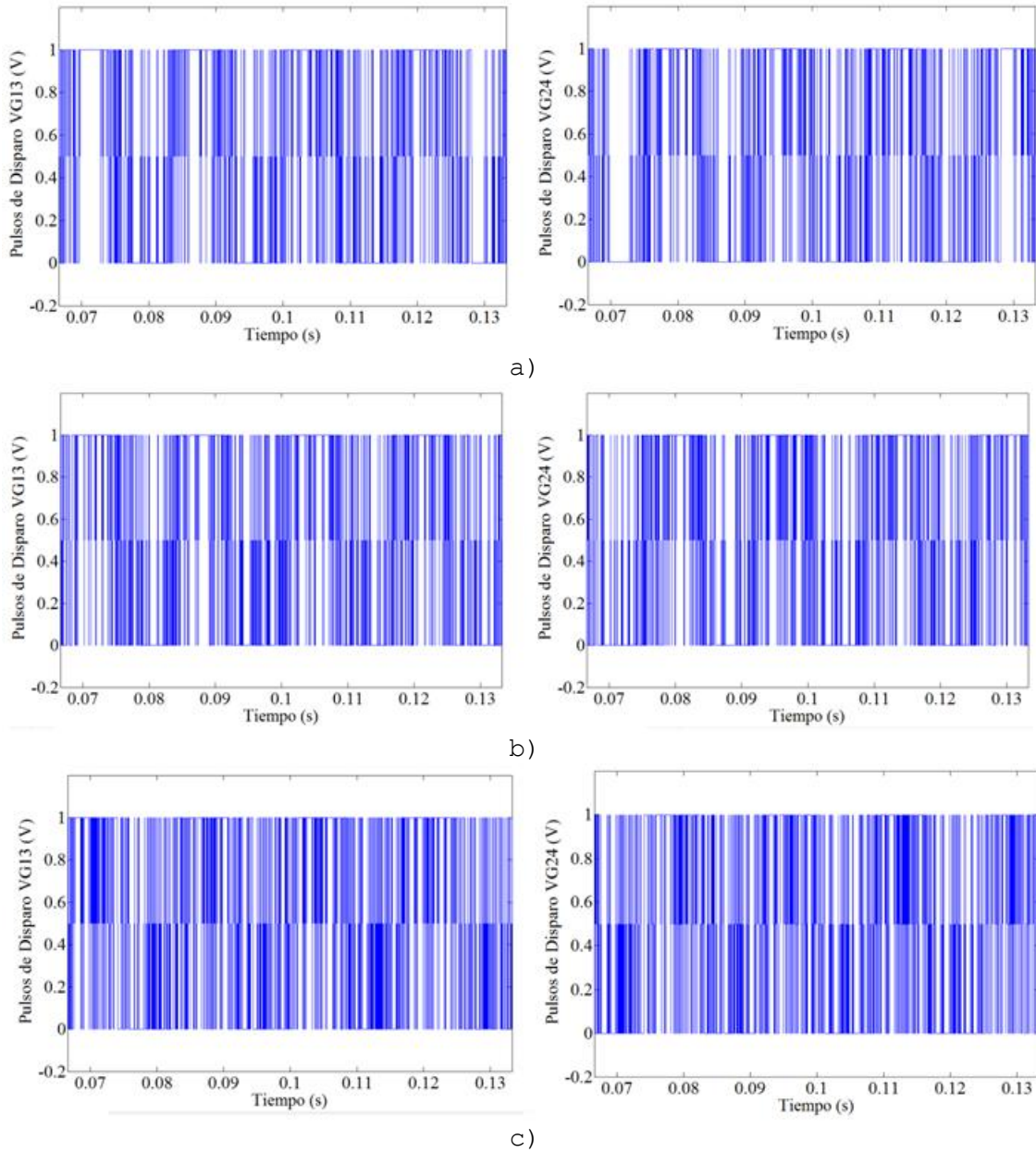


Figura 4-17: Funciones de Conmutación V_{G13} y V_{G24} para el VSI del FAP para compensar un PRM con carga RC. a) Control PLLHI. b) Control PQHI. c) Control PQHIA.

La ejecución del circuito de control por banda de histéresis exige una tensión en el condensador de continua ligeramente superior al 30% de la tensión de la red, en este sentido, la tensión en el bus de continua fue simulada para $V_d=240V$ y $V_d=330V$ cumpliendo con la condición expuesta para trabajar con una carga no lineal alimentada a 170 VAC.

La modulación por ancho de pulso generada por el comparador de histéresis fue implementada para trabajar a dos niveles de tensión teniendo en cuenta la secuencia de conmutación de la Tabla 4-1.

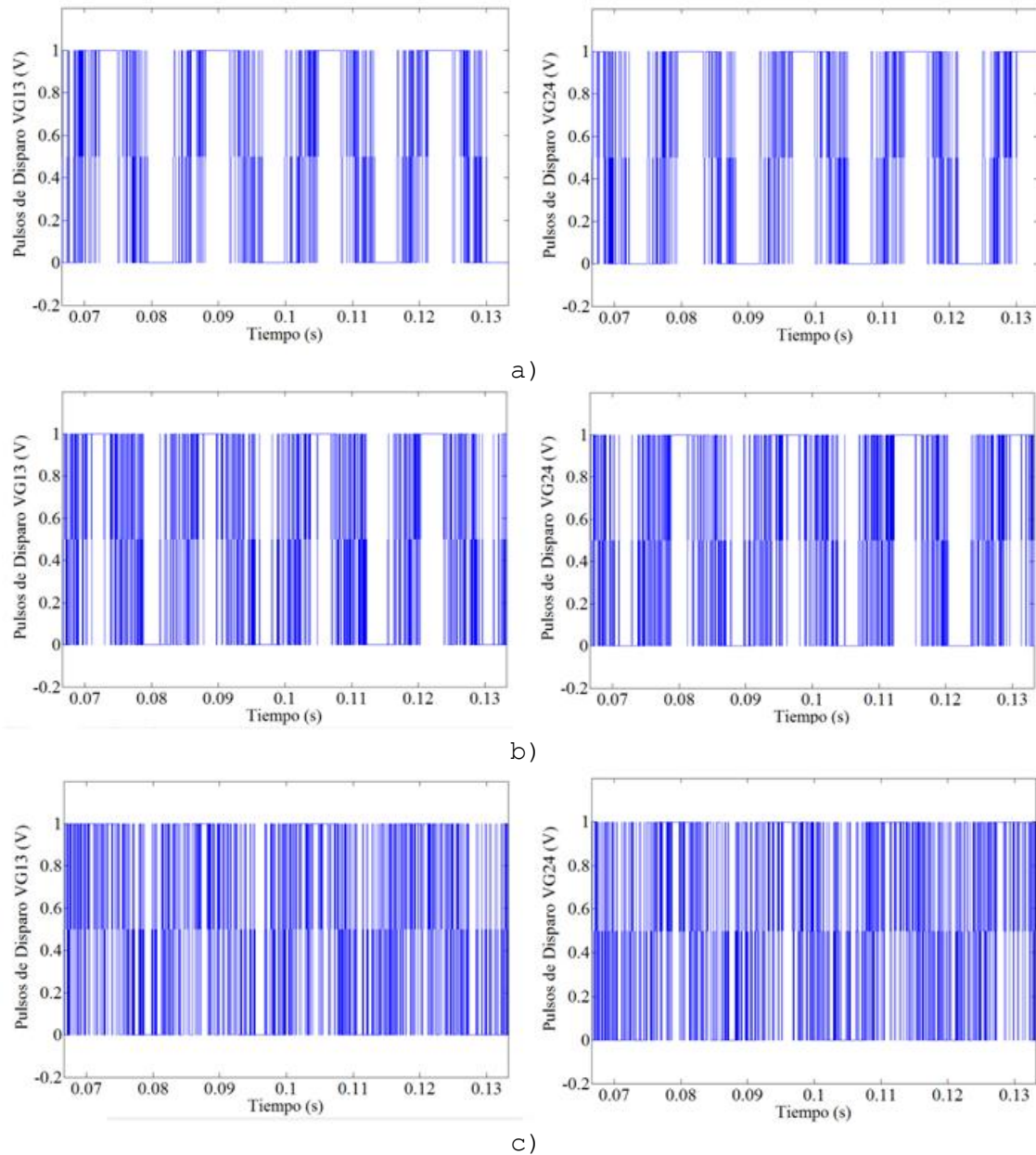


Figura 4-18: Funciones de Conmutación V_{G13} y V_{G24} para el VSI del FAP para compensar un PRM con carga RL . a) Control PLLHI. b) Control PQHI. c) Control PQHIA.

La señal de salida de tensión del FAP u_f se muestra en la Figura 4-19 junto con la tensión de carga presente en el condensador de continua para alimentar al VSI utilizando la estrategia de control PQHIA.

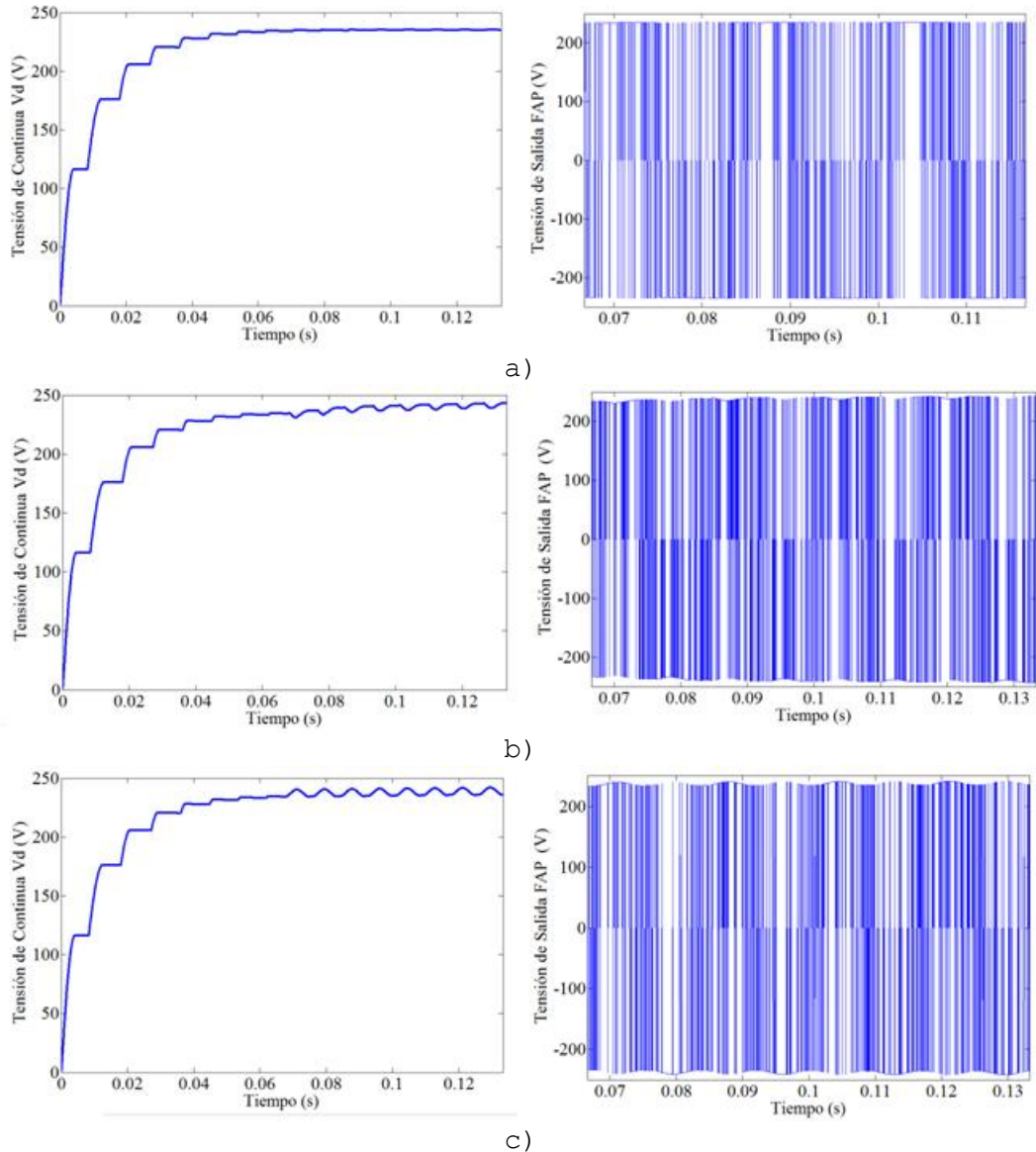


Figura 4-19: Tensión de continua V_d y tensión de salida del FAP u_f utilizando control PQHIA. a) PRM con carga R. b) PRM con carga RC. c) PRM con carga RL.

Se observa en la Figura 4-19 que la tensión de continua se estabiliza a un valor $V_d = 240V$ y por lo tanto la señal de tensión de salida del FAP oscila entre $u_f = \pm V_d$. También se verifica que el lazo de control de tensión actúa para mantener la tensión de continua constante con un rizado en régimen permanente más notorio cuando el FAP controla al PRM con carga RC y RL.

Las Figuras 4-20, 4-21 y 4-22 representan las señales de corriente compensadas por el FAP utilizando los controladores planteados operando con el PRM y sus diversas cargas. En las Figuras 4-20a, 4-20b y 4-20c se aprecian las corrientes compensadas a la entrada del PRM con carga R después de transcurrir 4 periodos

fundamentales ($0.667ms$) cuando se conecta el FAP al sistema y el respectivo espectro frecuencial y análisis de THD. La THD se calculó mediante la aplicación de la transformada de Fourier a 5 ciclos de la fundamental.

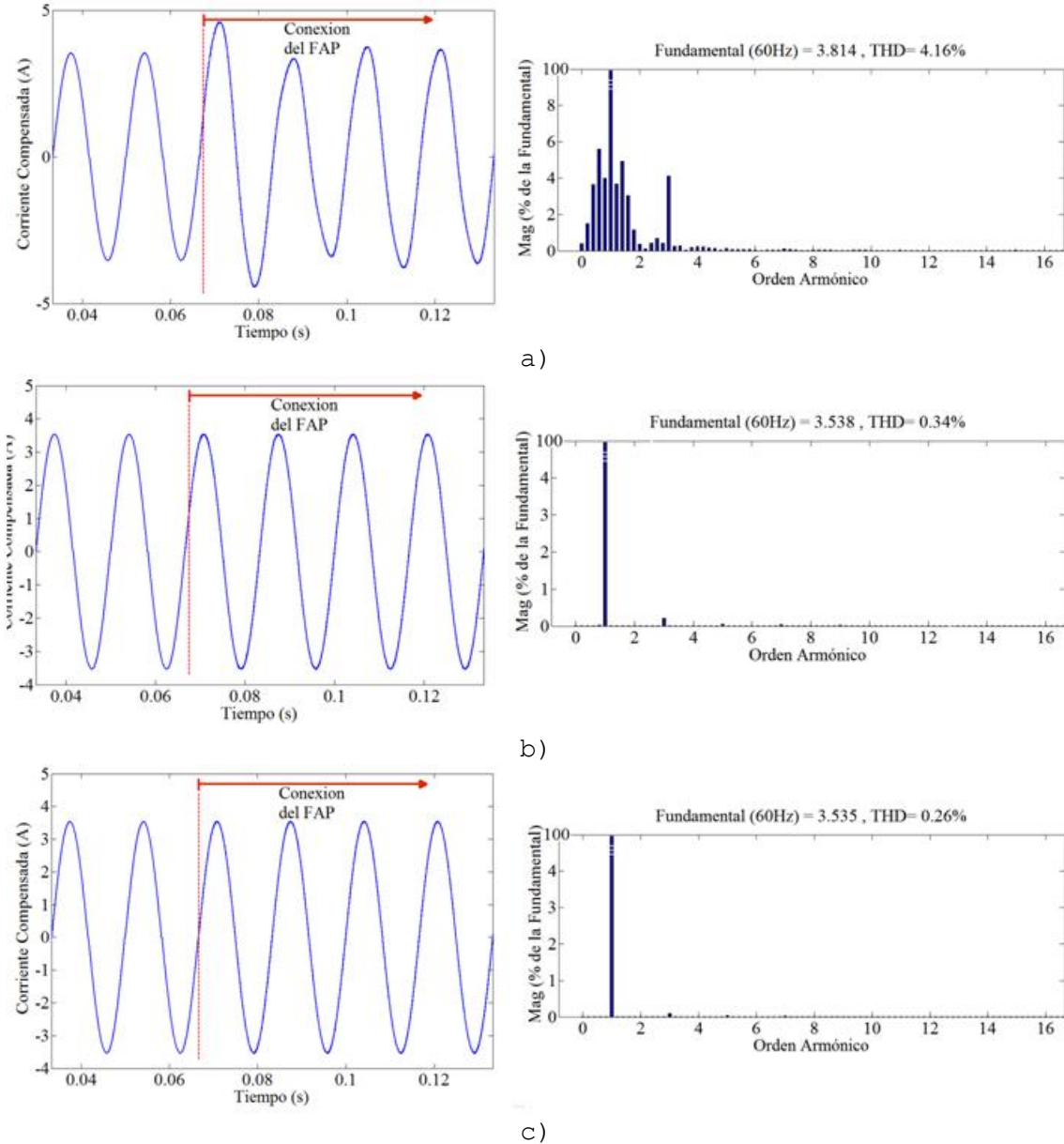


Figura 4-20: Corriente compensada por el FAP y su THD en un PRM con carga R. a) Control PLLHI $THD = 4.16\%$. b) Control PQHI $THD = 0.34\%$. c) Control PQHIA $THD = 0.26\%$.

Se advierte que la compensación armónica por parte de las acciones de control utilizando obtención de referencia por teoría $p-q$ PQHI y PQHIA son excelentes, pues eliminan casi el 100% el contenido armónico presente en la carga obteniendo una THD bastante pequeña

a diferencia del control PLLHI que presenta una componente armónica de tercer orden apreciable.

Las Figuras 4-21a, 4-21b y 4-21c presentan el resultado de la compensación de corriente a la entrada del PRM con carga RC utilizando los controladores establecidos con su respectivo espectro de frecuencias y análisis THD en régimen permanente.

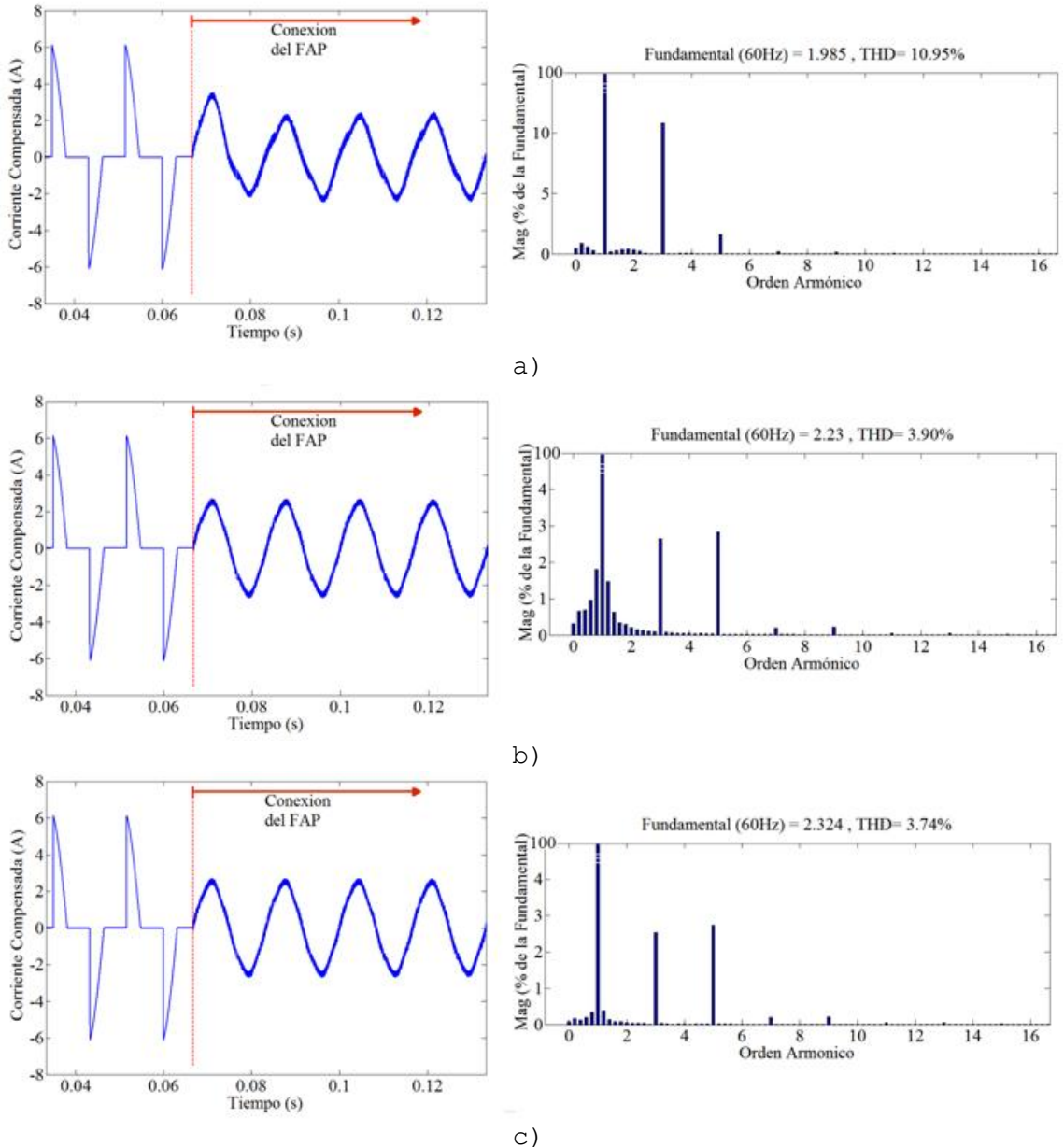
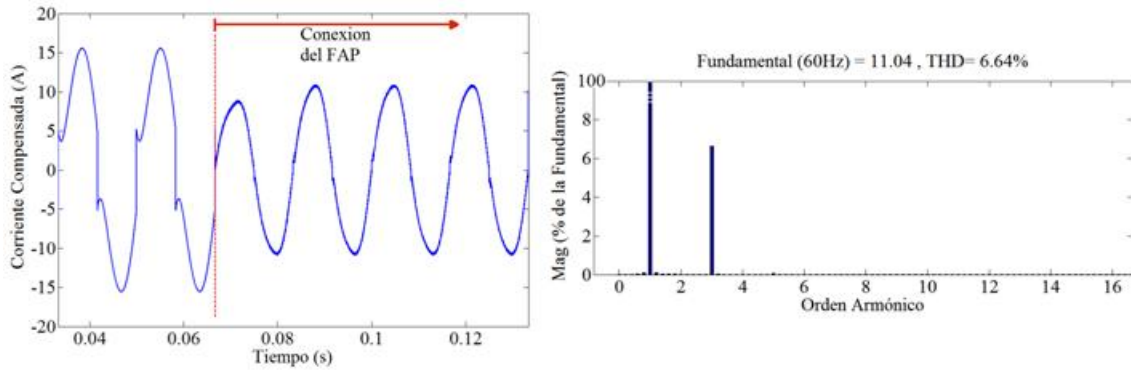


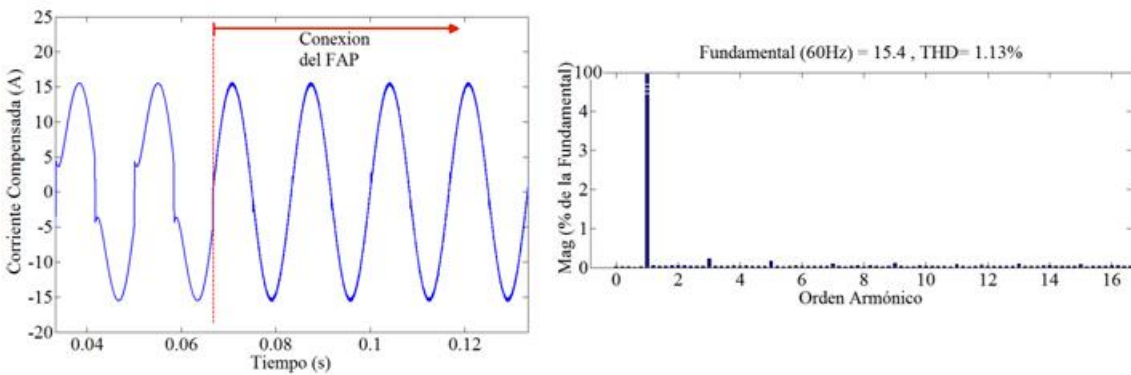
Figura 4-21: Corriente compensada por el FAP y su THD en un PRM con carga RC. a) Control PLLHI THD = 10.95%. b) Control PQHI THD = 3.90%. c) Control PQHIA THD = 3.74%.

En la Figura 4-21 se observa que la compensación del PRM con carga RC es más exigente y hay presencia del tercer y quinto armónico en

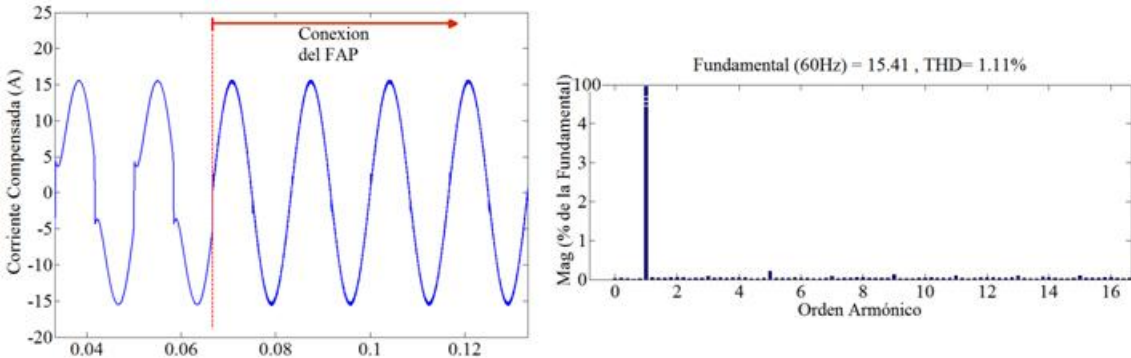
la corriente compensada con magnitudes inferiores al 10% de la fundamental. En la Figura 4-21a el control PLLHI presenta un componente de tercer orden significativo. En la respuesta armónica de las Figuras 4-21b y 4-21c se observa que las componentes armónicas de quinto orden son mayores a las de tercer orden, pero no superan el 5% de la magnitud de la fundamental.



a)



b)



c)

Figura 4-22: Corriente compensada por el FAP y su THD en un PRM con carga RL . a) Control PLLHI $THD = 6.64\%$. b) Control PQHI $THD = 1.13\%$. c) Control PQHIA $THD = 1.11\%$.

Las Figuras 4-22a, 4-22b y 4-22c muestran las corrientes compensadas a la entrada del PRM con carga RL utilizando los

controladores por banda de histéresis con su respectivo espectro de frecuencias y análisis de distorsión armónica total.

Adicionalmente se simuló el comportamiento del FAP variando la banda de histéresis y se pudo concluir que la distorsión armónica total se incrementa conforme el valor de la banda aumenta, puesto que el rizado de la señal de corriente inyectada es mayor.

4.4.2 Simulación bajo condiciones dinámicas de la carga

Es importante analizar en la respuesta del FAP el tiempo de respuesta cuando la carga tiene un comportamiento distinto al de su valor nominal de operación, en este sentido se simuló su comportamiento cuando la carga cambiaba en un 20% a 30% de su valor nominal para medir el tiempo de establecimiento al compensar.

Para apreciar la operación del FAP bajo condiciones dinámicas de la carga, se operó en régimen permanente y después de 4 ciclos del periodo fundamental (66.67ms) se conectó en paralelo a la carga del PRM un elemento resistivo. La Figura 4-23 muestra la evolución del transitorio de compensación de corriente del FAP para el PRM con carga R utilizando las tres estrategias de control previamente implementadas.

El porcentaje de cambio de la carga con respecto a su valor nominal de operación fue de un 29%. La respuesta dinámica viene dada por el tiempo que tarda el filtro en alcanzar el 90% de su valor final. En la Figura 4-24 se muestra la evolución del transitorio de compensación de corriente del FAP para el PRM con carga RC .

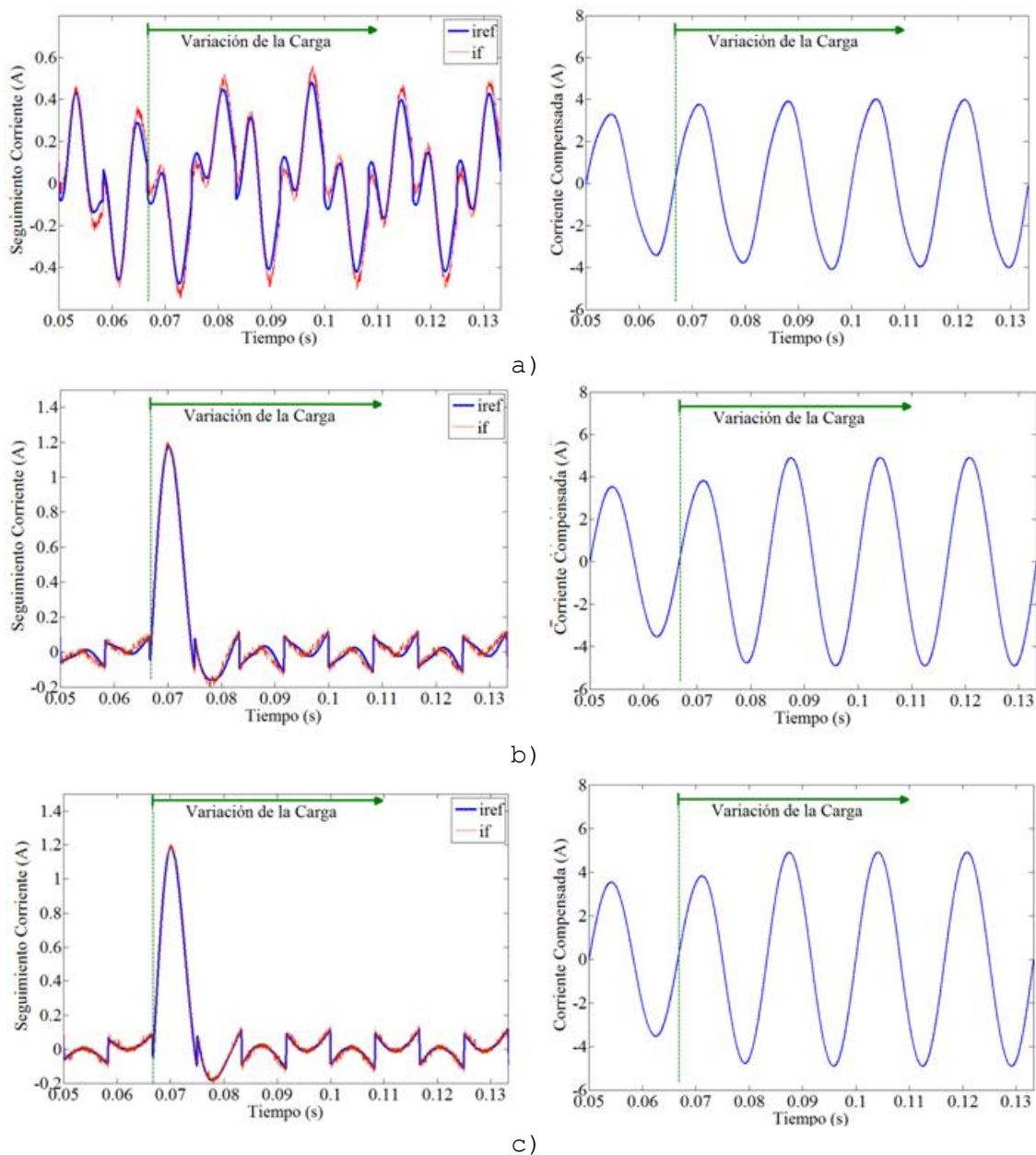


Figura 4-23: Seguimiento de corriente y corriente compensada por el FAP ante variaciones de la carga (PRM carga R). a) Control PLLHI. b) Control PQHI. c) Control PQHIA.

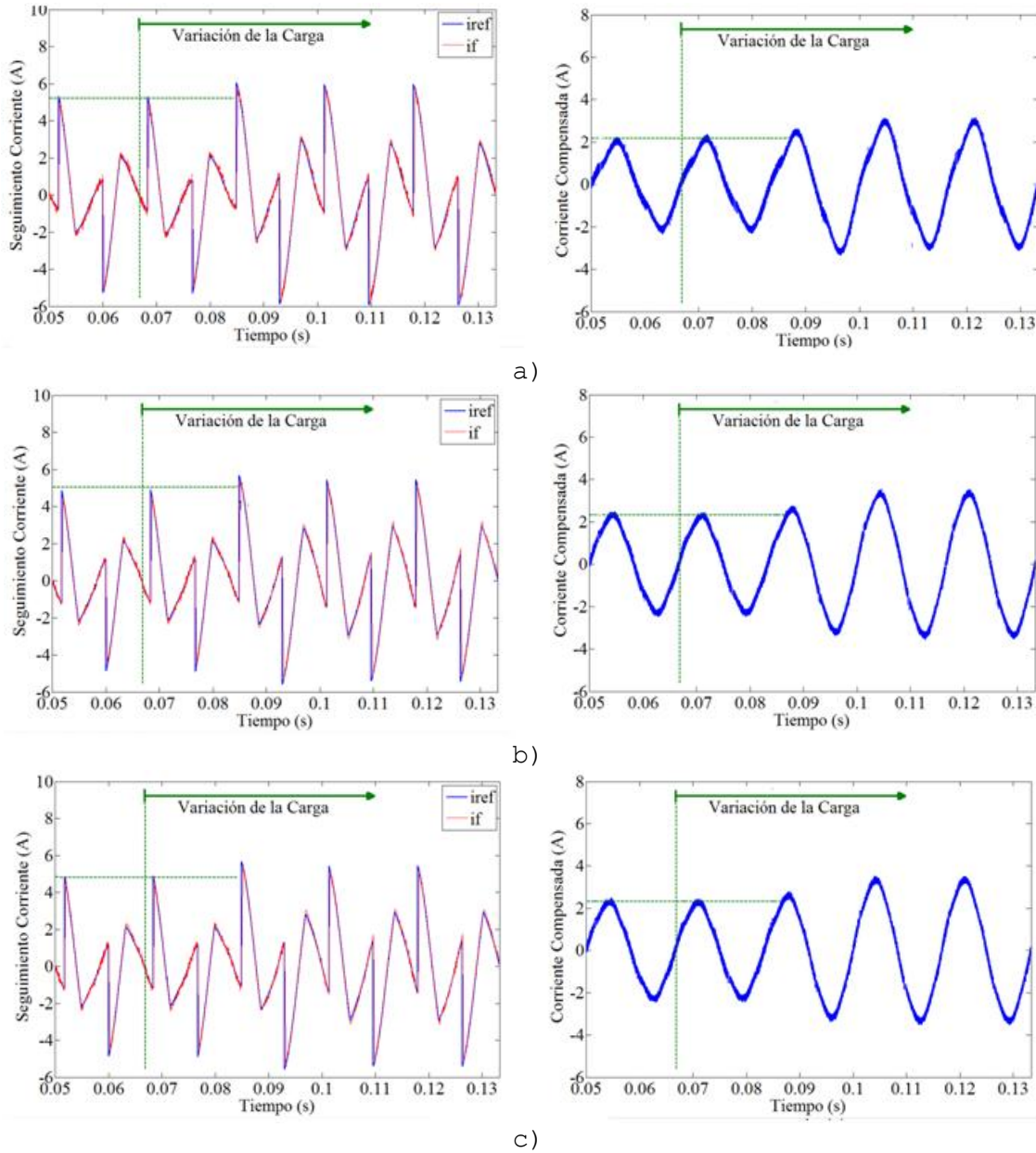


Figura 4-24: Seguimiento de corriente y corriente compensada por el FAP ante variaciones de la carga (PRM carga RC). a) Control PLLHI. b) Control PQHI. c) Control PQHIA.

El porcentaje de cambio de la carga con respecto al valor nominal de operación para los resultados mostrados en la Figura 4.-4 fue de un 20%. De igual manera, la respuesta dinámica viene dada por el tiempo que tarda el filtro en alcanzar el valor 90% de su valor final.

Por último, se realizaron simulaciones variando el valor nominal de la carga RL del PRM como se muestra en la Figura 4-25 teniendo

en cuenta una variación del valor nominal de aproximadamente el 20%.

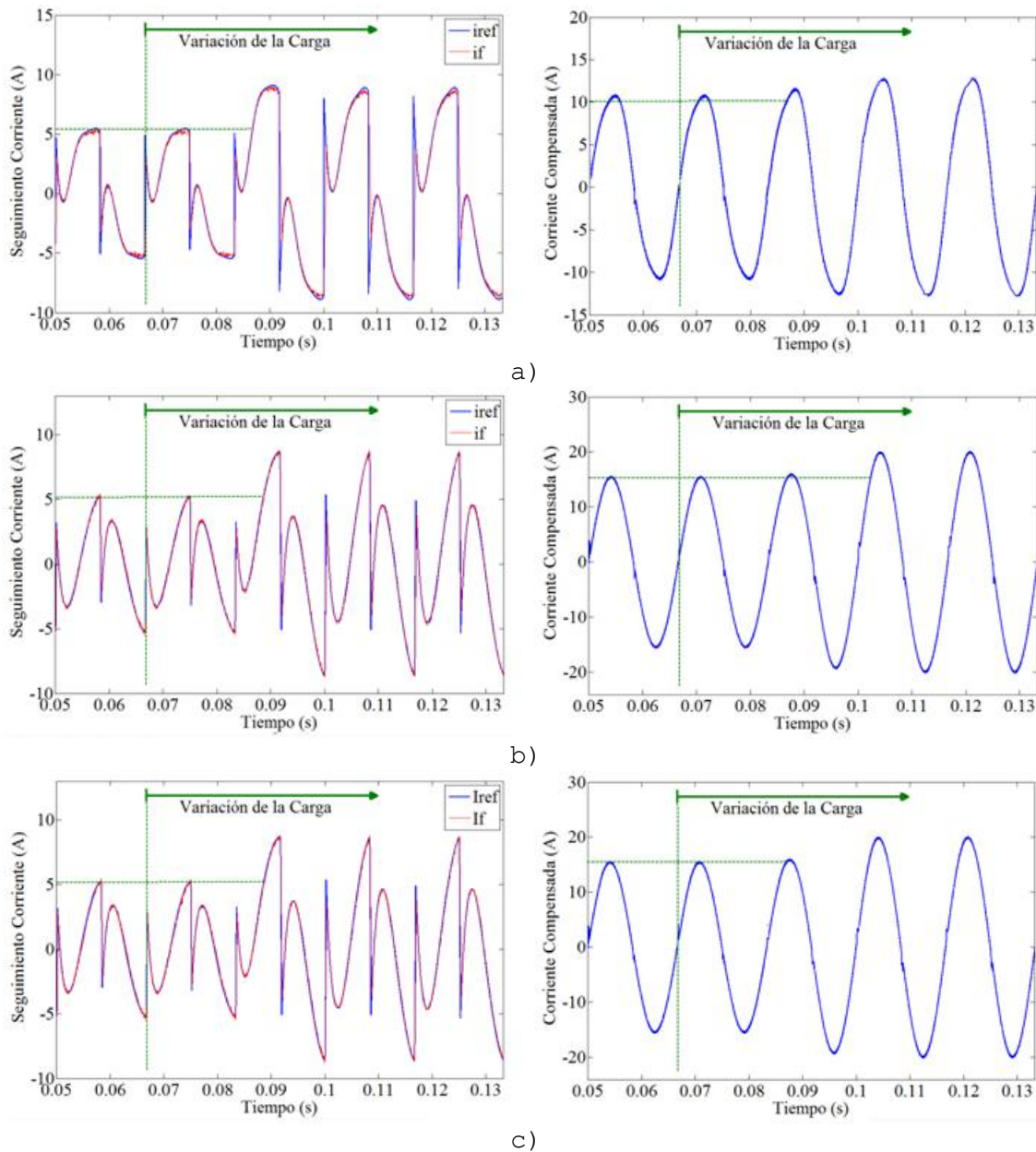


Figura 4-25: Seguimiento de corriente y corriente compensada por el FAP ante variaciones de la carga (PRM carga RL). a) Control PLLHI. b) Control PQHI. c) Control PQHIA.

4.4.3 Análisis de Resultados

La evaluación comparativa del desempeño de las estrategias simuladas, junto con la selección de la situación real de simulación y pruebas del FAP, requiere la identificación y especificación de criterios adecuados que ofrece cada técnica de control. Un criterio simple para evaluar el funcionamiento de los controladores es la distorsión armónica total de la forma de onda de la corriente compensada [93]. La THD entrega una información directa acerca de la capacidad del controlador para eliminar el contenido armónico de corriente proveniente de la red de alimentación eléctrica.

Debido a que la información brindada por la THD se limita a un valor único, es necesario considerar otros criterios de desempeño tales como: el cálculo del valor eficaz del error de corriente [16], la regulación de voltaje en el bus de continua, el factor de potencia, la medición de componentes armónicas individuales impares (5to, 7mo, 11mo y 13ro) y el tiempo de respuesta del filtro ante variaciones de la carga.

En este sentido es importante resaltar que la norma IEEE 519-1992 regula las recomendaciones prácticas y requerimientos para el control de armónicos en sistemas eléctricos de potencia [94], en la cual, se establecen los límites de distorsión armónica de corriente a niveles aceptables de acuerdo al tipo de cargas en términos del índice de distorsión demandada total (TDD - Total Demanded Distortion). Estos límites establecidos se usaron como parámetros de diseño y evaluación del desempeño del FAP para verificar las condiciones de su operación nominal.

La Tabla 4-3 resume los resultados de las simulaciones de las estrategias de control establecidas teniendo en cuenta la medición del valor eficaz del error de corriente entre el valor de referencia y el inyectado por el FAP a la carga, expuestos gráficamente en las Figuras 4-13 a 4-15.

Tabla 4-3: Resultado de la simulación de los controladores teniendo en cuenta el Valor Eficaz del Error de Corriente.

Controlador Digital FAP	Valor Eficaz Error de Corriente entregado a la carga (A)		
	PRM Carga R	PRM Carga RC	PRM Carga RL
Compensador PLLHI	0,0225	0,615	1,03
Compensador PQHI	0,0175	0,62	0,25
Compensador PQHIA	0,014	0,62	0,185

En la Tabla 4-3 se aprecia que el controlador FQHIA proporciona el menor valor eficaz de error de corriente, seguido del controlador FQHI. Se vislumbra además que el error de corriente presente en el controlador PLLHI es mucho más elevado cuando la carga utilizada es el rectificador con carga RL. La Tabla 4-4 compendia los resultados relacionados con el comportamiento del sistema sin y

con compensación teniendo en cuenta el factor de potencia en la fuente de alimentación.

Tabla 4-4: Resultado de la simulación de los controladores teniendo en cuenta el Factor de Potencia en la carga.

Controlador Digital FAP	Factor de Potencia en la fuente ($\cos(\varphi)$)		
	PRM Carga R	PRM Carga RC	PRM Carga RL
Sin Compensación	0,9993	0,8641	0,938
Compensador PLLHI	0,9999	0,9996	0,9998
Compensador PQHI	0,9999	0,9987	0,998
Compensador PQHIA	0,9999	0,9987	0,998

De la Tabla 4-4 se concluye que los tres compensadores diseñados satisfacen el mejoramiento del factor de potencia, pues además de cumplir con el propósito de compensar la corriente armónica, todos en todas las cargas aseguran un factor de potencia cercano a la unidad.

Se destaca que el controlador PLLHI realiza un menor desfaseamiento entre la componente de tensión y corriente en la fuente de alimentación. La Tabla 4-5 muestra el índice de regulación de voltaje en el bus de continua, mediante la medición del rizado presente en el condensador de continua V_d en régimen permanente de control.

Tabla 4-5: Resultado de la simulación de los controladores teniendo en cuenta la regulación de tensión en el condensador de continua.

Controlador Digital FAP	Rizado Regulación de tensión de continua (V)		
	PRM Carga R	PRM Carga RC	PRM Carga RL
Sin Compensación	0,54	0,54	0,54
Compensador PLLHI	0,45	5,1	15
Compensador PQHI	0,5	4,05	7
Compensador PQHIA	0,6	4,4	5,5

Observando la Tabla 4-5 se aprecia la pequeña variación del rizado de tensión de continua en el condensador V_d por parte de los compensadores trabajando con el PRM con carga R y carga RC. Adicionalmente hay un rizado significativamente menor presente en los compensadores PQHI y PQHIA con respecto al controlador PLLHI cuando la carga es el PRM con carga RL.

En la Tabla 4-6 se describen los resultados del contenido armónico impar de tercer, quinto, séptimo, decimoprimer y decimotercer

orden en la corriente de la fuente para las cargas no lineales obtenidas mediante la simulación de los controladores diseñados. En la primera fila de los resultados se presentan las componentes armónicas de corriente sin compensación, y en las filas siguientes los contenidos armónicos con los controladores planteados. Los armónicos pares no se muestran pues su incidencia es insignificante.

Tabla 4-6: Resultado de la simulación de los controladores teniendo en cuenta el contenido armónico impar de menor orden.

Controlador Digital FAP	Contenido del n-simo Armónico con respecto a la fundamental 60Hz (%)														
	PRM Carga R					PRM Carga RC					PRM Carga RL				
	3 ^o	5 ^o	7 ^m	11 ^m	13 ^m	3 ^o	5 ^o	7 ^m	11 ^m	13 ^m	3 ^o	5 ^o	7 ^m	11 ^m	13 ^m
Sin Compensación	0.95	0.57	0.41	0.32	0.25	46	14.5	13.2	8.1	8	11	7.7	5.7	3.8	3.2
Compensador PLLHI	4.15	0.12	0.09	0.032	0.023	10.9	1.65	0.18	0.062	0.029	6.7	0.64	0.18 ₆	0.007	0.005
Compensador PQHI	0.21	0.05	0.04	0.011	0.012	2.8	2.75	0.2	0.055	0.046	.07	0.23	0.10 ₅	0.125	0.13
Compensador PQHIA	0.09	0.04	0.02	0.011	0.007	2.55	2.75	0.19	0.051	0.048	0.2	0.19	0.11 ₂	0.106	0.128

De la Tabla 4-6 se puede observar que el contenido armónico en la corriente de la fuente de alimentación para el PRM con carga R es más alto en el sistema sin compensación excepto por el uso del compensador PLLHI en el cual el contenido armónico se incremento debido a una inyección significativa de la componente de tercer orden.

De igual manera se observa que tanto para el rectificador con carga RL como RC, el porcentaje del contenido armónico de corriente en la fuente disminuye conforme aumenta el orden; por lo cual el aporte de los armónicos de baja frecuencia es significativo. Se puede concluir en general, que el contenido armónico en la fuente de corriente es mitigado satisfactoriamente con los compensadores especialmente el PQHI y el PQHIA.

El índice de desempeño a analizar a continuación es la distorsión armónica total en la corriente de la fuente de alimentación. Para este índice de desempeño la norma IEEE 519-1992 recomienda que el límite de distorsión de corriente armónica basada en el tamaño de la carga con respecto al tamaño del sistema de potencia al cual está conectada, debe ser inferior al 5% [94]. Esta recomendación se considera para evaluar de manera integral a los controladores propuestos.

La Tabla 4-7 resume los resultados de las simulaciones de las estrategias de control establecidas teniendo en cuenta la medición de la distorsión armónica total en la corriente de la carga no lineal obtenida sin y con compensación, expuestos gráficamente en las Figuras 4-20 a 4-22.

Tabla 4-7: Resultado de la simulación de los controladores teniendo en cuenta la Distorsión Armónica Total THD.

Controlador Digital FAP	THD de la Corriente Entregada por la fuente en %		
	PRM Carga R	PRM Carga RC	PRM Carga RL
Sin Compensación	1,34	56,55	20,14
Compensador PLLHI	4,16	10,95	6,64
Compensador PQHI	0,34	3,90	1,13
Compensador PQHIA	0,26	3,74	1,11

Al detallar la Tabla 4-7 se aprecia que las estrategias de control PQHI y PQHIA garantizan la presencia de un contenido armónico en la corriente de la fuente inferior al 5% para todas las cargas simuladas, lo que valida satisfactoriamente su desempeño, mientras que el controlador PLLHI no satisface la recomendación IEEE 519 - 1992.

Por último, en la Tabla 4-8 se condensan los resultados más notables de las simulaciones llevadas a cabo cuando la carga no lineal se somete a variaciones de aproximadamente un 20% de su operación nominal para evaluar el tiempo de respuesta del sistema.

Tabla 4-8: Resultado de la simulación de los controladores teniendo en cuenta el tiempo de respuesta del filtro ante variaciones de la carga.

Controlador Digital FAP	Tiempo de respuesta (ms)		
	PRM Carga R	PRM Carga RC	PRM Carga RL
Compensador PLLHI	21	30	16
Compensador PQHI	16,13	22,47	19,01
Compensador PQHIA	14,6	22	18,34

Comparando los resultados de la Tabla 4-8 es evidente la mejora que tienen las estrategias de control que utilizan obtención de referencia por medio de la teoría $p-q$, PQHI y PQHIA, ya que la respuesta frente a cambios en la carga no lineal se realiza más rápidamente que en el compensador PLLHI.

Una vez analizados los resultados de las simulaciones realizadas, se tuvo una idea bastante precisa del funcionamiento del FAP y el desempeño de sus estrategias de control, de las cuales se seleccionó la topología de mejor respuesta dinámica y efectividad de compensación.

Las características de la evaluación de los diferentes parámetros de desempeño del filtro y su operación frente a diferentes condiciones de carga posible, permiten establecer que la

estrategia de control a implementada en el controlador digital fue el compensador PQHIA el cual utiliza un estimador de banda de histéresis adaptativo con obtención de corriente de referencia utilizando la técnica de la teoría de potencia activa y reactiva instantánea $p-q$. Esta decisión se toma gracias a los buenos resultados obtenidos de las simulaciones y al significativo desempeño evaluado en las Tablas 4-3 a 4-8.

4.5 Implementación del algoritmo de Control No Lineal en el procesador digital de señales

Para verificar el estudio desarrollado en la etapa de diseño y simulación del controlador de corriente del FAP por banda de histéresis, se implementó el FAP paralelo con las características expuestas en el capítulo 2 de este documento, en donde el control digital se realizó sobre la plataforma del DSP (Digital Signal Processor) 56F8323 de Freescale Semiconductor®.

Los códigos de los programas se realizaron sobre la plataforma de desarrollo CodeWarrior suministrada por el fabricante del DSP 56F8323, que permite editar, compilar y generar el código ejecutable para programar el DSP a partir de las librerías y ficheros escritos en lenguajes de alto nivel, como el lenguaje C o escritos directamente en lenguaje ensamblador.

A continuación se describe la organización del algoritmo de control implementado en el DSP, con la descripción de las rutinas del programa que se analizan con detenimiento en el Anexo G. El código fuente del algoritmo de programación montado sobre el DSP se expone en el Anexo H, el cual consta de 9 rutinas enlazadas sobre el archivo principal de trabajo:

- Rutina de Inicialización.
- Rutina de Captura y escalización de variables análogas.
- Rutina para el cálculo de componentes de tensión y corriente $\alpha-\beta$.
- Rutina de Normalización y Adaptación de Variables.
- Rutina de Interrupción y Temporización.
- Rutina para el Cálculo de la Potencia Activa y Reactiva Instantánea.
- Rutina de Filtrado de la Potencia Activa Instantánea.
- Rutina para el cálculo de la corriente activa instantánea.
- Rutina para el cálculo de la corriente de compensación y generación de pulsos de disparo hacia el VSI.

4.6 Resultados Experimentales del Sistema de Control Digital

El prototipo de FAP diseñado fue implementado para demostrar la validez de la estrategia de control por banda de histéresis ejecutada digitalmente desde el DSP 56F8323. A continuación se muestran los resultados experimentales relativos al control de corriente en dos tipos de carga no lineales, inicialmente se implementó el sistema de control para compensar la corriente armónica presente en una carga compuesta por un PRM con carga RL y en segunda instancia en el mismo rectificador con carga RC .

Las características del prototipo implementado se resumen en la Tabla 4-9 donde se puede apreciar que los parámetros de operación del FAP son semejantes a los simulados y descritos en la Tabla 4-2.

Tabla 4-9: Parámetros Eléctricos del prototipo de FAP implementado del filtro ante variaciones de la carga.

Especificación	Descripción
Voltaje de la Red V_s	127 V_{RMS} Monofásica (Armónico Fundamental)
Frecuencia Fundamental F	60 Hz
Voltaje de Continua V_d	330V
Potencia Nominal de Salida P_o	600W
Corriente Nominal de la Carga I_1	7 A
Rizado de Corriente Δi_{fmax}	20% de I_1
Inductor de inyección de Corriente L_f	5.60mH
Condensador de Continua C_d	470 μF
Frecuencia de Conmutación F_s	15KHz
THD	Inyección hasta armónico 63 - 3780 Hz
Control	Modulación PWM - DSP 56F8323

El primer resultado experimental obtenido con el FAP correspondió a la medición de la carga de tensión sobre el condensador del bus de continua V_d , a través de la resistencia en paralelo conectada a él. En la Figura 4-48 se muestra la señal de tensión capturada en el osciloscopio Tektronix TDS1012, en donde el condensador se carga inicialmente en el primer semiciclo de la señal alterna de entrada a 120V y debido a la configuración de doblador de tensión en el segundo semiciclo se produce la carga a 240V continuos.

Se verifica entonces que la carga inicial se completa en 16ms , alcanzando un valor final de 240V para cada mitad del bus de continua.

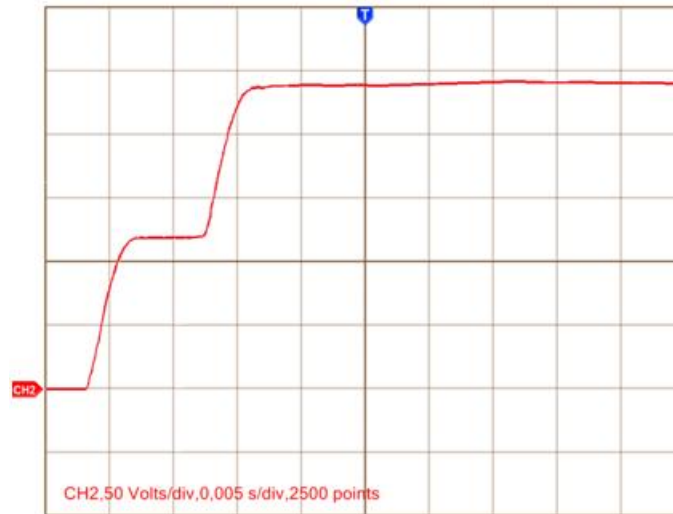


Figura 4-26: Carga del condensador del bus de continua a la tensión de operación de continua $V_d=240\text{VDC}$ [X: 5ms/div ; Y: 50V/div].

Al observar los resultados anteriores, se deduce que el control de la tensión de continua es adecuado para la aplicación del FAP que controle una carga que trabaje a una tensión máxima de 180VAC . A continuación se revisan los resultados para las cargas no lineales consideradas.

4.6.1 Resultados Experimentales Control Rectificador Monofásico con carga RL

Las características de operación de los elementos inductivo y resistivo considerados para la carga RL del PRM implementado fueron: $R=20\Omega$ y $L=16\text{mH}$ conectados en serie. La Figura 4-27 muestra en la parte superior de la medición en el osciloscopio la tensión presente en la fuente de alimentación y en la parte inferior la medición de la corriente en la carga no lineal sin compensar, adquirida por el sensor de corriente conectado al osciloscopio. Se observó que la corriente tiende a ser parecida a una onda cuadrada.

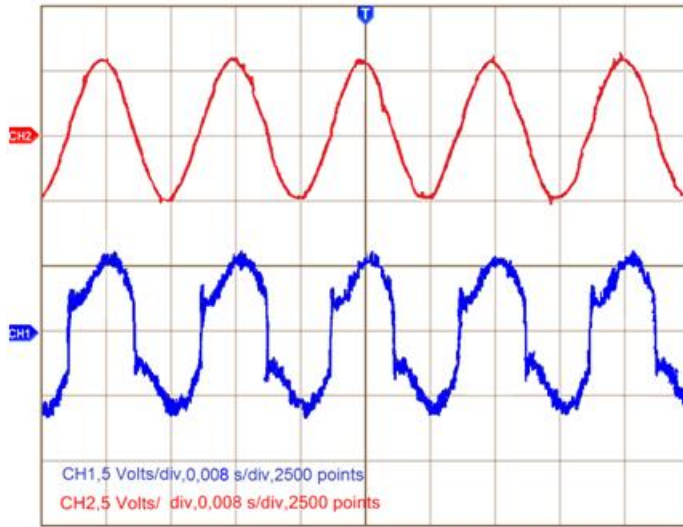


Figura 4-27: Tensión de alimentación monofásica. [X: 8ms/div; Y: 50 V/div]. Corriente en el PRM con carga RL [X: 5ms/div; Y: 5 A/div].

Las Figuras 4-28 y 4-29 presentan los resultados experimentales cuando el FAP está compensando la carga no lineal en régimen permanente. Se aprecia que la corriente producida por el filtro activo compensa la corriente de la carga no lineal, dando como resultado una corriente inyectada a la fuente sinusoidal en fase con la tensión de la red.

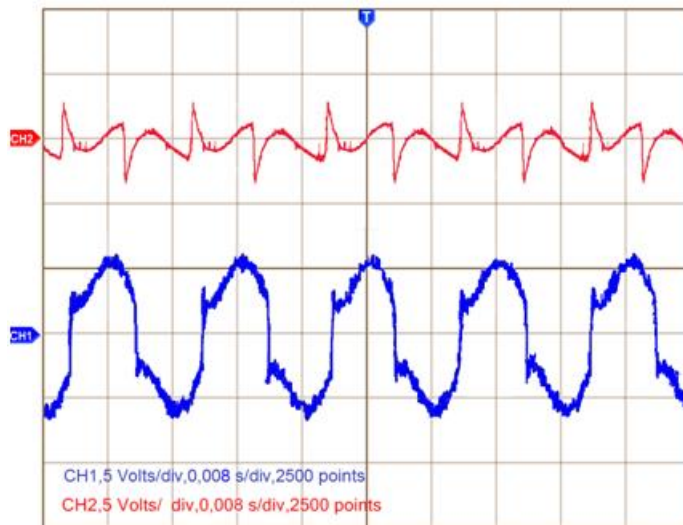


Figura 4-28: Corriente de compensación inyectada por el FAP [X: 8ms/div; Y: 5 A/div]. Corriente en el rectificador monofásico con carga RL [X: 5ms/div; Y: 5 A/div].

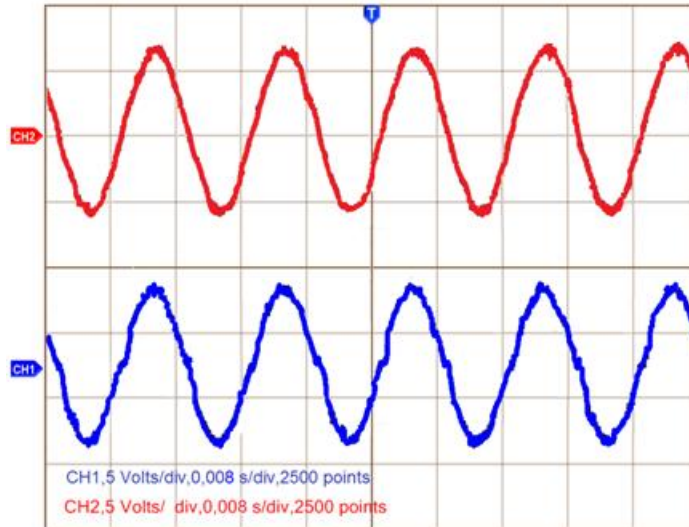


Figura 4-29: Tensión de alimentación monofásica. [X: 8ms/div; Y: 50 V/div]. Corriente compensada en la fuente [X: 5ms/div; Y: 5 A/div].

Para evaluar el comportamiento en régimen permanente del FAP, se utilizó el análisis de Fourier FFT calculado en la función math del osciloscopio Tektronix® TDS1012, permitiendo visualizar la descomposición armónica de la corriente medida en la carga y en la fuente, y su distorsión armónica total (THD).

Las Figuras 4-30 y 4-31 presentan el espectro armónico de la corriente en la carga no lineal y el espectro armónico de la corriente compensada presente en la fuente de alimentación.

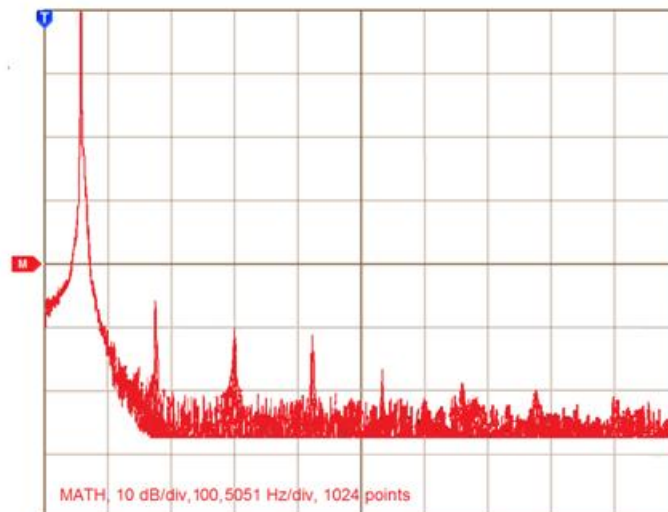


Figura 4-30: Espectro de frecuencia de la corriente presente en la carga no lineal correspondiente a un rectificador con carga RL . [X: 100 Hz/div; Y: 10 dB/div].

La THD de corriente correspondiente al espectro frecuencial medido en la Figura 4-30 del sistema rectificador con carga RL sin compensación es equivalente a $24,7\%$, apreciándose una magnitud considerable del tercer, quinto, séptimo y noveno armónico.

De la Figura 4-31 se puede apreciar que el algoritmo de control permite compensar el contenido armónico impar, teniéndose como resultado una distorsión armónica de la corriente en la fuente equivalente a $2,7\%$, lo que indica que el FAP trabaja dentro del límite de distorsión del 5% de THD recomendado por la norma IEEE 519-1992.

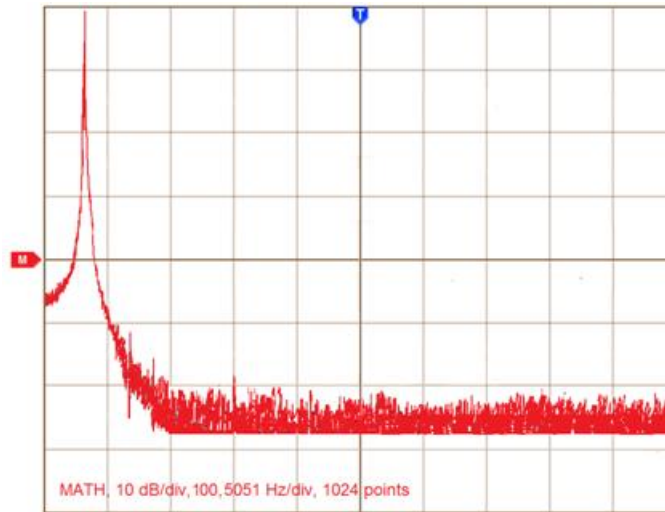


Figura 4-31: Espectro de frecuencia de la corriente presente en la fuente de alimentación compensada correspondiente a un rectificador con carga RL . [X: 100 Hz/div ; Y: 10 dB/div].

Experimentalmente, el comportamiento dinámico del FAP frente a variaciones de la carga es aceptable aunque toma ciertos ciclos de la frecuencia fundamental para alcanzar su establecimiento, donde se obtuvieron unos tiempos de establecimiento en torno a los 18ms .

La Tabla 4-10 resume el porcentaje de contenido armónico y la distorsión armónica total THD medidos experimentalmente para evaluar el comportamiento final del FAP utilizado para compensar la corriente en un rectificador monofásico con carga RL , comparándolos con los valores obtenidos en simulación.

De la Tabla 4-10 se destaca la reducción de contenido armónico en la corriente de la fuente de alimentación gracias al buen desempeño del FAP garantizando que el factor de potencia sea cercano al $0,99$. Se deduce claramente de los resultados expuestos, que el método de control de corriente por histéresis, puede reducir drásticamente el contenido armónico de la corriente en la fuente.

Tabla 4-10: Resultados experimentales del FAP compensando corriente en un rectificador Monofásico con carga RL .

Índice de Desempeño	Resultado Simulación		Resultado Experimental	
	En la Carga	En la Fuente	En la Carga	En la Fuente
% 3er Armónico con respecto a la fundamental	11	0,2	12,28	0,32
% 5to Armónico con respecto a la fundamental	7,7	0,19	8,49	0,30
% 7mo Armónico con respecto a la fundamental	5,7	0,112	6,44	0,21
% 11mo Armónico con respecto a la fundamental	3,8	0,106	4,13	0,21
% 13mo Armónico con respecto a la fundamental	3,2	0,128	3,51	0,20
THD	20,14	1,11	24,7	2,7
FP	0,938	0,998	0,91	0,99

4.6.2 Resultados Experimentales Control Rectificador Monofásico con carga RC

Los elementos del rectificador monofásico con carga RC implementados tuvieron los siguientes valores: $R=47\Omega$ y $C=220\mu F$ conectados en paralelo. La Figura 4-32 muestra en la parte superior de la medición del osciloscopio la tensión presente en la fuente de alimentación y en la parte inferior la medición de la corriente en la carga no lineal sin compensar.

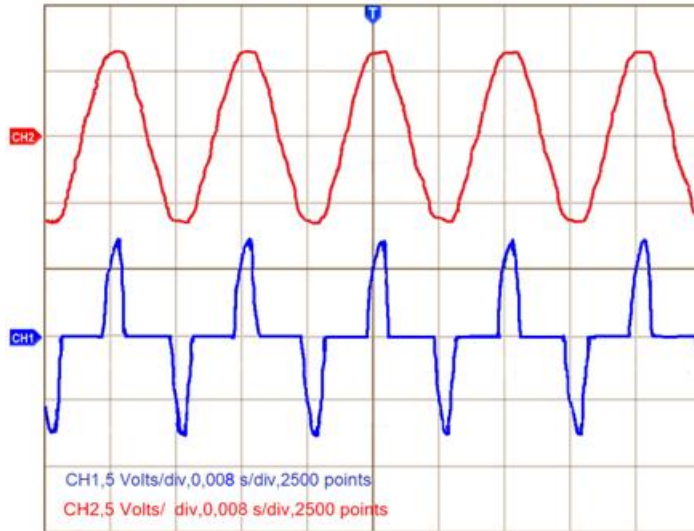


Figura 4-32: Tensión de alimentación monofásica. [X: 8ms/div; Y: 50 V/div]. Corriente en el rectificador monofásico con carga RC [X: 5ms/div; Y: 5 A/div].

Las Figuras 4-33 y 4-34 presentan los resultados experimentales cuando el FAP está compensando la carga no lineal en régimen permanente. Se aprecia que la corriente producida por el filtro activo compensa la corriente de la carga no lineal, dando como resultado una corriente inyectada a la fuente sinusoidal en fase con la tensión de la red.

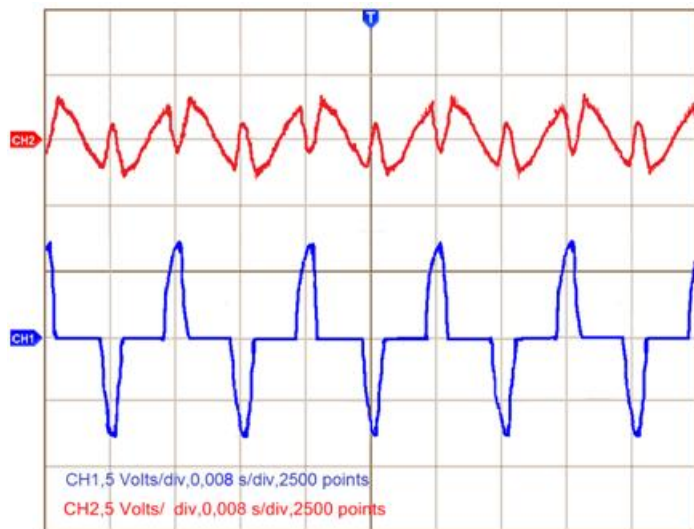


Figura 4-33: Corriente de compensación inyectada por el FAP [X: 8ms/div; Y: 5 A/div]. Corriente en el rectificador monofásico con carga RC [X: 5ms/div; Y: 5 A/div].

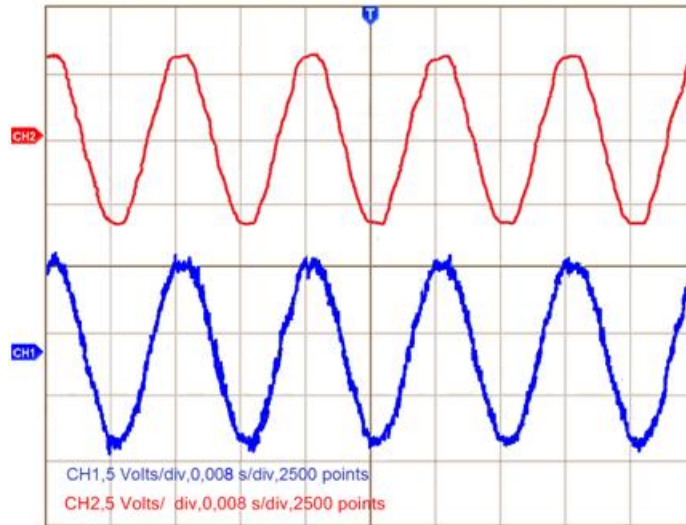


Figura 4-34: Tensión de alimentación monofásica. [X: 8ms/div; Y: 50 V/div]. Corriente compensada en la fuente [X: 5ms/div; Y: 5 A/div].

Para evaluar el comportamiento en régimen permanente del FAP, se utilizó el análisis de Fourier FFT calculado en la función *math* del osciloscopio Tektronix® TDS1012, para visualizar la descomposición armónica de la corriente medida en la carga y en la fuente, así como su distorsión armónica total (THD).

Las Figuras 4-35 y 4-36 presentan el espectro armónico de la corriente en la carga no lineal y el espectro armónico de la corriente compensada presente en la fuente de alimentación.

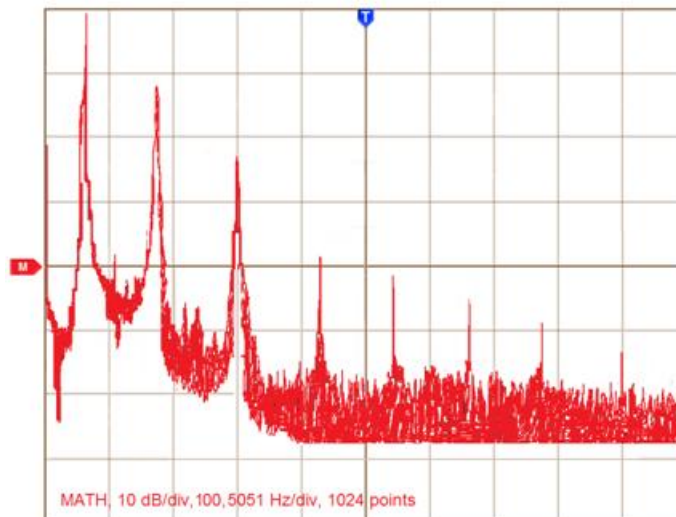


Figura 4-35: Espectro de frecuencia de la corriente presente en la carga no lineal correspondiente a un rectificador con carga RC. [X: 100 Hz/div; Y: 10 dB/div].

La THD de corriente correspondiente al espectro frecuencial medido en la Figura 4-35 del sistema rectificador con carga RC sin compensación es equivalente a 63,5%, apreciándose una magnitud considerable del tercer, quinto, séptimo y noveno armónico.

En la Figura 4-36 se puede apreciar que el algoritmo de control permite compensar el contenido armónico impar, teniéndose como resultado una distorsión armónica de la corriente en la fuente equivalente a 4,4%, lo que indica que el FAP trabaja dentro del límite de distorsión del 5% de THD recomendado por la norma IEEE 519-1992.

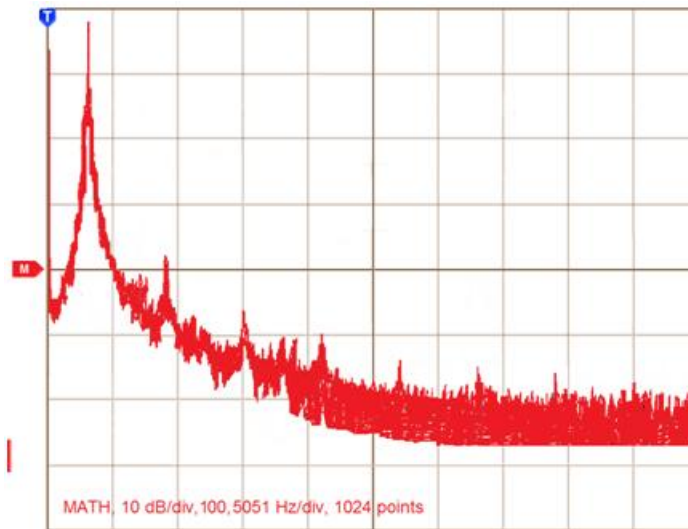


Figura 4-36: Espectro de frecuencia de la corriente presente en la fuente de alimentación compensada correspondiente a un rectificador con carga RC. [X: 100 Hz/div; Y: 10 dB/div].

Experimentalmente, el comportamiento dinámico del FAP frente a variaciones de la carga es aceptable aunque toma ciertos ciclos de la frecuencia fundamental para alcanzar su establecimiento, donde se obtuvieron unos tiempos de establecimiento en torno a los 18ms.

La Tabla 4-11 resume el porcentaje de contenido armónico y la distorsión armónica total THD medidos experimentalmente para evaluar el comportamiento final del FAP utilizado para compensar la corriente en un rectificador monofásico con carga RC, comparándolos con los valores obtenidos en simulación.

Tabla 4-11: Resultados experimentales del FAP compensando corriente en un rectificador Monofásico con carga *RC*.

Índice de Desempeño	Resultado Simulación		Resultado Experimental	
	En la Carga	En la Fuente	En la Carga	En la Fuente
% 3er Armónico con respecto a la fundamental	46	2,55	58,2	2,93
% 5to Armónico con respecto a la fundamental	14,5	2,75	28,3	2,77
% 7mo Armónico con respecto a la fundamental	13,2	0,19	17,7	0,24
% 11mo Armónico con respecto a la fundamental	8,1	0,051	11,4	0,09
% 13mo Armónico con respecto a la fundamental	8	0,048	11	0,08
THD	56,55	3,74	67,5	4,4
FP	0,8641	0,9987	0,82	0,99

Una vez analizados los resultados obtenidos en los experimentos efectuados se puede concluir que el comportamiento en régimen permanente del FAP basado en control por Histéresis cumple satisfactoriamente el objetivo de realizar la compensación de armónicos de corriente y potencia reactiva, obteniendo resultados que están dentro de los márgenes permisibles por la norma IEEE 519-1992 en cuanto al contenido de la THD de corriente.

Conclusiones y Recomendaciones

5.1 Conclusiones

Con base en los análisis y los resultados obtenidos en el diseño, simulación e implementación del Filtro Activo Monofásico en Derivación, documentado en el presente trabajo final de maestría, se destacan las siguientes conclusiones:

5.1.1. Aspectos Generales de los Filtros Activos de Potencia en Derivación

- El estudio los principios de operación, topologías y estrategias de control para los filtros activos de potencia (FAP) permiten definir los parámetros, especificaciones y limitaciones requeridas para dimensionar y diseñar cada uno de los subsistemas del filtro activo de potencia monofásico implementado. De igual manera es importante reconocer que los filtros activos de potencia son sistemas aptos y confiables para solucionar la problemática de la corrección de armónicos de corriente en aplicaciones industriales y comerciales.

5.1.2. Prototipo de Laboratorio del FAP

- Al emprender el proceso de diseño del FAP, ha sido sustancial el establecimiento la topología y de las especificaciones eléctricas y de conmutación de los semiconductores de potencia (Diodos e IGBT) utilizados en el convertidor AC-DC y el inversor VSI, para asegurar un comportamiento fiable y conveniente. Sin el apropiado planteamiento del diseño del hardware del FAP, no sería posible verificar la actuación de la acción de control sobre la carga no lineal y mucho menos su evaluación.
- Para la implementación del VSI del FAP ha sido fundamental calcular los valores y limitaciones de operación de los elementos pasivos del convertidor VSI. El valor de la inductancia del inductor de inyección de corriente es significativo, ya que de su cálculo depende la atenuación de la frecuencia de la señal de conmutación y la amplitud de la corriente inyectada hacia la red de alimentación. De igual manera el dimensionamiento del condensador de continua es trascendental para que el FAP entregue la energía necesaria de compensación a la carga no lineal.
- Para el montaje de las tarjetas de potencia del FAP ha sido fundamental la simulación de su funcionamiento para verificar las especificaciones de operación, y realizar los ajustes pertinentes en su implementación. Es conveniente tener en cuenta el estándar IPC2221 para el dimensionamiento de pistas y su distanciamiento, así como el diseño térmico de disipadores para los semiconductores

de potencia para asegurar que el FAP trabaje satisfactoriamente frente a valores críticos de operación de corriente, tensión y potencia.

- En el proceso de diseño e implementación de los sensores y las tarjetas de acondicionamiento de tensión y corriente ha sido notable la lectura confiable y segura de las variables a controlar. Gracias al uso de circuitos integrados especializados es posible adaptar y aislar las señales de corriente y tensión medidas en la carga y fuente de alimentación, las cuales han sido reproducidas fielmente para ser manipuladas por el procesador digital de señales confiablemente.

5.1.3. Modelamiento y Obtención de Corrientes de Referencia del FAP

- El modelo matemático del FAP monofásico es validado mediante el método de funciones de conmutación y el método de espacios de estado promediados, ya que los resultados arrojados de este modelamiento concordaron entre si y se homologaron con estudios previamente realizados por otros autores.

- En el presente trabajo ha sido de vital importancia para el funcionamiento del FAP, el análisis, simulación e implementación del método de la teoría de potencia activa y reactiva instantánea p-q aplicado a sistemas monofásicos para la obtención de referencias de corriente. Esta técnica presentó características provechosas en cuanto al seguimiento realizado a las corrientes de referencia y a la viabilidad de su implementación en el procesador digital de señales.

5.1.4. Diseño e Implementación del Control No Lineal

- En el trabajo realizado ha sido fundamental la simulación de los controladores PLLHI, PQHI y PQHIA para observar, analizar y evaluar el comportamiento del FAP frente a condiciones dinámicas y estáticas de una carga no lineal correspondiente a un rectificador monofásico no controlado. Estas simulaciones han permitido entender y medir parámetros del FAP que no podrían ser analizados en su implementación y también han sido de crucial apoyo para ajustar las condiciones de los tiempos de muestreo y filtrado de señales implementadas en DSP.

- Para controlar el FAP ha sido planteado el uso de una topología de control basada en un lazo externo de control de tensión mediante un controlador PI digital para regular la tensión de continua y un lazo de control interno de corriente por banda de histéresis para el seguimiento de la corriente de referencia obtenida a partir del método de la teoría p-q y el método del lazo de seguimiento de fase PLL.

- Para evaluar la eficiencia de las estrategias de control simuladas ha sido significativo la medición de índices de desempeño tales como la regulación de voltaje en el bus de continua, el factor de potencia, la medición de componentes

armónicas individuales impares y la distorsión armónica total de corriente THD, entre otras. El análisis de estos criterios han permitido establecer que las tres estrategias simuladas proporcionan una reducción del contenido armónico en la fuente de alimentación, mejorando el factor de potencia hasta en un 99% y la capacidad de adaptación del FAP ante variaciones de las condiciones de la carga.

- El controlador de mejor desempeño en la simulación frente a condiciones estáticas y dinámicas de la carga ha sido el controlador PQHIA, el cual garantizó resultados con distorsión armónica total inferior al 5% al compensar la corriente no lineal, además de obtener mejores respuestas al analizar los índices de desempeño. Este rendimiento está acorde con la recomendación IEEE 519-1992 que establece los límites de contenido armónico de corriente en sistemas de alimentación eléctrica.

- En el trabajo realizado surgieron inconvenientes en la implementación digital sobre el DSP del método de la teoría p-q monofásica cuando se presentó la necesidad de desfazar 90° las componentes de corriente y voltaje medidas, pero gracias a las rutinas y herramientas de programación del DSP se ajustaron los retardos y almacenamiento temporal de las muestras de tensión y corriente para alcanzar los retardos requeridos.

- El uso de la plataforma del DSP 56F8323 que albergo el algoritmo de control digital del FAP ha facilitado considerablemente los cálculos matemáticos y procesamiento de la información, ya que posee los módulos de soporte de hardware, la velocidad de procesamiento y las librerías especializadas necesarias para la manipulación y conversión de datos en los formatos establecidos.

- La estrategia de control digital PQHIA implementada sobre el DSP ha sido examinada experimentalmente usando dos tipos de carga no lineal: un puente rectificador monofásico con carga RL y con carga RC. Los resultados obtenidos en laboratorio se compararon con los simulados, arrojando una buena aproximación y semejanza, gracias a las consideraciones de simulación establecidas, ratificándose un excelente rendimiento en la compensación en la corriente de la fuente de alimentación y elevada velocidad de respuesta ante variaciones.

- Para verificar el contenido armónico de la corriente en la fuente de alimentación ha sido utilizado el osciloscopio Tektronix TDS1012, mediante el uso de la función matemática de análisis de Fourier para obtener el espectro frecuencial sin y con compensación. La reducción del contenido armónico gracias a la acción de control PQHIA sobre la corriente de la fuente de la carga no lineal ha sido cumplido el objetivo de reducir satisfactoriamente la cual presentó una THD 24,7% sin compensación y de 2,7% con compensación para la carga rectificador con carga RL. Este resultado destaca el rendimiento del FAP garantizando distorsión armónica de corriente en la fuente inferior al 5%.

Es importante establecer que este desarrollo posibilita nuevas experiencias para obtener mayores resultados en lo que respecta a

implementación de otro tipo de controladores y cargas, ya que el prototipo implementado cuenta con la estructura de potencia, de instrumentación y de procesamiento como producto de este trabajo.

5.2 Recomendaciones

- Antes de activar el FAP se recomienda energizar inicialmente las tarjetas de instrumentación del prototipo, seguidamente el convertidor AC-DC hasta que el condensador de continua se cargue. Posteriormente habilitar la operación del VSI, para que cuando se tenga una operación en régimen permanente del FAP, proceder a energizar el DSP.
- Antes de realizar cualquier medición se recomienda utilizar los bornes de prueba en las tarjetas de control y las borneras de la etapa de potencia.
- Debido a los altos picos de corriente que deben soportar los IGBT, se recomienda sobre dimensionar el tamaño del disipador de temperatura, a fin de lograr una mayor disipación de calor.

5.3 Aportes

Los aportes más significativos realizados en el presente trabajo son:

- Diseño e implementación de los componentes de hardware y software del FAP en derivación (Subsistema de Potencia, Instrumentación y Procesamiento Digital), a partir de unas especificaciones de operación de la carga a compensar.
- Desarrollo de una metodología para el modelado de un FAP monofásico en derivación.
- Revisión conceptual de las técnicas para obtención de corrientes de referencia en filtros activos de potencia.
- Uso de la definición de la teoría de potencia activa y reactiva instantánea, desde el dominio del tiempo para sistemas monofásicos.
- Revisión conceptual de las técnicas de control de corriente para FAP lineales y no lineales.
- Modelo no lineal del lazo de control de corriente.
- Implementación del algoritmo de control no lineal de corriente por banda de histéresis en un procesador digital de señales de Freescale.

5.4 Trabajos Futuros

Este proyecto da continuidad al desarrollo de trabajos previamente elaborados en la Maestría en Automatización Industrial de la Universidad Nacional de Colombia relacionados con los FAP referenciados en [96] y [50], y como se ha planteado, el campo de investigación de esta temática es amplio, por lo cual, desarrollos futuros podrían orientarse en:

- La realización de simulaciones del FAP monofásico para compensar el contenido armónico de corriente en cargas no lineales diversas (fuentes de energía renovables, horno de inducción monofásico, rectificador monofásico controlado, etc.) y la construcción de un prototipo controlado mediante DSP.
- El diseño e implementación de algoritmos de control para FAP tanto lineales como no lineales.
- Implementación futura de este prototipo con DSP que soporten velocidades de procesamiento y frecuencias de muestreo más elevadas para implementar algoritmos de control inteligente (redes neuronales, lógica difusa).
- Diseño y construcción de un prototipo FAP con formato industrial o didáctico, en el que se puedan aplicar los diferentes métodos de control y simular perturbaciones en la red eléctrica.
- Estudiar con más profundidad esquemas de control PLL monofásicas.
- Implementar estrategias de control con modulación a tres niveles.

Bibliografía

- [1] BROCHE. C., LOBRY. J., COLIGNON. P. and LABART. A. Harmonic Reduction in DC-Link Current of a PWM Induction Motor Drive by Active Filtering. En: IEEE Trans. On Power Electronics; Vol. 7; No. 4, (Oct, 1992); pp. 633-643.
- [2] BOSE. B. K. and KASTHA. D., Electrolytic Capacitor Elimination in Power Electronic System By High Frequency Active Filter. En: Proc. IEEE Conference Record of the Industry Applications Society Annual Meeting; Vol. 1; pp. 869-878, 1999.
- [3] ZHANG. W. and ASPLUND. G. Active DC Filter for HVDC Systems. En: IEEE Trans. On Computer Applications in Power; Vol. 7; No. 1; (May, 1994); pp. 40-44.
- [4] MEYER. M. Active Power Filters for Inverter Locomotives a Concept for Improved Efficiency and Low Distortion Currents. En: Proc. 23rd IEEE Power Electronics Specialists Conf., PESC'92; Vol. 1; pp. 389-396, 1996.
- [5] ROUND. S. D., LAIRD. H., DUKE. R. and TUCK. C. An Improved Three-Level Shunt Active Filter. En: Proc. International Conference on Power Electronic Drives and Energy Systems for Industrial Growth; Vol. 1; pp. 87-92, 1998.
- [6] DONLON. J., MOTTO. E., MAJUMDAR. G., MORI. S., TAYLOR. W., and XU. R. A New Converter/Inverter System for Wind Power Generation Utilizing a New 600 Amp, 1200 volt Intelligent IGBT Power Module. En: Proc. IEEE Industry Applications Society Annual Meeting; Vol. 2; pp. 1031-1042, 1994.
- [7] NABAE. A. and YAMAGUCHI. M. Suppression of Flickers in an Arc Furnace Supply System by an Active Capacitance a Novel Voltage Stabilizer in Power Systems. En: Proc. of the Power Conversion Conf.; Yokohama; pp. 653-658, 1993.
- [8] YAO DE. W., YAN TAI. P. and WEI. W. The Instantaneous Harmonic Compensation for Magneto Hydrodynamic Power Generation System. En: Proc. 5th European Conference on Power Electronics and Applications; Vol. 8; pp. 262-266, 1993.

- [9] DEIB. D. A. and KIM. J. M. A New Shunt-Type Active Filter for High-Precision DC Magnet Bower Supplies. En: Proc. IEEE Canadian Conference on Electrical and Computer Engineering, CCECE'95; Vol. 2; pp. 866-869, 1995.
- [10] MOHAN. N., UNDELAND. T. M. and ROBBINS. W. P. Power Electronics Converters Applications and Design, New York: Jhon Wiley & Sons, 1995.
- [11] MOHAN. N. First Courses On Power Electronics And Drives, USA: MNPERE, 2003.
- [12] BENCHAITA. L., SAADATE. S., and SALEM. A., A Comparison of Voltage Source and Current Source Shunt Active Filter by Simulation and Experimentation. En: IEEE Trans. on Power Systems, Vol. 14, No. 2, pp. 642-647, May. 1999.
- [13] SEDIGHY. M., DEWAN. S. B. and DAWSON. F. P. A Robust Digital Current Control Method for Active Power Filters. En: Proc IEEE Fourteenth Annual Applied Power Electronics Conference and Exposition, APEC '99. Vol. 1, pp. 635-641, 1999.
- [14] BUSO. S. and MATTAVELLI. P. Digital Control in Power Electronics, United States of America: Morgan & Claypool, 2006.
- [15] DJEGHLOUD. H., BENALLA. H. and BENTOUNSI. A. Application of SVPWM to Three-Level Voltage and Current Inverters. En: Proc. of the 44th International Universities Power Engineering Conf., UPEC'2009. pp. 1-5, 2009.
- [16] BUSO. S., MALESANI. L. and MATTAVELLI. P. Comparison of Current Control Techniques for Active Filter Applications. En: IEEE Trans. on Industrial Electronics, Vol. 45, No. 5, pp. 722-729, Oct. 1998.
- [17] LAXMI. A. J., RAM DAS. G. T., UMA RAO. K. and RAYUDU. K. Comparison of PI and ANN Control Strategies of Unified Shunt Series Compensator. En: Proc. IEEE Power India Conf., POWERI'06, pp. 1-7, 2006.
- [18] FUJITA. H. A Single-Phase Active Filter Using an H-Bridge PWM Converter With a Sampling Frequency Quadruple of the Switching Frequency. En: IEEE Trans. on Power Electronics, Vol. 24, No. 4, pp. 934-941, Apr. 2009.
- [19] MUÑOZ. R. and LIPO. T. A. On-Line Dead Time Compensation Technique for Open Loop PWM VSI Drives. En: IEEE Trans. On Power Electronics, Vol. 14, No. 4, pp. 683-689, Jul. 1999.

- [20] URASAKI. N., SENJYU. T., UEZATO. K. and FUNABASHI. I. An Adaptive Dead Time Compensation Strategy for Voltage Source Inverter Fed Motor Drives. En: IEEE Trans. On Power Electronics, Vol. 20, No. 5, pp. 1150-1160, Sept. 2005.
- [21] HART. D.W. Introduction to Power Electronics, New York: Prentice Hall, 1996.
- [22] "STTH30R06CW Data Sheet," Ultrafast High Voltage Rectifier, S. T. Microelectronics, 2001.
- [23] "STGW30NC60WD Data Sheet," Ultra Fast IGBT 30A, 600V, S.T. Microelectronics, 2008.
- [24] DODGE J. and HESS. J. (2007, Aug.). IGBT Tutorial Part 1, 2 on EETimes Homepage. [Online]. Available: <http://www.eetimes.com/design/power-management-design/4012153/IGBT-tutorial-Part-1--Selection>
- [25] KIM. M. K., JANG. K. Y., CHOO. B. H. and LEE. J. B. A Novel IGBT Inverter Module for Low-Power Drive Applications, Application Note 9021. Fairchild Semiconductor, Rev. A, May. 2002.
- [26] MICROELECTRONICS. S. T. "Half Bridge Gate Driver, Application Note AN2738," Doc ID 14589, Rev. 2, Aug. 2009.
- [27] LICITRA. C., MUSUMECI. S., RACITI. A., GALLUZZO. A., LETOR. R. and MELITO. V. Drive Circuit for Integration with IGBTs, Application Note AN472/0692. S. T. Microelectronics, 1999.
- [28] HEFNER. A. R. An Investigation of the Drive Circuit Requeriments for the Power IGBT. En: IEEE Trans. on Power Electronics, Vol. 6, No. 2, pp. 208-219, Apr. 1991.
- [29] GALLUZZO. A., LETOR. R. and MELITO. M. Switching-Behavior improvement of Insulated Gate-Controlled Devices. En: IEEE Trans. on Power Electronics, Vol. 12, No. 4, pp. 645-653, Jul. 1997.
- [30] UM. K. J. IGBT Basic II, Application Note 9020. Fairchild Semiconductor Rev. A, Apr. 2002.
- [31] TODD. P. C. Snubber Circuits: Theory, Design and Application. Unitrode Switching Regulated Power Supply Design, May. 1993.
- [32] ZHANG. Y., SOBHANI. S., and CHOKHAWALA. R., Snubber Considerations for IGBT Applications. International Rectifier Applications Engineering, 1995.

- [33] SEVERNS. R. (2007, Jul.). Design of Snubbers for Power Circuits on Cornell Dubilier Electronics Inc. Homepage. [Online]. Available: <http://www.cde.com/tech/design.pdf>
- [34] "PV0-Series Data Sheet," Power Inductor - Vertical Mount, Coil Craft Inc., 2010.
- [35] "TD351 Data Sheet," Advanced IGBT/MOSFET Driver TD351, S. T. Microelectronics, 2004.
- [36] MICROELECTRONICS. S. T. Developing IGBT Applications Using An TD350 Advanced IGBT Driver, Application Note AN1944. Rev. 4, Oct. 2006.
- [37] GARNIER. J. F. TD350 IGBT Driver IC Including Advanced Control and Protection Functions, Technical Article. S. T. Microelectronics, May. 2004.
- [38] GARNIER. J. F. and BOIMOND. A. TD351 Advanced IGBT Driver Principles of Operation and Application, Application Note AN2123. Rev. 1, Feb. 2005.
- [39] ELLIOTT. R. (2002, Dec.). Voltage Dividers & Attenuators on Elliot Sound Products Homepage. [Online]. Available: <http://sound.westhost.com/vda.htm>.
- [40] IEC Standard for Safety Requeriments for Electrical Equipment for Measurement, Control and Laboratory Use, IEC 61010-1, Jul. 2004.
- [41] "AD629 Data Sheet," High Common-Mode Voltage, Difference Amplifier, Analog Devices, 2007.
- [42] "AD713 Data Sheet," Quad Precision, Low Cost, High Speed, BiFET Op Amp, Analog Devices, 2002.
- [43] "ISO124 Data Sheet," Precision Lowest-Cost Isolation Amplifier, Burn Brown from Texas Instruments, 2005.
- [44] "SR652 Data Sheet," AC Current Probe, AEMC Instruments, 2006.
- [45] "CA3080, Data Sheet," 2MHz Operational Transconductance Amplifier, Intersil Americas Inc., 2002.
- [46] MA. F. F., CHEN. W. Z. and WU. J. C. A Monolithic Current-Mode Buck Converter With Advanced Control and Protection Circuits. En: IEEE Trans. on Power Electronics, Vol. 22, No. 5, pp. 1836 - 1846, Sep. 2007.

- [47] "D18XX, CS1XXX Series, Data Sheet," Current Sensors, Coil Craft Inc., 2009.
- [48] Peripheral User Manual 56F8300 Hibrid Controller Rev. 3.0 (MC56F8300), Motorola Semiconductor, 2004.
- [49] Evaluation Module User Manual (56F8323), Motorola Semiconductor, 2003.
- [50] LÓPEZ SANTOS. O. Filtro Activo Paralelo para Compensación de Factor de Potencia y Distorsión Armónica en Aplicaciones Industriales. M. Eng. Thesis, Universidad Nacional de Colombia, Bogotá, Colombia, 2009.
- [51] QIAO. C., SMEDLEY. K. M. and MADDALENO. F. A Comprehensive Analysis and Design of a Single Phase Active Power Filter with Unified Constant-frequency Integration Control. En: Proc. IEEE 32nd Annual Power Electronics Specialists Conf., PESC'01, Vol. 3, 2001, pp. 1619-1625.
- [52] JOÓS. G. Simulation of Active Power Filters Using Switching Functions. En: Proc. of the 6th Workshop on Computers in Power Electronics, CIPE'98, 1998, pp. 163-167.
- [53] LEE. B. K. and EHSANI. M. A Simplified Functional Simulation Model for Three-Phase Voltage-Source Inverter Using Switching Function Concept. En: IEEE Trans. on Industrial Electronics, Vol. 48, No. 2, pp. 309-321, Apr. 2001.
- [54] VORPERIAN. V. Simplified Analysis of PWM Converters Using Model of PWM Switch Part I: Continuous Conduction Mode. En: IEEE Trans. on Aerospace and Electronic Systems, Vol. 26, No. 3, pp. 490-496, May. 1990.
- [55] ERICKSON. R. W. and MAKSIMOVIC. D. Fundamentals of Power Electronics, 2nd. Ed. New York: Kluwer Academic Publishers, 2002.
- [56] NASIRI. A. and EMADI. A. Modeling, Simulation, and Analysis of Active Filter Systems - Using Generalized State Space Averaging Method. En: Proc of the 29th Annual Conference Of The IEEE Industrial Electronics Society, IECON '03, Vol. 3, 2003, pp. 1999-2004.
- [57] HUA. C. C. and Li. C. H. A Shunt Active Power Filter Adopting Lyapunov. En: Journal of the Chinese Institute of Engineers, Vol. 33, No. 3, pp. 463-473, 2010.
- [58] SINGH. B., CHANDRA. A. and AL-HADDAD. K. An Improved Single Phase Active Power Filter with Optimum DC Capacitor. En: Proc. of the 22nd IEEE International Conference on Industrial Electronics, Control and Instrumentation, IECON'96, Vol. 2, 1996, pp. 677-682.

- [59] GRIÑÓ. R., COSTA-CASTELLO. R. and FOSSAS. E. Digital Control of a Single-phase Shunt Active Filter. En: Proc. of the 34th IEEE Annual Power Electronics Specialist Conference, PESC '03, Vol. 3, 2003, pp. 1038-1042.
- [60] RODRIGUES. M. D. and BRAGA. H. A. Experimental Validation Of A Mathematical Modeling Of Single-Phase Active Power Filter. En: Proc. IEEE International Symposium on Industrial Electronics, ISIE'03, 2003, pp. 1077-1082.
- [61] MARIUN. N., ALAM. A., MAHMUD. S. and HIZAM. H. Review of Control Strategies For Power Quality Conditioners. En: Proc. of the Power and Energy Conference, PECON'04, 2004, pp. 109-115.
- [62] AKAGI. H. Trends in Active Pow Line Conditioners. En: IEEE Trans. on Power Electronics, Vol. 9, No. 3, pp. 263-268, May. 1994.
- [63] SINGH. B., AL-HADDAD. K. and CHANDRA. A. A Review of Active Filters for Power Quality Improvement. En: IEEE Trans. on Industrial Electronics, Vol. 46, No. 5, pp. 960-971, Oct. 1999.
- [64] LINASH. P. K. and MISHRA. M. K. Comparison of Single Phase Shunt Active Power Filter Algorithms. En: Proc of the IEEE Power India Conf., PIC'06, 2006, pp. 601-608.
- [65] BHATTACHARYA. A., CHAKRABORTY. C. and BHATTACHARYA. S. Shunt Compensation Reviewing Traditional Methods of Reference Current Generation. En: IEEE Industrial Electronics Magazine, Vol. 3, pp. 38-49, Sept. 2009.
- [66] JOU. H. L. Performance Comparison of the Three-Phase Active Power Filter Algorithms. En: Proc. on IEEE Generation, Transmission and Distribution, Vol. 142, 1995, pp. 646-652.
- [67] CHO. G. C., JUNG. G. H., CHOI. N. S. and Cho. G. H. Analysis and Controller Design of Static Var Compensator Using Three-Level GTO Inverter. En: IEEE Trans. on Power Electronics, Vol. 11, No. 1, pp. 57-65, Jan. 1996.
- [68] FURUKASHI. T., OKUMA. S. and UCHIKAWA. Y. A Study on the Theory of Instantaneous Reactive Power. En: IEEE Trans. on Industrial Electronics, Vol. 37, No. 1, pp. 86-90, Feb. 1990.
- [69] AKAGI. H., KANAZAWA. Y. and NABAE. A. Instantaneous Reactive Power Compensators Comprising Switching Devices without Energy Storage Components. En: IEEE Trans. on Industry Applications, Vol. IA-20, No. 3, pp. 625-630, May./Jun. 1984.

- [70] PENG. F. Z., AKAGI. H. and NABAE. A. A New Approach to Harmonic Compensation in Power Systems-A Combined System of Shunt Passive and Series Active Filters. En: IEEE Trans. on Industry Applications, Vol. 26, No. 6, pp. 983-990, Nov/Dec. 1990.
- [71] AKAGI. H. and NABAE. A. Control Strategy of Active Power Filters Using Multiple Voltage-Source PWM Converters. En: IEEE Trans. on Industry Applications, Vol. IA-22, No. 3, pp. 460-465, May./Jun. 1986.
- [72] AKAGI. H., TSUKAMOTO. Y. and NABAE. A. Analysis and Design of an Active Power Filter Using Quad-Series Voltage Source PWM Converters. En: IEEE Trans on Industry Applications, Vol. 26, No. 1, pp. 93-99, Jan./Feb. 1990.
- [73] AKAGI. H. New Trends in Active Filters for Power Conditioning. En: IEEE Trans. on Industry Applications, Vol. 32, No. 6, pp. 1312-1322, Nov./Dec. 1996.
- [74] ROSSETTO. L. and TENTI. P. Using Ac-Fed PWM Converters as Instantaneous Reactive Power Compensators. En: IEEE Trans. on Power Electronics, Vol. 7, No. 1, pp. 224-230, Jan. 1992.
- [75] BHATTACHARYA. S., FRANK. T. M., DIVAN. D. M. and BANERJEE. B. Active Filter System Implementation. En: IEEE Industry Applications Magazine, Vol. 4, pp. 47-63, Sept./Oct. 1998.
- [76] AKAGI. H., WATANABE. E. H. and AREDES. M. Instantaneous Power Theory and Applications to Power Conditioning, New Jersey: Jhon Wiley & Sons, 2007.
- [77] HAQUE. M. T. Single Phase p-q Theory. En: Proc. of the Power Electronics Specialists Conf., PESC'02, 2002, pp. 1815-1820.
- [78] HAQUE. M. T. and ISE. T. Implementation of Single Phase p-q Theory. En: in Proc. of the Power Conversion Conf., PCC'02, Vol. 2, 2002, pp. 761-765.
- [79] HAQUE. M. T. Single Phase p-q Theory for Active Filters. En: Proc. of the IEEE Region 10 Conference on Computers, Communications, Control and Power Engineering, TENCON '02, Vol. 3, 2002, pp. 1941-1944.
- [80] RIVAS D., MORÁN. L. A., DIXON. J. W. and ESPINOZA. J. R. A Simplified Control Scheme for Hybrid Active Power Filter. En: Proc. of the IEEE Generation Transmission and Distribution Conf., Vol. 149, 2002, pp. 485-490.
- [81] MARAFAO. F. P., DECKMANN. S. M., POMILIO. J.A. and MACHADO. R.Q. A Software Based PLL Model: Analysis and Applications. En: Proc. of the XV Congresso Brasileiro de Automática, 2004, pp. 1-6.

- [82] GHATERMANI KARIMI. M. and IRAVANI. R. A Nonlinear Adaptive Filter for Online Signal Analysis in Power Systems: Applications. En: IEEE Trans. on Power Delivery, Vol. 17, No. 2, pp. 617-622, Apr. 2002.
- [83] GHATERMANI KARIMI. M., MOKHTARI. H., IRAVANI. R. and SEDIGHY. M. A Signal Processing System for Extraction of Harmonics and Reactive Current of Single-Phase Systems. En: IEEE Trans. on Power Delivery, Vol. 19, No. 3, pp. 979-986, Jul. 2004.
- [84] MALESANI. L. and TOMASIN. P. PWM Current Control Techniques of Voltage Source Converters - A Survey. En: Proc. of the Conference on Industrial Electronics, Control, and Instrumentation IECON '93, Vol. 2, 1993, pp. 670-675.
- [85] KAZMIERKOWSKI. M. and MALESANI. L. Current Control Techniques for Three-Phase Voltage-Source PWM Converters: A Survey. En: IEEE Trans. on Industrial Electronics, Vol. 45, No. 5, pp. 691-703, Oct. 1998.
- [86] VAN DER BROECK. H. W., SKUDELNY. H. C. and STANKE. G. V. Analysis and Realization of a Pulsewidth Modulator Based on Voltage Space Vectors. En: IEEE Trans. on Industry Applications, Vol. 24, No. 1, pp. 142-150, Jan./Feb. 1988.
- [87] HOLTZ. J. Pulsewidth Modulation - A Survey. En: Proc. of the 23rd Annual IEEE Conference on Power Electronics Specialists, PESC '92, Vol. 1, 1992, pp. 11-18.
- [88] MALESANI. L. and TENTI. P. A Novel Hysteresis Control Method for PWM Inverters with Constant Modulation Frequency. En: IEEE Trans. on Industry Applications, Vol. 26, 1990, pp. 88-92.
- [89] MALESANI. L., MATTAVELLI. P. and TOMASIN. P. High-Performance Hysteresis Modulation Technique for Active Filters. En: IEEE Trans. on Power Electronics, Vol. 12, No. 5, pp. 876-884, Sept. 1997.
- [90] BHATTACHARYA. S., VELTMAN. A., DIVAN. D. M. and LORENZ. R. D. Flux-Based Active Filter Controller. En: IEEE Trans. on Industry Applications, Vol. 32, No. 3, pp. 491-501, May./Jun. 1996.
- [91] MALESANI. L., TENTI. P., GAIO. E. and PIOVAN. R. Improved Current Control Technique of VSI PWM Inverters with Constant Modulation Frequency and Extended Voltage Range. En: IEEE Trans. on Industry Applications, Vol. 27, No. 2, pp. 365-369, May./Apr. 1991.

- [92] AI. Q., XIE. D., and CHEN. C. A Single Phase Shunt Active Power Filter Based on Cycle Discrete Control for DC Bus Voltage. En: Proc. of the 5th WSEAS Int. Conf. on Signal Processing, Computational Geometry & Artificial Vision, Malta, Vol. 1, 2005, pp. 47-52.
- [93] SINGH RAJPUROHIT. B. and NIWAS SINGH. S. Performance Evaluation of Current Control Algorithms Used for Active Power Filters. En: in Proc. of the International Conference on "Computer as a Tool" EUROCON'07, 2007, pp. 2570-2575.
- [94] IEEE Recommended Practices and Requirements for Harmonic Control in Electrical Power Systems, IEEE Standard 519-1992, Apr. 1993.
- [95] JIMÉNEZ LÓPEZ. F. and CARDENAS. P. Current Control Methods for Shunt Power Active Filters to reduce Harmonic Content in Electrical Systems. En: Proc. of the EuroAmerican Conference on Telematics and Information System, EATIS'10, 2010, pp. 1-9.
- [96] CÁRDENAS. P. Diseño y Simulación de un Filtro Activo de Potencia para la Eliminación de Armónicos en Sistemas de Potencia. M. Eng. Thesis, Universidad Nacional de Colombia, Bogotá, Colombia, 2008.
- [97] PANDA. S., MISHRA. A. and SRINIVAS. B. Control of Voltage Source Inverters using PWM/SVPWM for Adjustable Speed Drive Applications. Bachelor of Technology Dissertation, National Institute of Technology, Rourkela, India, 2009.